

Б. Я. ЛИХТЦИНДЕР

ВНУТРИСХЕМНОЕ
ДИАГНОСТИРОВАНИЕ
УЗЛОВ РАДИО-
ЭЛЕКТРОННОЙ
АППАРАТУРЫ

КИЕВ
«ТЭХНИКА»
1989

ББК 32.844
Л 65
УДК 621.396

Рецензенты: канд. техн. наук *В. П. Сидоренко*, канд. техн. наук *В. П. Денисенко*
Редакция литературы по тяжелой промышленности
Зав. редакцией *О. Л. Яковлева*

Лихтциндер Б. Я.

Л 65 Внутрисхемное диагностирование узлов радиоэлектронной аппаратуры.— М. : Техника, 1988.— 168 с.

ISBN 5-335-00166-6

Изложены принципы построения автоматизированных систем контроля и диагностирования аналоговых и цифровых узлов радиоэлектронной аппаратуры. Рассмотрены особенности внутрисхемного диагностирования.

Рассчитана на инженерно-технических работников, занимающихся проектированием радиоэлектронной аппаратуры, может быть полезна студентам вузов соответствующих специальностей.

Л $\frac{2302020200-115}{M202(04)-89}$ 42.89

ББК 32.844

ISBN 5-335-00166-6

© Издательство «Техника», 1989

Высокая надежность устройств радиозлектроники, автоматики, вычислительной техники достигается, прежде всего, за счет комплексной автоматизации контрольно-измерительных операций на всех стадиях процесса их производства. Необходимость такого контроля объясняется тем, что чем позднее обнаруживается дефект, тем больше средств тратится на его устранение и тем существеннее его влияние на качество изготавливаемой аппаратуры.

Позволяя обнаружить и устранить неисправности, контроль и диагностирование узлов радиозлектронной аппаратуры (РЗА) на ранних стадиях производства дают возможность сократить затраты и повысить качество продукции. Этим и объясняется широкий интерес, проявляемый отечественными предприятиями и ведущими зарубежными фирмами к созданию и внедрению автоматизированной контрольно-диагностической аппаратуры. Если еще недавно автоматизированные диагностические установки применялись для выявления дефектов только в сложных и дорогостоящих системах специального назначения, то сейчас без них не обходится ни одно предприятие. Именно массовость применения контрольно-диагностической аппаратуры характерна для современных предприятий, выпускающих средства радиозлектроники, автоматики и вычислительной техники.

Использование микропроцессорной техники, существенно снижающей стоимость оборудования, еще более революционизировало этот процесс, изменив привычные методы проектирования и принципы построения контрольно-диагностической аппаратуры. В настоящее время существует тенденция к увеличению объемов и номенклатуры этой аппаратуры.

Однако большинство существующих отечественных систем контроля и диагностирования печатных узлов предназначено только для проверки цифровых схем. Для аналоговых схем такую единую систему создать трудно. Поэтому при наладке в производственных условиях блоков аналоговой аппаратуры результаты контроля и измерений, как правило, дают лишь исходную информацию о состоянии отдельных электрорадиоэлементов (ЭРЭ). Для точного определения неисправных элементов необходимо проводить внутрисхемную проверку. Методы внутрисхемного контроля и диагностирования в последние годы получили особенно широкое развитие.

В предлагаемой книге предпринята попытка систематического изложения этого быстро развивающегося направления контрольно-измерительной техники. Анализируются не только отечественные и зарубежные публикации, но и результаты оригинальных исследований, выполненных при участии автора в течение ряда последних лет.

Отзывы и пожелания просим направлять по адресу: 252601 Киев, 1, ул. Креватик, 5. Издательство «Тэхніка».

АВТОМАТИЗАЦИЯ КОНТРОЛЯ И ДИАГНОСТИРОВАНИЯ УЗЛОВ РЭА

1. ПРОИЗВОДСТВЕННЫЙ КОНТРОЛЬ УЗЛОВ РЭА

Серийное производство современной радиоэлектронной аппаратуры предполагает массовое изготовление узлов на платах печатного монтажа. Обеспечение высоких показателей качества и надежности этой продукции в настоящее время невозможно без применения на заводах-изготовителях разнообразных методов и средств контроля на каждом этапе технологического процесса.

ВИДЫ ДЕФЕКТОВ И КАЧЕСТВО ПРОДУКЦИИ

Опыт отечественных предприятий и зарубежных фирм показывает, что 25—30 % смонтированных печатных узлов РЭА содержат неисправности [2; 18; 55]. В среднем на каждый печатный узел приходится 1,5 дефекта, поэтому предположение о наиболее вероятных одиночных неисправностях здесь неоправданно. Дефекты, обнаруживаемые при проверке печатных узлов и их относительное распределение отражены на диаграмме рис. 1.1 [2].

Каждый дефект может быть вызван одной из следующих причин: ошибками в конструкторской и технологической документации; нарушением технологических процессов изготовления печатных узлов; отсутствием на предприятии стопроцентного входного контроля электрорадиоэлементов (ЭРЭ); нарушением технологического процесса подготовки ЭРЭ к сборке (лужение, формовка и комплектование); нарушением условий хранения и транспортировки ЭРЭ; низкой квалификацией рабочих; психофизиологическим состоянием рабочих.

Наиболее часто дефекты возникают из-за обрывов соединений и образования «ложных» перемычек при пайке (более 50 %). Эти дефекты практически не зависят от характеристик элементов и нарушают топологию схемы. Они должны выявляться и устраняться на первых этапах контроля. Дефекты, вызванные неисправными элементами, составляют небольшую долю (менее 15%). Это обусловлено, прежде всего, организацией надежного входного контроля комплекующих изделий. Необходимость входного контроля определяется тем, что современные печатные узлы содержат значительное число компонентов. Чем больше число компонентов, тем больше вероятность брака печатного узла по причине их неисправности. Например, при изготовлении платы транзисторного приемника на предприятии осуществляется выборочный входной контроль транзисторов, обеспечивающий поступление на сборку не более 1 % бракованных транзисторов. Если каждый ПУ содержит по 10 транзис-

торов, то вероятность нахождения на плате хотя бы одного неисправного транзистора равна 0,1, и можно ожидать, что по крайней мере 9 изделий из 10 будут работоспособны.

Однако современные печатные узлы содержат по 50—100 интегральных микросхем. Если на плате установлено 50 интегральных готовых печатных узлов окажутся неисправными. Если узел содержит 100 компонентов, то при тех же условиях, по существу, вероятность обнаружения хотя бы одного работоспособного ПУ близка к нулю. Таким образом, ясно, что наличие большого числа компонентов на плате вызывает необходимость надежного входного контроля ЭРЭ с целью получения заданного процента выхода годных печатных узлов [16].

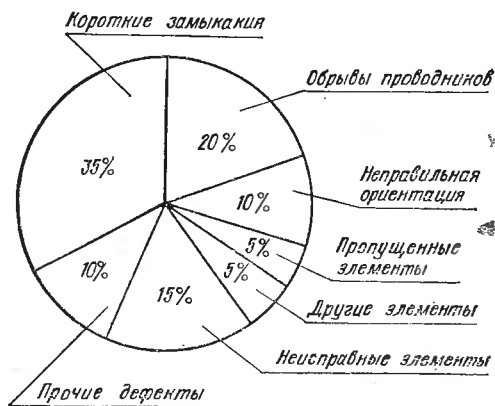


Рис. 1.1. Диаграмма относительного распределения дефектов.

Аналогичная ситуация возникает при сборке узлов РЭА, состоящих из нескольких печатных плат. Их настройка и испытание, поиск и устранение неисправностей — наиболее трудоемкие работы. Как уже было отмечено, перед операцией контроля обычно свыше 25 % смонтированных печатных плат содержат неисправности. При среднем выходе годных плат 75 % и отсутствии их контроля даже при изготовлении сравнительно простого узла, состоящего из семи ПУ, девять из десяти изделий, поступающих на настройку, могут оказаться неработоспособными. Зависимость выхода годных изделий от их сложности [4; 12] при различном проценте выхода годных ПУ показана на рис. 1.2.

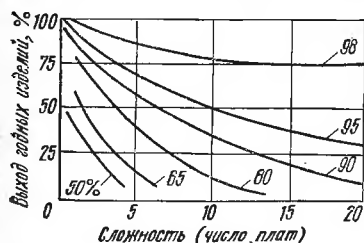


Рис. 1.2. Зависимость выхода годных изделий от сложности при различном выходе годных плат.

Из сказанного следует, что организация выходного контроля и ремонта позволит повысить выход годных ПУ и сократить расходы на этапе настройки и регулировки узлов РЭА, содержащих печатные платы.

В зависимости от количества выпускаемой РЭА производство ее подразделяется на единичное, серийное и массовое. Серийное производство подразделяется на мелкосерийное, среднесерийное и крупносерийное.

Единичное производство характеризуется небольшим количеством печатных узлов, изготавливаемых в рабочую смену (20—30 шт.); большой номенклатурой печатных узлов; частыми изменениями в номенклатуре; преобладанием дефектов из-за возможных ошибок в конструкторской документации (КД) и технологической документации (ТД); большим количеством корректировок КД и ТД.

Мелкосерийное производство характеризуют следующие параметры [56]: 50—100 шт. ПУ, изготавливаемых в рабочую смену; большая номенклатура печатных узлов; меньшие, чем при единичном производстве, изменения номенклатуры, уменьшение количества дефектов из-за несовершенства КД; увеличение количества производственных дефектов; уменьшение количества корректировок КД и ТД.

Серийное производство РЭА характеризуется большим количеством ПУ, изготавливаемых в рабочую смену (до 500 шт.); небольшой номенклатурой печатных узлов; изменениями в номенклатуре не чаще 1 раза в 1—2 года; отсутствием корректировки КД; малым количеством корректировок ТД.

Массовое производство (например, производство телевизоров) имеет следующие особенности: большое количество печатных узлов, изготавливаемых в рабочую смену (до 2500 шт.); небольшая номенклатура печатных узлов (2—5 видов); смена номенклатуры не чаще 1 раза в 3—4 года; большое количество производственных дефектов; отсутствие корректировок КД.

Основные этапы технологического процесса производства печатных узлов РЭА представлены на рис. 1.3 [3].

Технологический процесс предусматривает несколько контрольно-измерительных операций.

Визуальный контроль-1 печатной платы после ее изготовления обеспечивает поступление на сборку печатных плат с минимальным количеством оборванных и короткозамкнутых дорожек. Контроль комплектующих обеспечивает поступление на сборку комплектующих элементов с заданными техническими характеристиками. Однако после сборки ПУ и пайки его элементов все же возникает ряд дефектов, обнаружению которых способствует визуальный контроль-2 и внутрисхемный контроль-3.

Под внутрисхемным контролем будем понимать такие виды контроля, при которых на внутренние контакты соединений печатных узлов РЭА подаются тестирующие воздействия и с внутренних контактов соединений снимаются ответные реакции.

После окончательной сборки печатного узла обычно проверяется его функционирование (контроль-4). Функциональный контроль предполагает определение правильности функционирования проверяемого печатного узла в рабочем режиме. При функциональном контроле отсутствует доступ к внутренним контактам соединений компонентов. Проверяемый печатный узел подключается к контрольно-диагностическому оборудованию через штатные разъемы. Дефекты, обнаруженные в результате контрольно-диагностических операций, устраняются на стадиях ремонта.

Предположим, что в технологическом процессе изготовления печатного узла (рис. 1.3) при комплектовании оказался резистор, сопротивление которого не соответствует номинальному значению. Если этот факт обнаружен при контроле комплектующих изделий, то устранение ошибки практически не потребует дополнительных затрат. Если входной контроль отсутствует и ошибка обнаружится при визуальном контроле после сборки печатного узла, то необходимо извлечь неподходящий элемент и заменить его на элемент, соответствующий спецификации (ремонт 1).

Негодный элемент, обнаруженный при внутрисхемном контроле (контроль-3), заменяется с помощью пайки (ремонт 2). Если неисправность остается незамеченной до стадии функционального контроля (контроль-4), то она проявится в несоответствии электрических характеристик. Для выявления причин неисправности потребуются специальное диагностическое оборудование. Затраты на диагностирование резко возрастут.

При массовом выпуске печатных узлов, содержащих небольшое число сравнительно простых элементов, вероятность возникновения дефекта невелика, и на этапе функционального контроля бракуется лишь небольшая часть печатных узлов. Однако в процессе проверок с целью обнаружения причин неисправностей этап функционального контроля становится «узким местом» производственного процесса.



Рис. 1.3. Схема технологического процесса производства узлов РЭА.

Предположим, что неисправность по каким-либо причинам не была обнаружена при функциональном контроле печатного узла. Обнаружить причины неисправности на сборке узла готовой продукции гораздо сложнее. Из общей картины работы устройства делается вывод о пригодности того или иного печатного узла, входящего в его состав. Для проведения ремонта необходимо извлечь печатный узел, затем отыскать неисправный элемент и заменить его. Не исключено, что наличие неисправного элемента в печатном узле при установке его в готовое изделие и подаче номинальных значе-



Рис. 1.4. Организация контура обратной связи при внутрисхемном контроле.

ний питающих напряжений приведет к выходу из строя элементов, расположенных на других печатных платах. Дефект как бы распространяется, и найти причины его возникновения становится труднее.

Опыт отечественных предприятий и многих зарубежных фирм [16] показал, что на каждом последующем этапе производственного процесса обнаружение причины неисправности и ее устранение обходится приблизительно в 10 раз дороже, чем на предыдущем.

Несмотря на то что внутрисхемный контроль вызывает повышение трудозатрат на участке пайки печатных узлов, общие расходы в цехе-изготовителе сократятся за счет уменьшения затрат на дорогостоящие операции по диагностированию дефектов на стадии функционального контроля.

Внутрисхемный контроль обеспечивает организацию в цехе некоторого контура обратной связи (рис. 1.4), предназначенного для исправления дефектов, вносимых на стадии сборки печатных узлов. Опыт показывает, что такая обратная связь способствует повышению качества продукции.

Функциональный и внутрисхемный контроль основываются на существенно различных подходах к проверке печатных узлов, обнаруживают различные виды неисправностей, дают различную степень достоверности проверки.

При современном производстве контроль и диагностирование дефектов печатных узлов осуществляется автоматизированными системами контроля и диагностирования (АСКД). Системы, реализующие функциональный и внутрисхемный контроль, значительно отличаются по стоимости, имеют различную производительность

и требуют различных способов программирования и сопряжения с объектами.

Наиболее часто в настоящее время применяются функциональные тестеры. При функциональном контроле печатный узел подключается к АСКД через штатный разъем. На его контакты подаются напряжения и внешние воздействия, обеспечивающие нормальный режим функционирования. Функциональный тестер указывает дефектный печатный узел. Обнаружение и диагностирование неисправностей на уровне компонентов сопряжены со значительными временными затратами, связанными с последовательностью нахождения неисправностей.

В последнее время интенсивно развиваются внутрисхемные методы контроля и диагностирования. Внутрисхемные АСКД не испытывают печатные узлы как единое функциональное целое, а проверяют отдельные компоненты. Объект контроля подключается с помощью специальных приспособлений с игольчатыми контактными штырями — контактронами. Они сложны в изготовлении и дорогостоящи. Внутрисхемные АСКД имеют очень высокую производительность благодаря тому, что испытывают компоненты параллельно и выявляют все дефекты за один прогон.

Системы внутрисхемного контроля и диагностирования обнаруживают лишь ошибки процесса изготовления. Предполагается, что при правильном выполнении топологии печатной платы и правильно установленных элементах печатный узел должен функционировать нормально. Однако это не всегда так. Взаимные влияния отдельных цепей, ошибки синхронизации, задержки из-за различного времени срабатывания элементов приводят к нарушению правильного функционирования печатных узлов, однако, не обнаруживаются средствами внутрисхемной проверки. Это объясняется тем, что внутрисхемные тестирующие устройства проверяют элементы и не связаны с взаимодействием отдельных частей схемы, в то время как функциональные тестеры проверяют общую работу печатного узла и учитывают распространение синхронизирующих сигналов.

Наибольшие различия между внутрисхемными и функциональными тестовыми системами находятся в области генерирования испытательных программ. Дело в том, что при подготовке программы внутрисхемной проверки оператор не должен знать особенности и принципы взаимодействия всего проверяемого узла. Ему достаточно иметь лишь перечень и параметры проверяемых компонентов, а также схемы их соединений.

Средства моделирования объекта контроля при внутрисхемной проверке ограничены лишь моделями отдельных компонентов, в то время как при функциональной проверке необходимо моделировать всю схему целиком. Если для цифрового печатного узла генерирование испытательной программы на внутрисхемном тестере занимает единицу времени, то программирование функционального тестиро-

вания для аналогичного уровня проверок — 8 единиц. Генерирование программ функциональных испытаний для аналоговых печатных узлов занимает в 20—30 раз больше времени, чем генерирование программ внутрисхемной проверки [49]. Из этого следует, что испытательная программа для внутрисхемных тестеров отлаживается весьма быстро, поскольку проверяются отдельные элементы. Отладка программы функциональных испытаний требует гораздо больше времени и в значительной степени зависит от знаний и опыта программиста.

Сравнивая методы функционального и внутрисхемного контроля и диагностирования, необходимо рассматривать как стоимость оборудования, так и стоимость работ по подготовке диагностических программ. Стоимость основного оборудования системы функциональной проверки приблизительно в 1,5—3 раза, а стоимость программного обеспечения — в 5—10 раз выше стоимости внутрисхемной тестовой системы. Однако стоимость вспомогательных средств сопряжения для системы внутрисхемного контроля в 2—4 раза превышает стоимость аналогичных устройств для функциональных тестеров. Предполагается, что функциональные тестеры подсоединяются посредством штатного разъема печатного узла, а внутрисхемные — с помощью контактрона.

Суммируя сказанное, можно сделать заключение, что системы внутрисхемного контроля и диагностирования имеют следующие преимущества [49]: малое время отыскания кратных неисправностей и диагностирования; простота и малое время, требуемое для генерирования испытательных программ; малое время, необходимое для внедрения системы в производство; низкая стоимость закупки и эксплуатации.

К недостаткам таких систем следует отнести: невозможность выявления ошибок, возникающих при разработке печатных узлов; проведение проверки в режимах, отличных от номинальных режимов функционирования печатных узлов; невозможность обнаружения ошибок логической синхронизации.

Достоинства систем функционального контроля и диагностирования заключаются в способности обнаруживать неисправности логической синхронизации; возможности проведения испытаний при номинальных режимах; обнаружения ошибок при проектировании; испытания в моделированной рабочей среде.

Недостатками этих систем являются высокая стоимость и временные затраты подготовки рабочих программ; высокая стоимость закупки и эксплуатации; большое время, затрачиваемое на обнаружение и диагностирование дефектов.

Эффективность системы зависит от вида выпускаемой продукции и условий эксплуатации систем. Однако нет сомнений, что наилучшими, с точки зрения надежности и эффективности контроля и диагностирования, окажутся системы, в которых объединены возмож-

ности внутрисхемной и функциональной проверки. В последние годы многие зарубежные фирмы пошли по пути объединения функциональных и внутрисхемных методов проверки в единых АСКД [49]. При этом утверждается, что сравнительно небольшие затраты на такое объединение быстро окупаются.

2. АРХИТЕКТУРА АСКД

Архитектура АСКД не только отображает структурные внутрисхемные связи, но и учитывает внешние возможности, предоставляемые пользователю. К архитектуре не относятся особенности технической реализации отдельных узлов системы [52].

В своем развитии АСКД прошли через три поколения архитектур. В настоящее время интенсивно развиваются АСКД четвертого поколения [52; 63].

Структура АСКД первого поколения представлена на рис. 1.5. Система условно разделена на подсистему управления и подсистему тестирования. Подсистема управления реализована жестко. Информация представляется в машинных кодах и обычно вводится с перфоленты. Управление осуществляется через контроллер интерфейса, выполненный с применением жесткой аппаратурной логики. Большую часть функций управления выполняет оператор. Панель оператора содержит лишь простейшие органы управления и индикации (кнопки, тумблеры, контрольные лампочки). Вывод информации оператору осуществляется посредством цифровых индикаторов. Проверяющие тесты синтезируются вручную. Подсистема тестирования содержит простейший специализированный коммутатор. Средства измерения и анализа включают обычно универсальные измерительные приборы. Генераторы тестирующих сигналов также являются стандартными устройствами с узкоспециализированными функциями.

В составе второго поколения АСКД появились мини-ЭВМ (рис. 1.6), существенно изменившие принципы управления и коммутации. Контроллер интерфейса, выполнявший в АСКД первого поколения функции управления, осуществляет сопряжение быстродействующей мини-ЭВМ с медленнодействующими измерительными устройствами. Структура подсистемы тестирования остается аналогичной структуре АСКД первого поколения, однако значительно повышается универсальность коммутатора. Мини-ЭВМ обеспечивает управление коммутатором по гибкой программе с произвольной выборкой коммутируемых каналов.

Существенно изменились и устройства связи с оператором. Панель оператора содержит устройство ввода-вывода в виде клавиатуры. Алфавитно-цифровой дисплей выполняется на базе электронно-лучевой трубки. Одной из особенностей АСКД второго поколения является применение универсальных ЭВМ для автоматизации подготовки рабочих диагностирующих программ. Программы

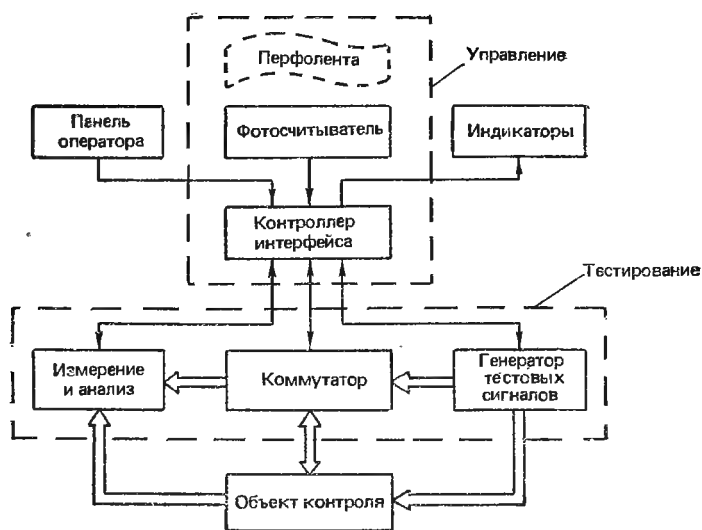


Рис. 1.5. Структура АСКД первого поколения.

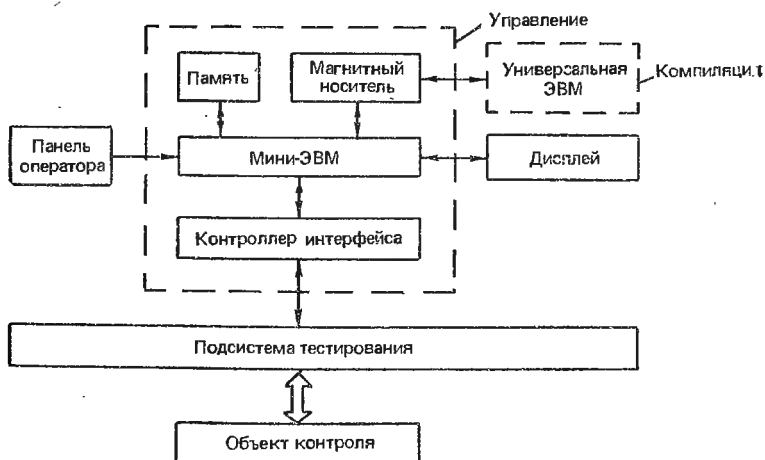


Рис. 1.6. Структура АСКД второго поколения.

подготавливаются с использованием языков высокого уровня, компилируются универсальной ЭВМ и преобразуются в последовательность команд, представленных в машинных кодах системы. Указанные команды, записанные на магнитные диски, вводятся в АСКД и непосредственно управляют мини-ЭВМ.

Возможность автоматизированной подготовки рабочих программ

значительно повышает эффективность использования АСКД. Однако производительность систем первого и второго поколений сдерживается подсистемами тестирования, структуры которых для обоих поколений АСКД практически одинаковы. Управление подсистемой тестирования централизовано. Мини-ЭВМ работает в однопрограммном режиме, так что в каждый момент времени может решаться лишь одна измерительная задача. Пропускная способность АСКД зависит от надежности подсистемы тестирования. Отсутствие специальных средств самоконтроля и диагностирования измерительной аппаратуры в системах второго поколения приводит к непроизводительным затратам времени на отладку в процессе их эксплуатации.

Архитектура АСКД третьего поколения обеспечивает гибкость взаимодействия отдельных блоков, возможность контроля разнообразных изделий с использованием минимального числа относительно простых приспособлений. Взамен универсальных измерительных средств, применявшихся в системах первого и второго поколений, в АСКД третьего поколения используются специализированные средства, значительно повышающие производительность подсистемы тестирования. Измерительные блоки становятся программно управляемыми. ЭВМ вовлекается в процессы генерации тестирующих воздействий и обработки результатов измерений. В блоках интерфейса и коммутации также есть возможность программного управления.

Структура систем третьего поколения показана на рис. 1.7. Мини-ЭВМ связана шиной не только с универсальными внешними устройствами, но и с измерительными средствами и генераторами тестирующих сигналов. Генераторы, управляемые от ЭВМ, могут воспроизводить колебания с заданной функциональной зависимостью. Измерительные средства также управляются от ЭВМ и поставляют ей исходную информацию для проведения анализа. Возможность диагностического анализа расширяется за счет комплексного программного обеспечения ЭВМ. Матричный универсальный коммутатор, управляемый через контроллер интерфейса, обеспечивает не только подключение точек объекта контроля, но и включение цепей самоконтроля. Введение высокоточных программируемых опорных источников напряжения и частоты позволяет оператору периодически или по требованию производить калибровку измерительных средств. Однако степень централизации управления в системах третьего поколения все же остается высокой. Это ограничивает рост производительности таких систем. ЭВМ не успевает справиться со всем многообразием возложенных на нее функций.

Появление АСКД четвертого поколения (рис. 1.8) связано с такими архитектурными понятиями, как «распределение вычислительных мощностей», «канальная электроника» [52; 63; 65]. Распределение вычислительных мощностей обеспечивает большую «интеллек-

туальность» каждого функционального компонента. Это стало возможным благодаря внедрению дешевых микропроцессорных средств. Микропроцессорные устройства включаются в самые различные блоки АСКД и выполняют широкий круг задач. Это управление программируемыми источниками тестирующих воздействий; коммутаторами, подключающими объект контроля к измерительным цепям; процессом уравнивания измерительных цепей с

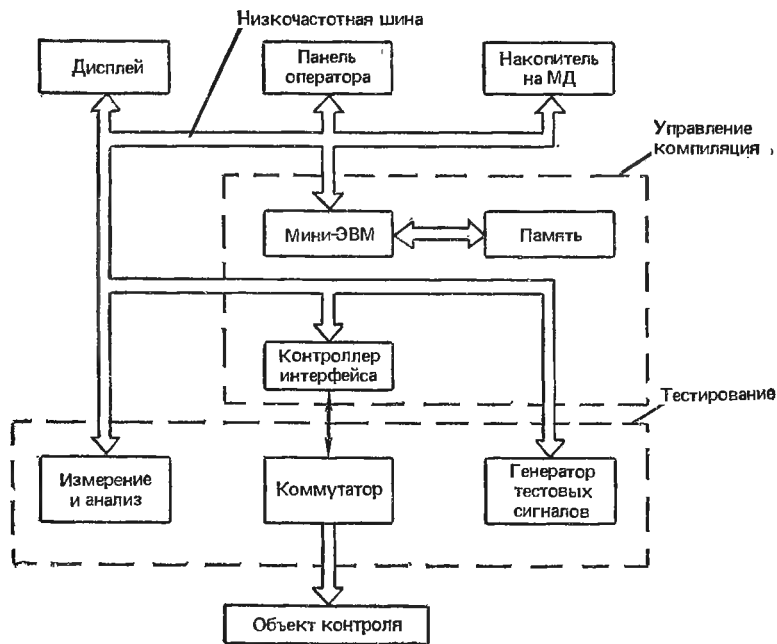


Рис. 1.7. Структура АСКД третьего поколения.

автоматическим уравниванием; повышение быстродействия процессов уравнивания за счет предварительной обработки информации о сигналах рассогласования; координированное уравнивание многомерных измерительных цепей. С помощью микропроцессорных устройств осуществляется также формирование тестовых воздействий и повышение точности измерительных преобразователей за счет обработки информации о результатах тестирования; обработка результатов при совокупных и косвенных измерениях; автоматическое формирование в цифровом виде номинальных значений и допусков на контролируемые параметры, их сравнение с результатами измерений; логическая обработка измерительной информации при диагностировании и локализации дефектов; управление обменом и выводом информации на устройства визуализа-

ции и документирования; определение статистических характеристик исследуемых объектов.

Архитектура АСКД четвертого поколения мультишинная. Она отражает распределение интерфейсных функций с целью согласования пропускной способности различных устройств системы с производительностью основной управляющей ЭВМ. На рис. 1.8 показано несколько шин, объединяющих устройства с различной

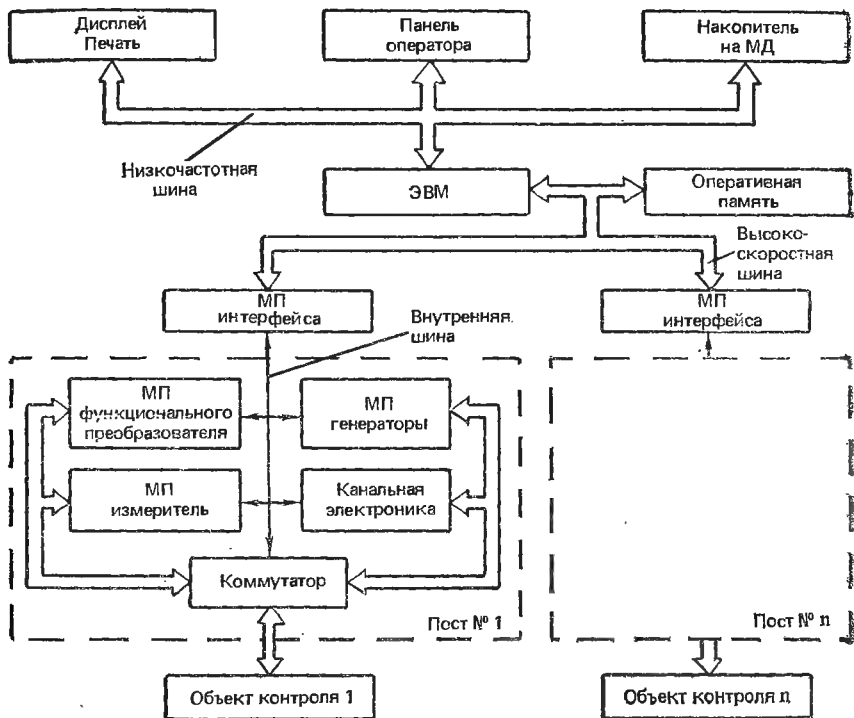


Рис. 1.8. Структура АСКД четвертого поколения.

производительностью. Высокоскоростная шина обеспечивает сопряжение ЭВМ с оперативной памятью и микропроцессорными устройствами интерфейса. На входы интерфейсных блоков из центральной ЭВМ поступают команды, которые воспринимаются микропроцессорными устройствами каждого поста и вызывают выполнение соответствующих микропрограмм тестирования. Результаты тестирования передаются с внутренних шин через блоки интерфейса непосредственно на высокоскоростную шину ЭВМ для их окончательной обработки. Низкоскоростная шина обеспечивает сопряжения ЭВМ с внешними устройствами. Достоинство мультишинной архитектуры заключается в возможности автономной работы каж-

дого поста. В это время центральная ЭВМ выполняет другие возложенные на нее функции. Общая эффективность системы возрастает.

Развитие объектов контроля, их сложности, степени интеграции, шинной организации существенно влияют на развитие архитектуры АСКД. Так, например, стремление испытывать цифровые большие интегральные схемы (БИС) в высокоскоростных режимах, соответствующих нормальным режимам их работы, привело в системах четвертого поколения к развитию средств «канальной электроники».

Каждый вывод, связанный с объектом контроля, управляется, тестируется и анализируется автономно. Эффективное использование такой архитектуры возможно лишь на основе применения для каждого канала специализированных БИС, реализующих функции управления, генерации, приема и обработки результатов тестирования. За счет упрощения операций обмена и сокращения интерфейсных связей удастся повысить частоту тестирующих импульсов до 5 МГц. Применение специализированных БИС на каждый канал повышает общую надежность системы, создает условия для самодиагностирования, повышает степень автоматизации и универсальность.

Итак, для рассмотренных архитектур четырех поколений АСКД можно определить следующие тенденции развития [52]: децентрализация управления или повышение степени распределенности вычислительных мощностей по различным иерархическим уровням; повышение степени распределенности управления по однородным компонентам (многопостовые системы, канальная электроника); повышение степени согласования компонентов по производительности и их параллельная работа во времени.

Глава 2

МОДЕЛИ ОБЪЕКТОВ ДИАГНОСТИРОВАНИЯ

1. ОБЪЕКТЫ ДИАГНОСТИРОВАНИЯ

Объектами диагностирования являются печатные узлы радиоэлектронной аппаратуры. Печатный узел представляет собой печатную плату (ПП) со смонтированными на ней электрорадиоэлементами. При внутрисхемном диагностировании ПУ различают два вида диагностируемых элементов: элементы параметрические и элементы связи. К параметрическим элементам относятся ЭРЭ: резисторы, транзисторы, конденсаторы, линейные и цифровые интегральные схемы. Такие ЭРЭ называют компонентами. Компоненты с помощью выводов подключаются к схеме печатного монтажа в соответствующих точках. К элементам связи относятся соединения между точками подключения ЭРЭ. Физическими аналогами соединений яв-

ляются проводники. Проводником назовем часть печатного монтажа, соединяющую электрически связанные между собой выводы компонентов. Все выводы, соединенные одним проводником, являются эквипотенциальными. В каждом проводнике может быть выделено по одной точке, называемой узловой. Остальные точки проводника считаются концевыми.

ОПИСАНИЕ ДИАГНОСТИРУЕМЫХ ПУ

Эффективность подготовки и организации процесса диагностирования зависит от способов описания ПУ. Исходная информация обычно содержится в принципиальных электрических схемах. Однако такие схемы не могут непосредственно восприниматься ЭВМ. Для автоматизации подготовки диагностических процедур требуется формализовать описание объекта контроля и диагностирования. Современные ПУ достаточно сложны, поэтому они описываются с различной степенью детализации. Используются следующие уровни детализации: уровень характеристик контролируемого ПУ; функциональных узлов; компонентов; топологии соединений.

Каждый уровень формализации описывается соответствующей математической моделью. Модели должны адекватно отражать все существенные характеристики, быть достаточно простыми и легко обрабатываться на ЭВМ.

МАТЕМАТИЧЕСКИЕ МОДЕЛИ ЭРЭ

Диагностируемые ПУ могут содержать одновременно как аналоговые, так и цифровые ЭРЭ различной степени интеграции. Такие ПУ называются гибридными. Аналоговые и цифровые элементы имеют различные характеристики. Для их описания применяется различный математический аппарат. Диагностические модели аналоговых элементов основаны на использовании линейных и нелинейных дифференциальных уравнений, позволяющих вести анализ как в режиме постоянного тока, так и в частотной или временной областях [7]. Для описания характеристик цифровых ЭРЭ используются функционально-логические и структурно-логические модели. Функционально-логические модели основаны на применении аппарата алгебры логики и устанавливают функциональные зависимости между входными (тестовыми) воздействиями и выходными сигналами [51].

С развитием больших интегральных схем описание их системой логических функций оказалось практически неприемлемым. Многие современные БИС, например, микропроцессоры, элементы памяти, различные шинные формирователи, имеют двунаправленные выводы, которые могут находиться в третьем, «высокоимпедансном» состоянии.

Для описания законов функционирования таких ЭРЭ используются структурно-логические модели. Элементы описываются на алгоритмических языках, в виде отдельных подпрограмм для ЭВМ.

МАТЕМАТИЧЕСКИЕ МОДЕЛИ СОЕДИНЕНИЙ

Порядок функционирования диагностируемого ПУ зависит не только от характеристик входящих от него ЭРЭ, но и от способов их взаимного соединения, т. е. от элементов связи.

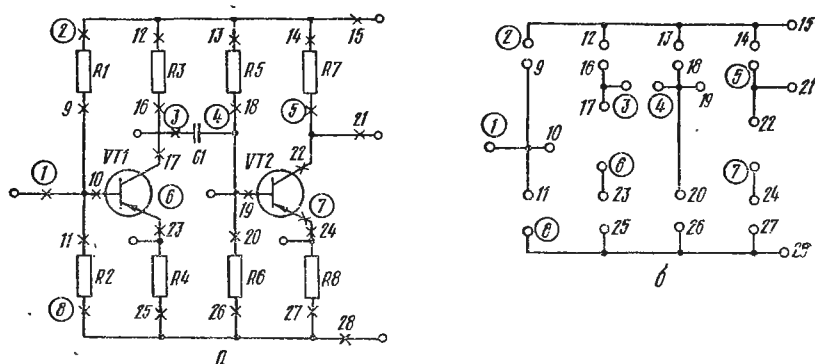


Рис. 2.1. Нумерация точек на печатной плате:
а — на принципиальной схеме; б — на схеме соединений.

На рис. 2.1, а изображена принципиальная схема аналогового печатного узла, на которой отмечены точки подключения ЭРЭ. На рис. 2.1, б отдельно показаны элементы связи в схеме. Всего имеется 8 проводников (например, проводник, соединяющий точки 1, 9, 10, 11). В каждом проводнике выделяется по одной точке, называемой узловой (номера узловых точек обведены окружностями). Условимся номеру проводника присваивать номер соответствующей ему узловой точки. В некоторых системах [10] точки нумеруются следующим образом: узловые точки — в порядке возрастания чисел натурального ряда (рис. 2.1, а), затем в порядке возрастания — концевые точки каждого из проводников.

Последовательность выбора очередного проводника совпадает с последовательностью нумерации узловых точек, а номер первой концевой точки на единицу больше числа узловых точек. Так, для схемы, изображенной на рис. 2.1, б, первая концевая точка имеет номер 9 (всего 8 узловых точек), остальные концевые точки первого проводника нумеруются в возрастающем порядке (10, 11). Концевые точки второго проводника имеют последующие номера: 12, 13, 14, 15. Концевые точки остальных проводников нумеруются аналогично.

Все концевые точки, относящиеся к данному проводнику, элек-

трически связаны с соответствующей узловой точкой и между собой. Следовательно, в проводнике всегда есть хотя бы один путь между любыми двумя точками. Иногда между двумя точками есть несколько различных путей. В этом случае обрыв одного из них не приводит к нарушению электрической связи между точками. При контроле и диагностировании дефектов топологии соединений в печатных платах проверяется наличие именно электрических связей, поэтому обрыв одного из нескольких путей между двумя точками обычными способами проверки обнаружить не удастся.

С целью формализации алгоритмов контроля и диагностирования используются различные виды математических моделей соединений в печатных платах [8; 19; 29]. Большинство из них основано на установлении электрических связей между точками и не учитывает форму реальных физических путей.

Топологические модели. Эти модели соединений на печатных платах используют математический аппарат теории графов [9].

Граф G состоит из конечного множества вершин $V = \{v_i\}$; ($i = 1, 2, \dots, n$) и конечного множества ребер $R = \{r_{ij}\}$; ($i, j = 1, 2, \dots, n$).

Две вершины v_i и v_j называются смежными, если они соединены ребром r_{ij} . Множество ребер $\{r_{ik}\}$, соединенных с вершиной v_i , называют инцидентными ей.

Устанавливается определенное соответствие между приведенными выше понятиями теории графов и элементами описания соединений на печатной плате.

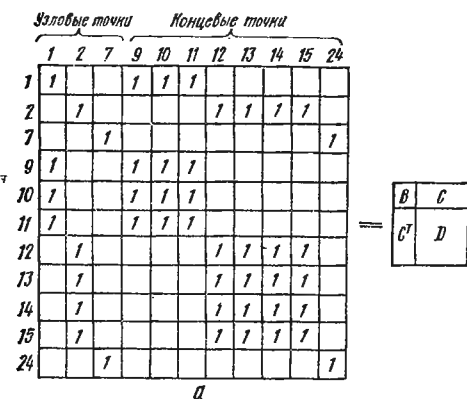
Вершине графа v_i ставится в соответствие точка t_i на схеме соединений, а ребру r_{ij} — наличие электрической связи между точками t_i и t_j . Каждому проводнику с узловой точкой t_s ставится в соответствие подграф G_s ($s = 1, 2, \dots, m$), где m — число узловых точек. Подграф G_s содержит n_s вершин, образующих множество V_s , включающее вершину v_s . Все точки одного проводника электрически соединены между собой, поэтому подграф G_s является полным, т. е. все его вершины — смежные. Точки, принадлежащие различным проводникам, не имеют электрических соединений, следовательно, никакие вершины, принадлежащие различным подграфам, не являются смежными, и все подграфы G_s ($s = 1, 2, \dots, m$) не связаны между собою.

Итак, топологической моделью соединений на печатных платах является граф G , состоящий из m не связанных между собою полных подграфов G_s .

Чтобы убедиться в отсутствии обрывов в проводнике s , достаточно установить смежность корневой вершины v_s со всеми остальными вершинами подграфа G_s .

Для установления коротких замыканий между проводниками s и u достаточно определить отсутствие смежности между корневыми вершинами v_s и v_u подграфов G_s и G_u .

Матричные модели. Известно, что граф G полностью характеризуется матрицей смежностей. Матрица смежностей $A = \|a_{ij}\|$ графа G с n вершинами является квадратной матрицей, элементы которой $a_{ij} = 1$, если вершина v_i смежна с вершиной v_j и $a_{ij} = 0$ в противном случае. В матрице смежностей все диагональные элементы $a_{ii} = 1$, так как любая из вершин всегда смежна сама с собою.



Проиллюстрируем формирование матрицы A для электрической цепи, составленной, например, из трех проводников 1, 2, 7 (рис. 2.1, б). Нумерацию клеток матрицы проведем следующим образом: вначале в порядке возрастания проставим номера всех узловых точек, а затем в том же порядке — номера всех концевых точек проводников. Соответствующая матрица смежностей показана на рис. 2.2, а. Матрица A состоит из четырех блочных матриц, которые обладают следующими свойствами: B — всегда единичная диагональная матрица; C^T — транспонированная матрица C ; D —

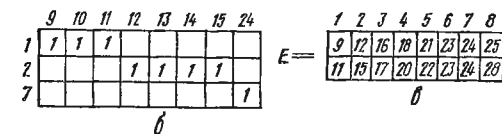


Рис. 2.2. Матричное описание соединений:
 a — матрица смежностей A ; $б$ — укороченная матрица смежностей C ; $в$ — матрица соединений E .

квазидиагональная матрица, состоящая из отдельных подблоков, расположенных на главной диагонали.

Элементы матрицы D не являются взаимнонезависимыми. Их значения целиком определяются значениями матрицы C (если точки 9, 10, 11 соединены с узловой точкой 1, то все они электрически соединены между собой).

Следовательно, матрица A является избыточной, и для полного описания соединений достаточно информации, содержащейся в матрице C . Назовем матрицу C укороченной матрицей смежностей (рис. 2.2, б). Номера строк матрицы смежностей C соответствуют узловым точкам, а номера столбцов — концевым точкам. Наличие элемента $b_{ij} = 1$ свидетельствует о принадлежности точки j к проводнику i , $b_{ij} = 0$ свидетельствует об обратном.

Матрица C намного компактнее полной матрицы A и при реализации алгоритмов диагностирования требует для размещения в ЭВМ меньшего объема памяти.

Принятый нами способ нумерации узловых и концевых вершин обеспечивает дальнейшее сокращение матричного описания соединений печатной платы. Заметим, что номера концевых точек каждого проводника возрастают в последовательности натурального ряда чисел. Это позволяет представить матрицу соединений E для всей схемы рис. 2.2, б в виде, изображенном на рис. 2.2, в. Каждый столбец матрицы E соответствует проводнику, а номера, указанные в клетках, означают младший и старший по порядку номера концевых вершин, относящихся к данному проводнику. В частности, для проводника с номером 7 имеется всего лишь одна концевая точка 24. Поэтому число 24 повторяется дважды.

Матрица E легко представляется в ЭВМ в виде двумерного массива, весьма компактно описывающего схему соединений рассматриваемой печатной платы.

МАТЕМАТИЧЕСКИЕ МОДЕЛИ АНАЛОГОВЫХ УСТРОЙСТВ

Математические модели, используемые при диагностировании аналоговых узлов РЭА, в зависимости от режимов диагностирования делятся на статические и динамические [7; 50].

К статическим относятся модели, допускающие анализ в режиме постоянного тока, а также в режиме периодических синусоидальных и несинусоидальных сигналов.

Динамические модели используются при анализе переходных процессов и основаны на представлении объекта диагностирования системой дифференциальных уравнений.

Современные численные методы анализа дифференциальных уравнений требуют представления их в форме Коши [7]:

$$\begin{aligned} dv_1/dt &= f_1(v_1, v_2, \dots, v_n, t) \\ dv_2/dt &= f_2(v_1, v_2, \dots, v_n, t) \\ &\vdots \\ dv_n/dt &= f_n(v_1, v_2, \dots, v_n, t). \end{aligned} \quad (2.1)$$

Величины v_i в уравнениях называются переменными состояниями. Задание указанных величин в некоторый момент времени полностью определяет дальнейшее поведение схемы при известных внешних воздействиях. Переменные состояния характеризуют запасы энергии в реактивных элементах. Задание значений величин v_i в начальный момент времени означает задание начальных условий для системы уравнений (2.1). В качестве переменных состояния обычно используются значения напряжений на конденсаторах и токов, протекающих через катушки индуктивности. Во многих случаях результаты статического анализа получаются непосредственно в процессе анализа переходных процессов. Поэтому динамические модели содержат больше диагностической информации, чем статические.

ческие. Однако статические модели значительно проще динамических и шире применяются при диагностировании.

Модели на постоянном токе. Простейшими статическими моделями аналоговых схем являются модели в режиме постоянного тока. Они не учитывают действия реактивных элементов и предназначены для диагностирования дефектов резисторов, диодов, транзисторов, различных интегральных микросхем. Такие модели наиболее приспособлены для отыскания коротких замыканий и обрывов проводников. Для сложной электронной схемы устанавливаются функциональные зависимости между значениями напряжений или токов короткого замыкания в узлах от значений тестовых сигналов, приложенных к различным участкам схемы. Различают два режима подачи тестовых сигналов: заданного напряжения и заданного тока. В первом случае источником тестового сигнала служит источник ЭДС, во втором — источник тока. Рассматриваемые функциональные зависимости обычно оформляются в виде таблиц, которые строятся для каждого из возможных видов дефектов. Модели в режиме постоянного тока пригодны для диагностирования как линейных, так и нелинейных узлов РЭА.

Модели на переменном токе. При диагностировании аналоговых узлов РЭА в режиме переменного тока применяют тестовые генераторы периодических сигналов синусоидальной формы или периодических сигналов сложной формы. При тестировании линейных электронных схем синусоидальными сигналами форма и частота всех напряжений и токов одинаковы.

Диагностическая информация содержится обычно в амплитудно-частотных и частотно-фазовых характеристиках [26]. Частотные характеристики иногда представляют в комплексной форме. Различают четыре вида комплексных характеристик.

Комплексный коэффициент передачи по напряжению от точки j к точке i

$$\dot{K}_{ij}(\omega) = \dot{U}_i(\omega) / \dot{E}_j(\omega);$$

комплексный коэффициент передачи по току от точки j к точке i

$$R_{ij}(\omega) = \dot{I}_i(\omega) / \dot{J}_j(\omega);$$

комплексная взаимная проводимость между точками j и i

$$\dot{Y}_{ij}(\omega) = \dot{I}_i(\omega) / \dot{E}_j(\omega);$$

комплексное взаимное сопротивление между точками j и i

$$\dot{Z}_{ij}(\omega) = \dot{U}_i(\omega) / \dot{J}_j(\omega).$$

Здесь $\dot{U}_i(\omega)$ и $\dot{I}_i(\omega)$ — комплексные амплитуды напряжений холостого хода и токов короткого замыкания, измеренные в точке i ; $\dot{E}_j(\omega)$ и $\dot{J}_j(\omega)$ — соответственно, комплексные амплитуды ЭДС и задающих токов в точке j .

В процессе диагностики оцениваются либо действительные и мнимые составляющие, либо модули и фазы комплексных частотных характеристик.

По отношению к выводам, доступным для подключения источников тестовых сигналов и измерительных преобразователей объект диагностирования (ОД) рассматривается как электрический многополюсник. Комплексные коэффициенты преобразования объединяются в матрицы, которые представляют математическую модель линейных аналоговых узлов РЭА. Коэффициенты матриц зависят от значений параметров отдельных ЭРЭ, входящих в состав ПУ. При достаточном числе выводов ПУ, доступных для подключения, возможно непосредственное определение значений параметров отдельных ЭРЭ по значениям комплексных коэффициентов. Например, взаимная комплексная проводимость $Y_{12}(\omega)$ между точками 1 и 2 фрагмента электрической цепи, представленного на рис. 2.3, определится соотношением

$$Y_{12}(\omega) = -(g_x + j\omega C_x). \quad (2.2)$$

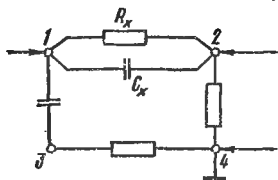


Рис. 2.3. Фрагмент электрической цепи.

Действительная часть комплексной взаимной проводимости характеризует проводимость g_x , а мнимая часть определяется значением емкости C_x .

Модели некоторых ОД, содержащих нелинейные элементы (диоды, транзисторы и другие), при заданном режиме по постоянному току иногда рассматриваются как линейные. Диагностирование таких объектов также может проводиться с использованием комплексных частотных характеристик. Каждый режим по постоянному току имеет соответствующий ему набор таких характеристик. Подобные модели нелинейных аналоговых узлов РЭА называются малосигнальными.

Если ОД содержит существенные нелинейности, то при воздействии на него синусоидального тестирующего сигнала появляются нелинейные искажения. Спектр гармонических составляющих искаженного сигнала также может нести диагностическую информацию. Частотные модели имеют преимущество, состоящее в том, что лежащая в их основе теория хорошо понятна специалистам по радиоэлектронике. Кроме того, аппаратура, необходимая для реализации частотных методов, довольно проста: вольтметры, генераторы синусоидальных сигналов, спектроанализаторы (для проверки нелинейных схем).

При диагностировании ПУ используются два вида моделей цифровых устройств: функционально-логические и структурно-логические. Функционально-логические модели рассматривают ОД как некоторый «черный ящик» и устанавливают лишь функциональные зависимости между входными и выходными сигналами. Наибольшее распространение среди функциональных моделей получили автоматные [48].

При решении задач внутрисхемного диагностирования недостаточно описания функций, реализуемых ОД. Необходимо построение моделей, отражающих состав и правила работы отдельных компонентов, способы их соединения и взаимодействия с внешней средой [31]. Такие функции выполняют структурно-логические модели. В качестве структурно-логической модели обычно принимается логическая сеть или логическая схема. Логической схеме может быть поставлен в соответствие ориентированный граф, вершинам которого соответствуют логические элементы, входные и выходные полюса схемы, а дугам — соединения схемы. Граф, в свою очередь, может быть задан матрицей инцидентностей [50]. В последние годы при моделировании различных цифровых устройств применяются сети Петри (СП) [67]. Объект диагностирования, состоящий из множества относительно независимых между собою и конструктивно законченных компонентов, является весьма удобным для описания СП. Большое значение имеет тот факт, что теория СП, в отличие от теории конечных автоматов, допускает существование конфликтов и параллелизма.

Сеть Петри N называют набор [40]

$$N = (P, L, F, M_0),$$

где $P = \{P_1, P_2, \dots, P_m\}$ — множество позиций; $L = \{l_1, l_2, \dots, l_n\}$ — множество переходов; F — отношение инцидентности; M_0 — начальная маркировка сети.

Каждому переходу $l_i \in L$ соответствует некоторое множество $P_{i\text{вх}}$ и $P_{i\text{вых}}$ входных и выходных позиций.

Обычно подход к описанию процессов в цифровых устройствах с помощью СП базируется на двух главных понятиях: события и условия. События выражают действия, происходящие в моделируемой системе. Некоторая последовательность действий определяется множеством внешних воздействий и внутренним состоянием моделируемого объекта. Данное множество в свою очередь описывается множеством условий. Условие может принимать значения логической «1» или логического «0». В СП условия представляются позициями, а события — переходами. Такой подход к моделированию узлов РЭА СП имеет ряд недостатков.

Рассмотрим логический элемент «ЗИ — НЕ» (рис. 2.4, а), и СП, моделирующую его функционирование (рис. 2.4, б). Как видно,

описание даже такого простого элемента содержит 8 позиций, 8 переходов и 32 дуги. Естественно предположить, что СП, представляющая сложную цифровую схему, будет содержать очень большое число элементов. Многие современные БИС, помимо основных двух логических состояний, могут находиться в третьем, высокоимпедансном состоянии. Необходимость учета третьего состояния при описании компонентов с шинной структурой приводит к еще большему усложнению моделей. Отсутствие наглядности, громоздкость значительно усложняют работу с такой СП, даже

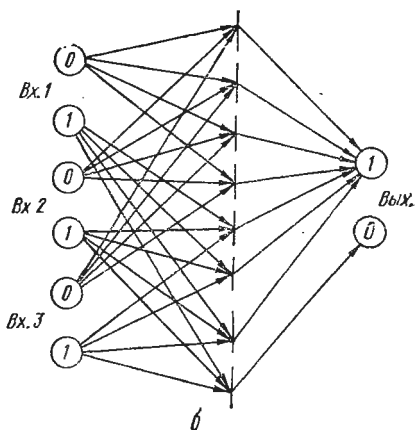
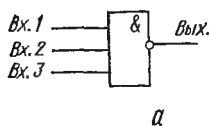


Рис. 2.4. Элемент и сеть Петри:

а — схема элемента «ЗИ-НЕ»; *б* — сеть Петри, реализующая функцию этого элемента.

если она адекватно отображает функционирование исправной схемы и позволяет моделировать возможные неисправности в ней.

В работе [28] предложен иной подход к моделированию цифровых узлов РЭА СП в терминах «компоненты — соединения», основанный на отображении СП структуры схемы. Достоинством такого подхода является возможность распространения его на моделирование гибридных ПУ, содержащих соединения аналоговых и цифровых компонентов.

2. СЕТЕВЫЕ МОДЕЛИ ГИБРИДНЫХ ПУ

ФИЗИЧЕСКИЕ ОСНОВЫ МОДЕЛИРОВАНИЯ

Моделируемый ПУ состоит из печатной платы с расположенными на ней аналоговыми и цифровыми компонентами и проводниками. Компоненты объединяются в электрическую цепь путем соединения их внешних выводов с проводниками. С одним проводником могут соединяться несколько выводов одного или различных компонентов. Такой проводник назовем многополюсным. В зависимости от функционального назначения компонент может иметь выводы, принимающие информацию (входы компонента) и передающие информацию (выходы компонента).

Некоторые аналоговые и сложные цифровые компоненты (микропроцессоры, двунаправленные регистры и другие) имеют выводы, которые одновременно служат как для приема, так и для передачи информации. Такие выводы называют двунаправленными. Каждый двунаправленный вывод будем искусственно расщеплять на два и приписывать одному из них функции входа, а другому функции выхода.

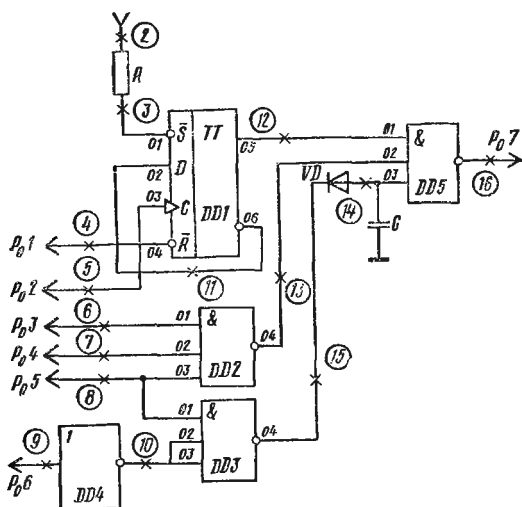


Рис. 2.5. Фрагмент схемы гибридного печатного узла.

На рис. 2.5 представлен фрагмент схемы гибридного ПУ, содержащий как цифровые, так и аналоговые компоненты. Цепочку, состоящую из диода VD и конденсатора C , можно рассматривать как некоторый элемент задержки. Вход элемента задержки подключен к выходу 04 микросхемы $DD3$, а выход — к входу 03 микросхемы $DD5$. Все проводники пронумерованы цифрами в кружках. Большинство проводников содержит 2 полюса. Все полюса проводника можно разделить на входные и выходные. Будем считать входными те полюса, которые соединены с выходами компонентов, и, наоборот, полюса проводника, соединенные со входами компонентов, назовем выходными. Полюса проводников, служащие для соединения с внешними по отношению к ПУ устройствами, в зависимости от их назначения также могут быть входными и выходными. Если такой полюс подключен к двунаправленному выводу, то необходимо произвести расщепление вывода. Выполнив таким образом упорядочение выводов элементов моделируемого ПУ, получим схему, удовлетворяющую следующим требованиям: каждый входной полюс

проводника может соединяться только с одним выходом какого-либо компонента; каждый выходной — с одним входом какого-либо компонента.

Аналоговые компоненты, входящие в моделируемый ПУ, могут объединяться в функционально законченные элементы, имеющие входные и выходные выводы. Например, диод VD и конденсатор C , (рис. 2.5) образуют элемент задержки VD, C , вход которого соединен с выходом 04 микросхемы $DD3$, а выход — со входом 03 микросхемы $DD5$. Резистор R имеет вход, подключенный к источнику питания, и выход, соединенный с выводом 01 микросхемы $DD1$.

Информация между элементами моделируемых ПУ передается с помощью электрических сигналов. В устройствах с шинной структурой, имеющих несколько выходов, объединенных одним проводником, а также в неисправных схемах, имеющих ложные перемычки между двумя выходными контактами, возможно возникновение конфликтных ситуаций, когда сигналы

элементов, выходы которых соединены между собой, не совпадают.

В дальнейшем будем придерживаться следующих правил разрешения конфликтных сигналов, справедливых для микросхем ТТЛ.

1. Логический «нуль» имеет самый высокий приоритет. Достаточно появления логического нуля на любом из соединенных выходов элементов, чтобы на всех полюсах проводника установился потенциал логического нуля.

2. Логическая единица имеет следующий приоритет. Потенциал логической единицы установится на всех полюсах проводника, объединяющих несколько выходов элементов, если на любом из выходов отсутствует сигнал логического нуля и хотя бы на одном из них присутствует сигнал логической единицы.

3. Третье, «высокоимпедансное» состояние имеет самый низкий приоритет и может устанавливаться на полюсах проводника, если

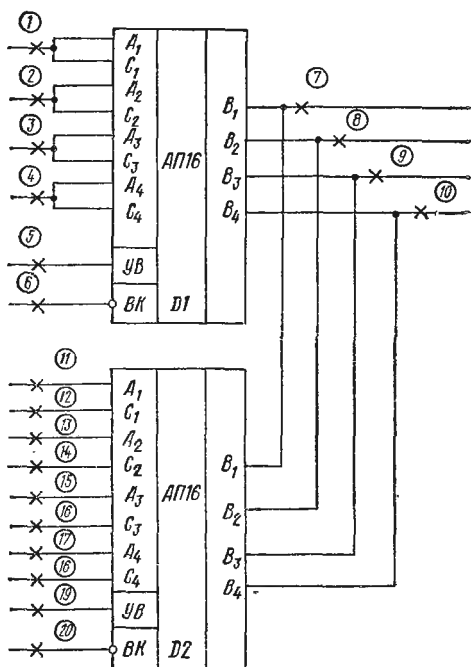


Рис. 2.6. Схема соединения шинных формирователей.

все выходы элементов, подключенные к входным полюсам проводника, находятся в третьем состоянии.

Фрагмент схемы, представленный на рис. 2.5, не содержит элементов, выходы которых соединены между собой. В таких схемах невозможно возникновение конфликтных ситуаций.

Рассмотрим схему соединения двух шинных формирователей К589АП16, представленную на рис. 2.6. Выводы B_i указанных шинных формирователей являются двунаправленными и в зависимости от значения сигналов УВ могут либо принимать, либо передавать информацию. Параллельное соединение выводов B_i для двух шинных формирователей может привести к конфликтам. Разрешение указанных конфликтных ситуаций происходит по вышеуказанным правилам.

ИНТЕРПРЕТАЦИЯ СП ГИБРИДНЫХ УЗЛОВ РЭА

Основными понятиями при данном подходе к моделям гибридных ТПУ СП являются понятия компонентов и соединений, определенные выше. В СП компоненты представляются переходами, а соединения внешних выходов компонентов с полюсами проводников — позициями.

Поскольку проводник является одним из элементов схемы, в СП он также представляется в виде перехода. На рис. 2.7 приведена СП, моделирующая фрагмент схемы, изображенный на рис. 2.5. Условимся переходы, моделирующие проводники, называть простыми переходами и обозначать их одной чертой. Переходы, моделирующие ЭРЭ, назовем сложными и обозначим их двумя чертами. Номера простых переходов соответствуют номерам проводников (на рис. 2.5 они обведены кружками). Обозначения сложных переходов на рис. 2.7 соответствуют обозначениям ЭРЭ. Переход VD , C моделирует цепочку задержки, состоящую из диода VD и конденсатора C . Из рис. 2.7 видно, что каждый из простых переходов имеет лишь по одному входу и, следовательно, конфликтные ситуации в этих проводниках невозможны.

Соединению схемы с внешними устройствами соответствует множество входных и выходных позиций $P_0 = \{P_{01}, P_{02}, \dots, P_{0k}\}$. Условимся считать такие позиции внешними. Остальные позиции назовем внутренними по отношению к СП.

С учетом сформированных ранее свойств можно утверждать, что каждая позиция P_i в СП имеет только один вход и только один выход. Данная особенность приводит к представлению моделируемой схемы в виде определенного подкласса СП маркированных графов (МГ). Отметим, что МГ является наряду с автоматными СП наиболее изученным подклассом СП, для которого существуют хорошо разработанные методы анализа.

При функционировании СП между ее позициями перемещаются условные метки, называемые фишками. Если во всех входных позициях какого-либо перехода содержатся фишки, то такой переход может быть запущен. При этом фишки перемещаются в выходные позиции данного перехода, а в его входных позициях фишки исчезают. Совокупность всех фишек, расположенных в позициях СП, называется ее разметкой. Перед запуском всей СП должна быть установлена ее начальная разметка. При начальной разметке во все

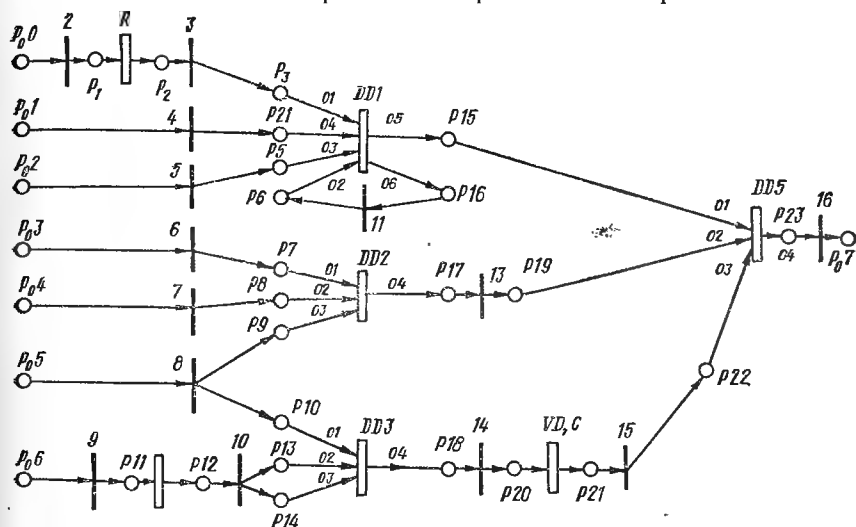


Рис. 2.7. Сеть Петри, моделирующая фрагмент схемы, изображенной на рис. 2.5.

внешние входные позиции СП должны помещаться фишки. Эти фишки соответствуют подаче сигналов на входы моделируемого ПУ.

Важным структурным элементом МГ является цикл — замкнутый путь из какого-либо элемента СП в этот же элемент. На рис. 2.7, например, цикл — это путь, проходящий через позиции P_6 и P_{16} . Цикл в МГ соответствует контуру обратной связи в моделируемой схеме. Например, рассмотренному выше циклу соответствует контур обратной связи на рис. 2.5 с инвертирующего выхода триггера $DD1$ на его вход D . Для нормального функционирования МГ при начальной разметке в одну из позиций каждого цикла должна помещаться фишка. В противном случае переходы, принадлежащие циклу, никогда не смогут быть запущены. Перемещение фишек в МГ отражает распространение сигналов в моделируемом ПУ и определяет последовательность срабатывания переходов и порядок функционирования отдельных компонентов.

Описанный подход приводит к простому и наглядному представлению моделируемой схемы СП. Однако следует указать на ограни-

центральность такой интерпретации. Моделируя работу управляющей части системы, СП не позволяет получить сведения о содержательном аспекте функционирования ПУ. Между тем, многие неисправности, возникающие в процессе работы устройства, связаны с нарушением выполнения компонентами своих функций и могут выражаться в появлении сигналов, не соответствующих логике функционирования компонентов.

Для моделирования таких неисправностей и анализа содержательной части вводится расширение предлагаемой модели. Оно заключается в том, что фишкам присваиваются определенные цвета. С помощью раскрашенных СП, например, более удобно описывать передачу данных в цифровых системах. Будем использовать раскрашенные СП для моделирования передачи различных значений цифровых сигналов. Как и раньше, появление сигнала на внешних выводах компонента представляется фишкой в соответствующей позиции. Однако теперь, в зависимости от значения появившегося сигнала, фишки будут иметь ту или иную окраску.

Правила преобразования цветов фишек при запуске какого-либо сложного перехода зависят от закона функционирования соответствующего компонента. Этот закон определяется моделью компонента. В результате срабатывания сложного перехода в его выходных позициях могут появиться фишки различных цветов. Алгоритм запуска сложного перехода задается таблично, например, для простейших логических элементов или в виде микропрограммы (для микропроцессоров и некоторых других БИС).

Сложный переход при необходимости может быть представлен в терминах «события — условия» некоторой подсети СП. В этом случае правила его запуска будут определяться структурой подсети СП. При моделировании ПУ на ЭВМ правила запуска сложного перехода определяются специальной подпрограммой, характерной для компонентов данного типа. Правила запуска простых переходов, моделирующих проводники, сформулируем в соответствии с введенной ранее иерархией сигналов. Самый высокий приоритет имеют фишки, отображающие сигналы логического нуля. Если хотя бы одна такая фишка есть во входных позициях, то при запуске простого перехода во все его выходные позиции помещаются фишки первого приоритета. Второй приоритет присваивается фишкам, соответствующим сигналам логической единицы. Если во входных позициях имеется хотя бы одна такая фишка, а фишки первого приоритета отсутствуют, то при запуске перехода во всех его выходных позициях появятся фишки второго приоритета.

Третий, самый низкий приоритет имеют фишки, соответствующие сигналам третьего «высокоимпедансного» состояния. Для того, чтобы во всех выходных позициях какого-либо простого перехода появились фишки третьего приоритета, необходимо, чтобы такие фишки находились во всех входных позициях.

В качестве примера рассмотрим СП, моделирующую показанную ранее на рис. 2.6 схему соединения двух шинных формирователей (рис. 2.8). Сложные переходы $D1$ и $D2$ соответствуют микросхемам, а простые переходы — проводникам. Номера простых переходов и соответствующих им проводников совпадают. Обратим внимание на то, что выводы шин B являются двунаправленными, т. е. могут передавать или принимать информацию. При интерпретации двунаправленных выводов СП произведено их расщепление. Входные и соответствующие им выходные дуги, моделирующие одноименные выводы шины B , также помечены одинаково. Некоторые простые переходы имеют несколько входных позиций. Например, переход, соответствующий проводнику 7, соединен с тремя входными позициями (P_{011} , P_{15} , P_{36}). При функционировании СП в указанных позициях могут оказаться фишки различных приоритетов. Однако при запуске перехода 7 во всех его выходных позициях появятся одинаковые фишки, имеющие приоритет, наибольший из приоритетов входных фишек. Это хорошо отражает реальные процессы, происходящие в моделируемом ПУ. Если, например, выход $B1$ микросхемы $D1$ находится в состоянии вывода и передает сигнал единичного уровня, а вывод $B1$ микросхемы $D2$ находится в высокоимпедансном состоянии, то на проводнике установится сигнал логической единицы. Если же при этом со стороны внешних зажимов печатной платы на проводник 7 поступит нулевой логический сигнал, результирующий потенциал проводника окажется нулевым.

Итак, принятая система приоритетов фишек обеспечивает адекватное моделирование конфликтных ситуаций, возникающих при появлении сигналов различных логических уровней на выходах микросхем, соединенных между собой.

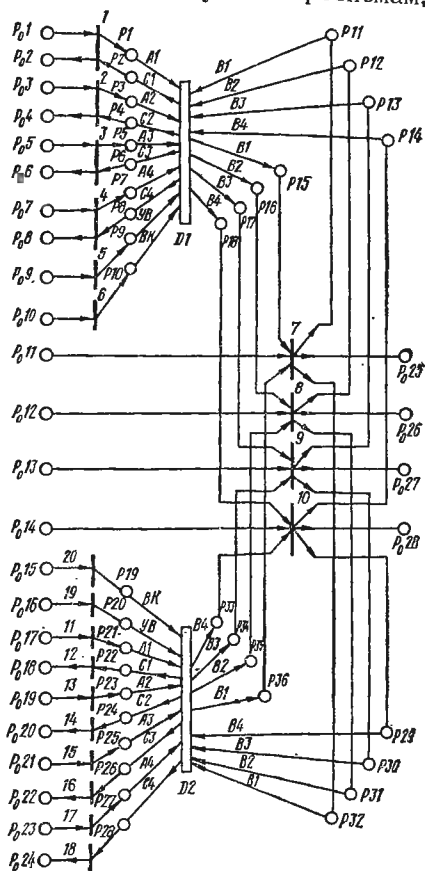


Рис. 2.8. Сеть Петри, моделирующая схему соединения двух шинных формирователей.

ПРОВЕРКА ПАРАМЕТРОВ АНАЛОГОВЫХ ЭРЭ И СОЕДИНЕНИЙ В РЕЖИМЕ ПОСТОЯННОГО ТОКА

1. РЕЖИМЫ И СПОСОБЫ ИЗМЕРЕНИЯ ПАРАМЕТРОВ ЭРЭ

Диагностируемый ПУ посредством программируемого многоканального коммутатора подключается к измерительным устройствам. Количество одновременно коммутируемых точек выбирается минимальным из условия обеспечения независимого измерения параметров отдельных элементов. При каждом измерении формируется некоторый многополюсник (обычно двухполюсник или трехполюсник). Взаимные сопротивления или проводимости сформированного многополюсника однозначно характеризуют значения параметров контролируемых элементов.

Взаимные параметры многоэлементной многополюсной цепи могут быть определены одним из следующих способов [30]: путем измерения входных сопротивлений или проводимостей между двумя полюсами при различных режимах остальных полюсов с последующим решением уравнений и путем измерения токов и напряжений на зажимах многополюсника. В первом случае измерения проводятся с помощью мостовых устройств, а узлы объекта контроля коммутируются между собой. Такие способы рассмотрены в работе [20]. Необходимость выполнения вычислений и неоднозначность получаемых результатов существенно ограничивает их применение.

Способы, основанные на измерении значений напряжений и токов, нашли применение практически во всех автоматизированных системах контроля и диагностирования РЭА. Они предусматривают либо непосредственное измерение напряжений и токов на зажимах контролируемых элементов, либо измерение некоторых разностных сигналов, получающихся в результате сравнения значений параметров измеряемого многополюсника с соответствующими значениями параметров образцового элемента. Значения параметров контролируемых элементов обычно определяются по результатам измерения токов или напряжений, возникающих под воздействием тестовых электрических сигналов в режиме заданного напряжения или в режиме заданного тока (источники ЭДС или источники тока). В табл. 3.1 приведены типичные режимы преобразования параметров различных элементов, применяемые в измерительных цепях постоянного тока автоматизированных систем поэлементного контроля и диагностирования. Режим выбирается исходя из соотношений значений контролируемых параметров, сопротивлений измерителей напряжения или тока и внутренних сопротивлений источников тестовых сигналов.

Рассмотрим это на примере измерения сопротивления или проводимости резистора или какого-либо другого элемента. Аналогич-

3.1. Режимы измерения значений параметров ЭРЭ

Элемент	Контролируемый параметр	Тестовый сигнал		Режим измерения	
		E	J	U	I
Резистор	Сопротивление Проводимость	+	+	+	+
Конденсатор	Емкостное сопротивление Емкость Сопротивление утечки	+	+	+	+
Диод	Прямое падение напряжения Обратный ток	+	+	+	+
Стабилитрон	Напряжение стабилизации		+	+	
Реле	Сопротивление обмотки катушки Проводимость обмотки катушки Сопротивление контактов	+	+	+	+
Транзистор	Прямое падение напряжения на переходе эмиттера Прямое падение напряжения на переходе коллектора Обратный ток эмиттера Обратный ток коллектора Коэффициент усиления по току		+	+	+
Трансформатор и катушка самоиндукции	Индуктивное сопротивление Сопротивления обмоток Коэффициент трансформации Взаимная проводимость	+	+	+	+
Усилитель	Входная проводимость Выходное сопротивление Коэффициент усиления по току Коэффициент усиления по напряжению	+	+	+	+
Цифровая интегральная микросхема	Входные и взаимные проводимости Логические уровни	+		+	+

ные результаты получаются при измерении значений коэффициента самоиндукции L катушки индуктивности или емкости C конденсаторов. На рис. 3.1, а показана схема измерения проводимости g_x в режиме заданного напряжения. Напряжение U поддерживается постоянным, а ток I_A , протекающий через измеритель тока A , зависит от значений g_x :

$$g_x = \frac{I_A}{E} \left(1 + \frac{g_x}{g_A} + \frac{g_x}{g_E} \right). \quad (3.1)$$

Если источник ЭДС и измеритель тока выбрать достаточно низкоомными по сравнению с g_x , то влиянием их сопротивлений можно пренебречь, а проводимость g'_x окажется пропорциональной измеренному току $g_x = I_A/E$.

Неидеальность источника ЭДС и измерителя тока приводит к возникновению погрешности, относительное значение которой

$$\delta_g = \frac{g_x - g'_x}{g'_x} = \frac{g_x}{g_A} + \frac{g_x}{g_E}. \quad (3.2)$$

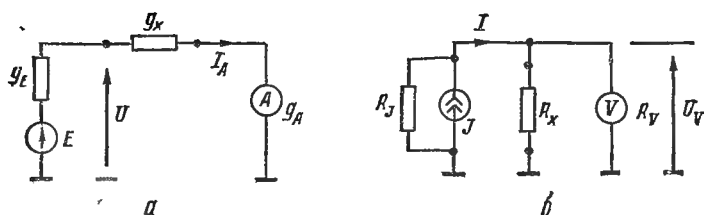


Рис. 3.1. Режимы измерения значений параметров ЭРЭ:
а — измерение проводимости g_x ; б — измерение сопротивления R_x .

Погрешность уменьшается с уменьшением проводимости g_x . Следовательно, по схеме рис. 3.1, а целесообразно измерять высокоомные элементы.

На рис. 3.1, б представлена схема измерения сопротивления в режиме заданного тока. Ток J протекает через измеряемое сопротивление и поддерживается практически постоянным, а напряжение U_V на вольтметре V зависит от значений R_x :

$$R_x = \frac{U_V}{J} \left(1 + \frac{R_x}{R_J} + \frac{R_x}{R_V} \right). \quad (3.3)$$

Если источник тока и вольтметр достаточно высокоомны по сравнению с R_x , то влиянием их сопротивлений можно пренебречь. Сопротивление R'_x пропорционально измеряемому напряжению: $R'_x = U_V/J$.

Отклонение параметров источника тока и вольтметра от идеальных приводит к возникновению погрешности, относительное значение которой

$$\delta_R = \frac{R_x - R'_x}{R'_x} = \frac{R_x}{R_V} + \frac{R_x}{R_J}. \quad (3.4)$$

Погрешность уменьшается с уменьшением сопротивления R_x . Следовательно, по схеме рис. 3.1, б целесообразно измерять низкоомные элементы. Обе рассмотренные схемы имеют одинаковые по-

грешности при значениях измеряемого сопротивления

$$R_{x0} = \sqrt{\frac{R_E + R_A}{g_I + g_V}}. \quad (3.5)$$

Если, например, для схем рис. 3.1 значения сопротивлений источника ЭДС R_E и измерителя тока R_A выбрать равными 1 Ом, а сопротивления источника тока и вольтметра — равными 10 кОм, то

$$R_{x0} = 100 \text{ Ом.}$$

На рис. 3.2 представлены графики изменения относительных погрешностей δ в зависимости от изменения сопротивления R_x . Из графика ясно, что сопротивления менее 100 Ом следует измерять в режиме заданного тока, а превышающие 100 Ом — в режиме заданного напряжения. При этом для

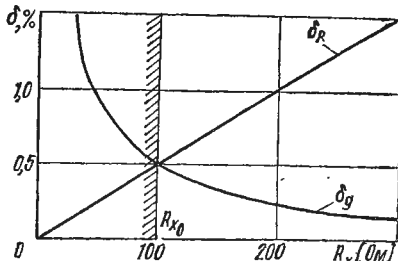


Рис. 3.2. Графики изменения погрешностей.

указанных выше значений параметров измерительных цепей максимальная погрешность не превысит 0,5 % от измеряемого значения R_x .

Схема измерения проводимостей g_x в режиме заданного напряжения мало чувствительна к влиянию шунтирующих проводимостей

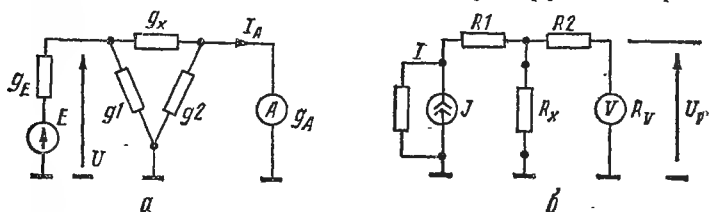


Рис. 3.3. Схемы измерения взаимных параметров:

а — измерение взаимной проводимости g_x ; б — измерение взаимного сопротивления R_x

стей g_1 и g_2 (рис. 3.3, а):

$$I_A = g_x E \eta_E \eta_I \left(1 + \eta_E \frac{g_x}{g_E} + \eta_I \frac{g_x}{g_A} \right)^{-1}; \quad (3.6)$$

$$\eta_E = \frac{g_E}{g_1 + g_E}; \quad \eta_I = \frac{g_A}{g_2 + g_A}. \quad (3.7)$$

Если проводимости источника ЭДС и измерителя тока имеют значения, намного превышающие значения проводимостей g_1 и g_2 , то коэффициенты передачи η_E и η_I незначительно отличаются от единицы. В пределе для идеального источника ЭДС и идеального

измерителя тока проводимости g_E и g_A стремятся к бесконечности и результат измерения не зависит от проводимостей g_1 и g_2 .

Аналогичные результаты и дуальные соотношения получаются для схемы рис. 3.3, б:

$$U_V = R_x J \eta_J \eta_U \left(1 + \eta_J \frac{R_x}{R_J} + \eta_U \frac{R_x}{R_V} \right)^{-1}; \quad (3.8)$$

$$\eta_J = \frac{R_J}{R_1 + R_J}; \quad \eta_U = \frac{R_V}{R_2 + R_V}. \quad (3.9)$$

Если источник тока и вольтметр достаточно высокоомны по сравнению с R_1 и R_2 , то в пределе результат измерения не зависит от этих сопротивлений.

Рассмотрим, например, схему рис. 3.3, а со следующими значениями параметров: $R_E = R_A = 1$ Ом; $R_x = R_1 = R_2 = 1$ кОм. Здесь принято, что $R_E = 1/g_E$; $R_A = 1/g_A$; $R_x = 1/g_x$ и т. д.

В соответствии с формулами (3.6) и (3.7) $\eta_I = \eta_E = \frac{1}{1 + 10^{-3}} = 0,999$; $I_A = g_x E 0,996$; $\delta_g = -0,004$. Погрешность преобразования не превышает $-0,4$ %. Основная погрешность, подсчитанная по формуле (3.2), без учета влияния проводимостей g_1 и g_2 равна $-0,2$ %. Следовательно, дополнительная погрешность, вызванная шунтирующим действием g_1 и g_2 , не превышает основную погрешность.

Аналогичные результаты получаются для схемы рис. 3.3, б при следующих значениях параметров: $R_J = R_V = 10$ кОм; $R_x = R_1 = R_2 = 10$ Ом.

Рассмотренные примеры подтверждают, что для достижения высокой точности преобразования (погрешность не более $0,4$ %) к характеристикам источников сигналов и измерителей должны предъявляться весьма жесткие требования.

Значения внутренних проводимостей источника ЭДС и измерителя токов (для схемы на рис. 3.3, а), а также значения внутренних сопротивлений источника тока и измерителя напряжения (для схемы на рис. 3.3, б) должны на три порядка превышать соответствующие значения измеряемой проводимости g_x и сопротивления R_x .

Эти требования обычно обеспечиваются соответствующим включением операционных усилителей с отрицательными обратными связями [5], которые будут рассмотрены ниже.

2. ПРЕОБРАЗОВАНИЕ СОПРОТИВЛЕНИЙ И ПРОВОДИМОСТЕЙ РЕЗИСТОРОВ

Параметры резисторов в АСКД обычно преобразуются в постоянное напряжение U_x . Значения U_x для различных систем находятся в пределах от 100 мВ до 1 В. Перед преобразованием в цифровую

форму напряжение U_x усиливается с помощью нормирующего усилителя.

Контролируемый резистор невозможно рассматривать изолированно от других элементов. Поэтому резистор анализируется как элемент некоторого многополюсника, чаще всего четырехполюсника. Проводимость резистора представляет взаимную проводимость между двумя узлами, а сопротивление резистора — взаимное сопротивление двух контуров этого многополюсника (рис. 3.3).

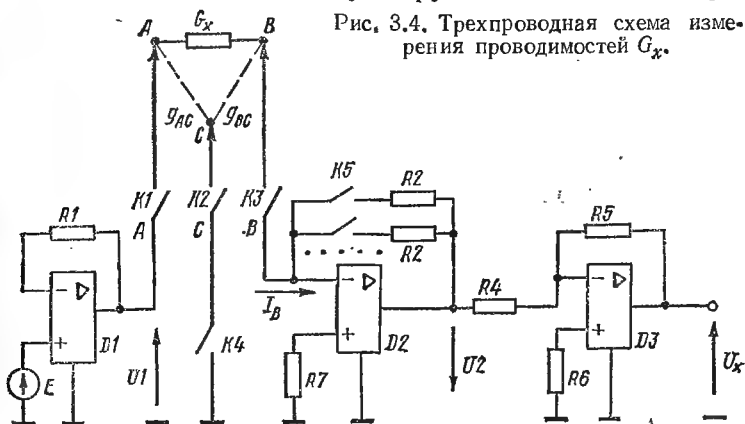
Значения параметров резисторов преобразуются в напряжение обычно в одном из двух режимов; в режиме заданного напряжения при измерении значений проводимости G_x ; в режиме заданного тока при измерении значений сопротивления R_x .

ПРЕОБРАЗОВАНИЕ ЗНАЧЕНИЙ ПРОВОДИМОСТИ G_x В НАПРЯЖЕНИЕ

На рис. 3.4 представлена упрощенная принципиальная схема преобразования проводимости G_x резистора, включенного между точками A и B объекта контроля.

Каждая электрическая точка ПУ с помощью контактного устройства подключается к коммутатору точек. Контактное устрой-

Рис. 3.4. Трехпроводная схема измерения проводимостей G_x .



ство выполняется в виде ряда игольчатых контактов, непосредственно соединенных со всеми электрическими точками ПУ. Коммутатор в соответствии с принятым алгоритмом замыкает ряд точек ПУ и формирует четырехполюсник ABC (рис. 3.4). Зажимы четырехполюсника A , B и C подключаются к измерительному преобразователю контактами $K1$, $K2$ и $K3$ коммутатора точек. Принципы построения коммутаторов и особенности их работы в АСКД будут рассмотрены в последующих разделах.

Преобразование осуществляется по схеме 3.3, а. В качестве низкочастотного источника тестирующего напряжения U_1 используется

операционный усилитель $D1$, ко входу которого подключен стабилизированный источник ЭДС E . Значение ЭДС E задается программным способом в соответствии с пределами изменения проводимости G_x . Усилитель $D1$ должен обеспечивать достаточный выходной ток. Он имеет мощный выходной каскад, выполненный на полупроводниковых транзисторах. Выходное сопротивление усилителя составляет несколько десятых долей Ома, что достигается введением глубокой обратной связи через сопротивление R_1 . Контакты $K2$ и

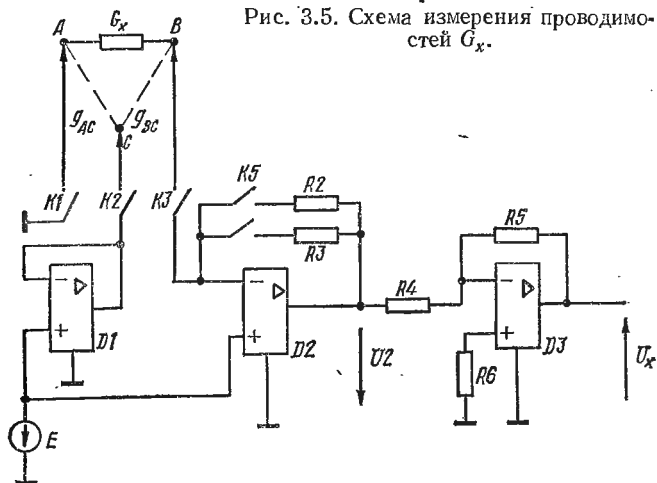


Рис. 3.5. Схема измерения проводимостей G_x .

$K4$ коммутатора точек подключают точку C к общему проводу измерительного устройства, а контакт $K3$ подключает точку B ко входу измерителя тока.

Измеритель тока выполнен на операционном усилителе $D2$ и имеет малое входное сопротивление за счет введения глубокой отрицательной обратной связи. Глубина вводимой обратной связи устанавливается посредством включения соответствующих сопротивлений R_2 и зависит от выбранного предела измерения значений контролируемой проводимости G_x . Программно управляемым коммутатором $K5$ переключаются пределы преобразования.

Значение сопротивления обратной связи R_{2i} для i -го предела преобразования выбирается таким, чтобы $G_{xi}R_i = \text{const}$ (G_{xi} — максимальное значение проводимости G_x на i -м пределе преобразования).

Напряжение на выходе операционного усилителя $D2$, пропорциональное измеряемой проводимости G_x , нормируется с помощью нормирующего усилителя $D3$. Расчетное значение выходного напряжения U_x определяется соотношением

$$U_x = \frac{R_2 R_5}{R_4} E G_x. \quad (3.10)$$

Существует и ряд других схем преобразования проводимости G_x , основанных на потенциальном разделении элементов объекта контроля. Одна из таких схем [32] представлена на рис. 3.5.

За счет глубокой отрицательной обратной связи усилителя $D1$ в точках B и C объекта контроля устанавливаются равные потенциалы. Значения потенциалов определяются источником ЭДС E . Равенство потенциалов в точках B и C обеспечивает отсутствие тока через проводимость g_{BC} , и, следовательно, весь ток обратной связи усилителя $D2$ протекает только через проводимость G_x , обеспечивая падение напряжения, равное E .

Схема преобразования (рис. 3.5) особенно удобна, если измеряемая проводимость непосредственно соединена с общей шиной контролируемого ПУ. При этом отсутствует необходимость в использовании контакта $K1$.

Расчетное значение выходного напряжения U_x , так же как и для схемы рис. 3.4, определяется соотношением (3.10). Однако на практике схема рис. 3.4 нашла более широкое применение, поскольку она обеспечивает нулевой потенциал сразу в двух точках объекта контроля (B и C).

В реальных устройствах значения U_x отличаются от расчетных по следующим причинам: коэффициенты усиления усилителей имеют ограниченные значения (порядка, 10^4 — 10^5); контакты коммутаторов и игольчатые контакты имеют значительные переходные сопротивления ($0,5$ — 1 Ом); между контактами коммутаторов возникают паразитные термоЭДС (порядка нескольких сотен микровольт). Перечисленные факторы влияют на погрешности преобразования.

Оценим отдельно влияние переходных сопротивлений контактов в цепи A источника тестирующих сигналов (сопротивление r_A); в цепи B измерителя тока (r_B); в цепи C заземления (r_C). Переходные сопротивления контактов отнесем к объекту контроля. При оценке влияния каждого из переходных сопротивлений, например r_A , остальные сопротивления учитывать не будем.

На рис. 3.6, *a* показана принципиальная схема объекта контроля с учетом переходного сопротивления r_A . Аналогично представляются схемы, учитывающие сопротивления r_B и r_C .

Преобразуем звезду с узлом в точке A в эквивалентный треугольник (рис. 3.6, *б*). Значение эквивалентной проводимости G_{xA} отличается от значения измеряемой G_x :

$$G_{xA} = G_x \frac{1}{1 + r_A(G_x + g_{AC})}. \quad (3.11)$$

Относительная погрешность преобразования δ_A имеет значение, определяемое соотношением

$$\delta_A = \frac{G_{xA} - G_x}{G_x} 100 \% = - \frac{r_A(G_x + g_{AC})}{1 + r_A(G_x + g_{AC})} 100 \%. \quad (3.12)$$

Аналогичное соотношение получим для относительной погрешности δ_B , учитывающей влияние переходного сопротивления r_B :

$$\delta_B = \frac{G_{xB} - G_x}{G_x} 100 \% = - \frac{r_B (G_x + g_{BC})}{1 + r_B (G_x + g_{BC})} 100 \%. \quad (3.13)$$

Преобразование звезды с узлом в точке C при учете сопротивления r_C контактов заземления приводит к формуле

$$G_{AB} = r_C \frac{g_{AC} + g_{BC}}{1 + r_C (g_{AC} + g_{BC})}. \quad (3.14)$$

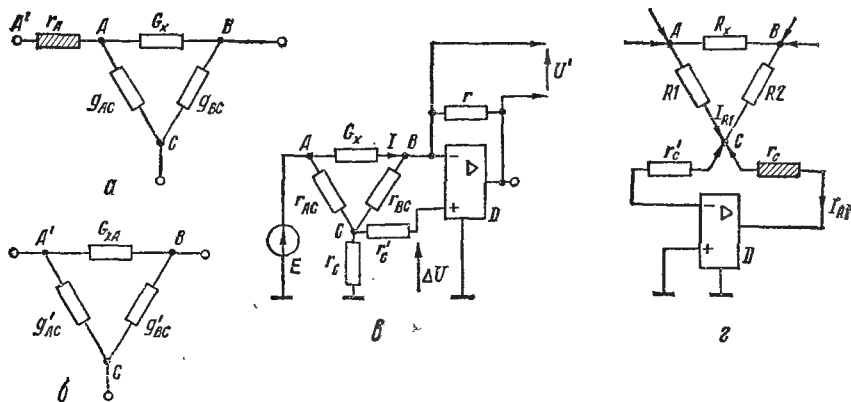


Рис. 3.6. Схемы компенсации погрешностей заземления:

а — принципиальная схема объекта контроля с учетом переходного сопротивления r_A ; б — преобразованная схема; в — схема преобразования проводимости G_x в напряжение U' ; г — схема подключения корректирующего усилителя.

Проводимость G_{AB} шунтирует измеряемую проводимость, так что $G_{xc} = G_x + G_{AB}$.

Значение относительной погрешности δ_C , учитывающей влияние сопротивления r_C , определится соотношением

$$\delta_C = \frac{G_{xc} - G_x}{G_x} 100 \% = \frac{r_C g_{AC} g_{BC}}{G_x} \frac{1 \cdot 100 \%}{1 + r_C (g_{AC} + g_{BC})}. \quad (3.15)$$

Значения погрешности δ_G в отличие от δ_A и δ_B с уменьшением измеряемой проводимости G_x существенно возрастают. Рассмотрим это на примере следующих значений параметров:

$$R_x = 1/G_x = 10 \text{ кОм}; \quad r_{AG} = 1/g_{AG} = 100 \text{ Ом};$$

$$r_{BG} = 1/g_{BC} = 100 \text{ Ом}; \quad r_A = r_B = r_C = 1 \text{ Ом}.$$

Значения погрешностей, подсчитанные по формулам (3.12) — (3.15), следующие:

$$\delta_A \approx 1 \%; \quad \delta_B \approx 1 \%; \quad \delta_C \approx 100 \%.$$

Рассмотренный пример убеждает в следующем:

1. Переходные контактные сопротивления цепей A и B существенно не влияют на результат преобразования. Погрешности преобразования δ_A и δ_B уменьшаются при уменьшении значений проводимости G_x контролируемого резистора.

2. Погрешность δ_C , вызванная переходными контактными сопротивлениями в цепи заземления объекта контроля, весьма существенна (порядка 100 %) и возрастает с уменьшением значений проводимости G_x контролируемого резистора.

Погрешности, вызванные контактными сопротивлениями, уменьшаются путем подключения к каждой точке объекта контроля двух игольчатых контактов, один из которых называют токовым, а второй — потенциальным. Подобный способ подключения называют многопроводным.

На рис. 3.6, *в* показана схема преобразования проводимости G_x в напряжение U' , использующая двухпроводное подключение точки C объекта контроля к измерительному устройству. Переходные сопротивления контактов в цепи каждого провода обозначены через r_C (заштрихованы). Токовый переход осуществляет заземление точки C , а потенциальный подключен к неинвертирующему входу операционного усилителя $У$. Влиянием контактных сопротивлений r_A и r_B для простоты пренебрегаем, а источник ЭДС E и усилитель считаем идеальным.

Это означает, что напряжение между точками B и C отсутствует и ток по сопротивлению r_{BC} не протекает, входное сопротивление неинвертирующего усилителя достаточно велико и ток по сопротивлению r_C не протекает.

Потенциал точки C , а следовательно, и потенциал точки B отличен от нулевого за счет падения напряжения ΔU на сопротивлении r_C .

$$\Delta U = E \frac{r_C}{r_C + 1/(G_x + g_{AC})}.$$

Значение тока I , протекающего через измеряемую проводимость G_x определится соотношением

$$I = G_x(E - \Delta U) = G_x E \frac{1}{1 + r_C(G_x + g_{AC})}.$$

Напряжение U' пропорционально сопротивлению обратной связи r :

$$U' = G_x E r \frac{1}{1 + r_C(G_x + g_{AC})}.$$

Реальное значение напряжения U' отличается от идеального (получаемого при $r_C = 0$):

$$U_x = G_x E r.$$

Относительная погрешность преобразования δ'_C определится соотношением

$$\delta'_C = \frac{U' - U_x}{U_x} 100 \% = - \frac{r_C (G_x + g_{AC})}{1 + r_C (G_x + g_{AC})} 100 \%. \quad (3.16)$$

Соотношение (3.16) аналогично полученным ранее соотношениям (3.12) и (3.13) для погрешностей δ_A и δ_B . Следовательно, погрешность δ'_C существенно уменьшилась и имеет значения одного порядка с δ_A и δ_B ($\delta'_C \approx 1 \%$).

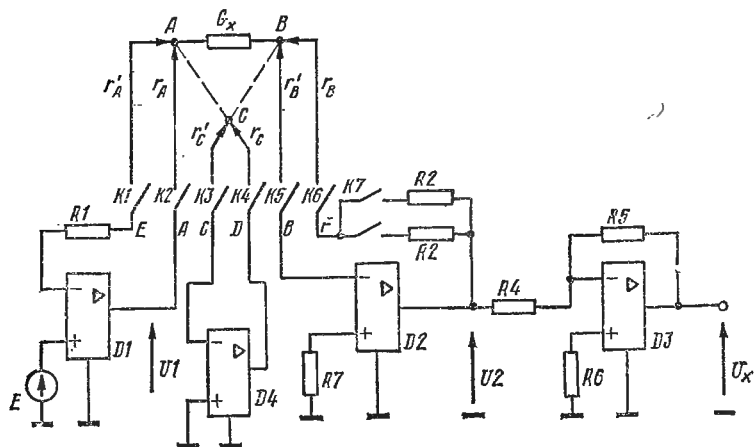


Рис. 3.7. Шестипроводная схема измерения проводимости G_x .

Практически полное исключение погрешности δ_C достигается за счет применения дополнительных корректирующих усилителей. Схема подключения такого усилителя D изображена на рис. 3.6, г. Вход усилителя соединен с потенциальным контактом, а выход — с токовым контактом заземляемой точки C . Вследствие глубокой отрицательной обратной связи потенциал точки C практически равен нулю, и погрешность δ_C исключается.

Если к точкам A и B также подсоединить по два контактных элемента, то получим так называемую шестипроводную схему подключения объекта контроля (рис. 3.6, г).

Способ измерения проводимости G_x по шестипроводной схеме подключения с использованием корректирующего усилителя $D4$ показан на рис. 3.7:

Глубокая отрицательная связь усилителя $D1$ поддерживает потенциал точки A равным ЭДС E независимо от значений переходных сопротивлений контактов, подключенных к точке A . Глубокая отрицательная связь усилителя $D2$ поддерживает нулевой потенциал в точке B независимо от контактных сопротивлений элемен-

тов, подключенных к точке В. Аналогично усилитель D4 поддерживает нулевой потенциал в точке С.

Заметную погрешность может вызвать контактное сопротивление r_B токовой цепи. Однако участок цепи с сопротивлением r_B включается последовательно с резистором R_2 цепи обратной связи, значение сопротивления которого может быть выбрано достаточно большим. Относительная погрешность δ'_B , вызванная конечным значением сопротивления r_B в токовой цепи, определяется соотношением

$$\delta'_B = \frac{r_B}{r_B + R_2} 100 \% \approx \frac{r_B}{R_2} 100 \%.$$

Для значений R_2 , превышающих 100 Ом, погрешность δ'_B не превосходит 1 %.

ПРЕОБРАЗОВАНИЕ ЗНАЧЕНИЙ СОПРОТИВЛЕНИЯ R_x В НАПРЯЖЕНИЕ

На рис. 3.8, а представлена упрощенная принципиальная схема преобразования сопротивления R_x между точками А и В объекта контроля. Объект контроля преобразован в четырехполюсник с общим зажимом С и подключен по трехпроводной схеме к измерительной цепи. Переходные сопротивления контактов реле и игольчатых контактов в цепи А обозначены через r_A . Аналогично обозначены сопротивления r_B и r_C в цепях В и С соответственно. Преобразование осуществляется в режиме заданного тока I , значение которого устанавливается с помощью программируемого источника опорной ЭДС, выполненного на усилителе D1, и набора резисторов R_2 пределов преобразования.

Значение тока I для идеальных усилителей определяется соотношением

$$I = E/R_2, \quad (3.17)$$

так как на входе усилителя D2 (в точке А) за счет действия отрицательной обратной связи поддерживается нулевой потенциал. Значение задающего сопротивления R_{2i} для i -го предела преобразования выбирается из условия

$$R_{xi}/R_{2i} = \text{const},$$

где R_{xi} — максимальное значение сопротивления R_x на i -м пределе преобразования; R_{2i} — значение задающего сопротивления R_2 для i -го предела преобразования.

Если входное сопротивление и коэффициент усиления усилителя D2 достаточно велики, то за счет действия обратной связи на входе усилителя устанавливается нулевой потенциал и весь ток I протекает по сопротивлению R_x . Значение тока I , протекающего по R_x , не зависит от значения этого сопротивления (внутри

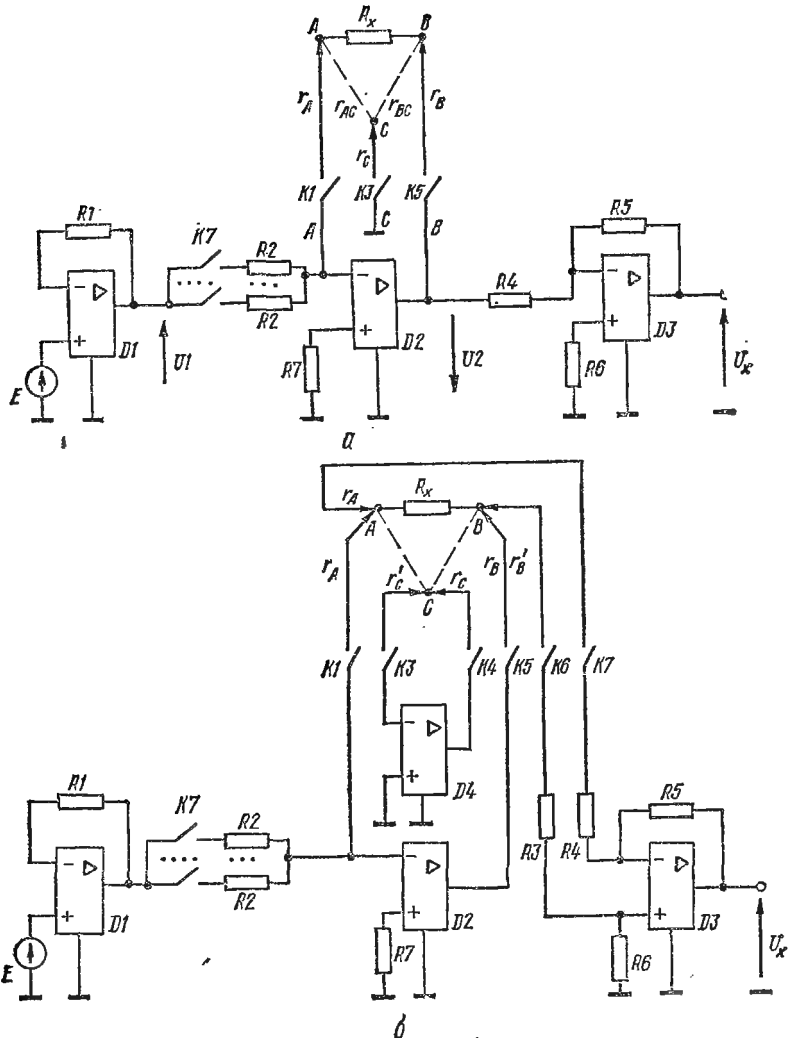


Рис. 3.8. Схемы преобразования сопротивления R_x в напряжение:
 а — упрощенная принципиальная схема; б — шестипроводная схема.

одного предела преобразования). Следовательно, контролируемое сопротивление находится в режиме заданного тока. Уравнение преобразования значения сопротивления R_x в напряжение U_x при идеальных характеристиках усилителей и отсутствии переходных контактных сопротивлений определяется расчетным соотношением

$$U_x = \frac{R_5}{R_2 R_4} E R_x. \quad (3.18)$$

Однако по изложенным выше причинам реальные значения напряжений U_x отличаются от расчетных.

Оценку погрешностей проведем, как и в случае преобразования проводимостей, отдельно для каждого из сопротивлений r_A , r_B и r_C .

Воспользовавшись преобразованием (рис. 3.6, б) и соотношением (3.11), получим

$$R_{xA} = R_x [1 + r_A (G_x + g_{AC})],$$

где R_{xA} — значение эквивалентного сопротивления между точками A и B (рис. 3.6, б), обратное значению проводимости G_{xA} . Относительная погрешность преобразования δ_A имеет значение, определяемое соотношением (3.19):

$$\delta_A = \frac{R_{xA} - R_x}{R_x} 100 \% = r_A (G_x + g_{AC}) 100 \%. \quad (3.19)$$

Аналогично определяется значение погрешности δ_B , учитывающей влияние переходного сопротивления r_B :

$$\delta_B = \frac{R_{xB} - R_x}{R_x} 100 \% = r_B (G_x + g_{BC}) 100 \%. \quad (3.20)$$

При учете сопротивления r_C между узлами A и B возникает дополнительная проводимость G_{AB} (3.14), шунтирующая измеряемое сопротивление R_x . Сопротивление R_{xC} с учетом проводимости G_{AB} определится соотношением

$$R_{xC} = R_x \frac{1}{1 + G_{AB} R_x}.$$

Значение относительной погрешности δ_C , учитывающей влияние сопротивления r_C , определится аналогично выражению (3.15):

$$\delta_C = \frac{R_{xC} - R_x}{R_x} 100 \% = - \frac{G_{AB} R_x}{1 + G_{AB} R_x}. \quad (3.21)$$

Для малых сопротивлений r_C значения погрешностей δ_C , подсчитанные по формулам (3.21) и (3.15), практически совпадают по абсолютной величине и противоположны по знаку:

$$\delta_C \cong - \frac{r_C R_x}{r_{AC} r_{BC}}.$$

Однако точное значение δ_C для преобразования сопротивлений оказывается несколько меньшим. Для рассмотренных выше значений параметров объекта контроля значение проводимости, подсчитанное по формуле (3.14):

$$G_{AB} = r_C \frac{g_{AC} g_{BC}}{1 + r_C (g_{AC} + g_{BC})} = 0,98 \cdot 10^{-4} \text{ Сим.}$$

Погрешность при измерении проводимости G_x

$$\delta_C = \frac{G_{AB} 100 \%}{G_x} = \frac{0,98 \cdot 10^{-4} \cdot 100 \%}{1,0 \cdot 10^{-4}} = 0,98 \cdot 100 \% = 98 \%$$

Приближенное значение δ_C , определенное ранее, составляло 100 %.

Погрешность при измерении сопротивления R_x

$$\delta_C = - \frac{G_{AB} R_x 100 \%}{1 + G_{AB} R_x} = - 49 \%$$

Точное значение погрешности от влияния переходных контактов заземления для сопротивления R_x (при заданных значениях параметров) оказалось почти вдвое меньше по модулю, чем для проводимости G_x .

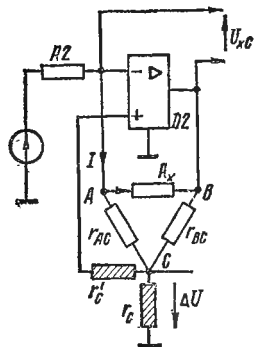


Рис. 3.9. Погрешности от заземления.

Компенсация погрешностей, вызванных наличием переходных сопротивлений контактов, при преобразовании сопротивлений R_x производится (как и для проводимостей G_x) за счет многопроводных схем подключения объекта контроля и измерительной цепи. На рис. 3.8, б показана шестипроводная схема подключения резистора при контроле его сопротивления R_x . Компенсация переходных сопротивлений в цепи заземления (точка С) производится с помощью дополнительного корректирующего усилителя $D4$, действие которого рассматривалось ранее. Характерной особенностью схемы является измерение падения напряжения на сопротивлении R_x непосредственно с помощью дифференциального усилителя $D3$.

Провода, подключающие входы дифференциального усилителя $D3$, являются потенциальными (значения сопротивлений R_3 и R_4 выбираются достаточно большими). Поэтому влияние переходных сопротивлений контактов r_A и r_B оказывается незначительным.

Линии, содержащие переходные сопротивления контактов r_A и r_B , являются токовыми. Поскольку преобразование R_x производится в режиме заданного тока, сопротивления r_A и r_B не вызывают существенных погрешностей. Значительное уменьшение погрешности δ_C достигается непосредственным подключением неинвертирующего входа усилителя $D2$ к узлу С (рис. 3.9).

Проведем анализ, аналогичный анализу схемы 3.6, в. Как и прежде, характеристики усилителя примем идеальными. Это означает, что за счет действия обратной связи потенциал в точке С установится равным потенциалу точки А (входное сопротивление усилителя велико и ток по потенциальной линии r_C не протекает). Равенство потенциалов в точках А и С приводит к отсутствию тока

Проведем анализ, аналогичный анализу схемы 3.6, в. Как и прежде, характеристики усилителя примем идеальными. Это означает, что за счет действия обратной связи потенциал в точке С установится равным потенциалу точки А (входное сопротивление усилителя велико и ток по потенциальной линии r_C не протекает). Равенство потенциалов в точках А и С приводит к отсутствию тока

через сопротивление r_{AG} , и весь ток I проходит по сопротивлению R_x .

Ток I создает на сопротивлении R_x падение напряжения

$$U_{xc} = IR_x. \quad (3.22)$$

Равенство потенциалов в точках A и C свидетельствует о том, что напряжение U_{xc} также равно падению напряжения на сопротивлении r_{BC} . Ток, протекающий по сопротивлению r_{BC} , одновременно протекает и по сопротивлению r_C , создавая на нем падение напряжения ΔU . Следовательно,

$$\Delta U = U_{xc} \frac{r_C}{r_{BC}}. \quad (3.23)$$

Ток, протекающий по сопротивлению R_x и задаваемый сопротивлением R_2 , определится уравнением

$$I = \frac{E + \Delta U}{R_2}. \quad (3.24)$$

Решив совместно уравнения (3.22) — (3.24), получим характеристику преобразования с учетом влияния переходных сопротивлений контактов r_G

$$U_{xc} = E \frac{R_x}{R_2} \frac{1}{(r_C R_x)/(r_{BC} R_2)} = U_x \frac{1}{1 - (r_C R_x)/(r_{BC} R_2)}. \quad (3.25)$$

Характеристика (3.25) отличается от идеальной (при $r_G = 0$). Относительная погрешность преобразования δ'_G имеет значения, определяемые соотношением:

$$\delta'_G = \frac{U_{xc} - U_x}{U_x} 100 \% = \frac{(r_C/r_{BC}) (R_x/R_2)}{1 - (r_C R_x)/(r_{BC} R_2)} 100 \%. \quad (3.26)$$

При анализе δ'_G необходимо учитывать, что для каждого i -го предела преобразования отношение R_{xi}/R_{2i} выбирается постоянным и обычно не превышает единицы. Приняв $R_2 = R_x = 10$ кОм для ранее установленных значений параметров объекта контроля, получим

$$\delta'_G = \frac{(1/100) (10^4/10^4) 100 \%}{1 - (1/100) (10^4/10^4)} \approx 1 \%.$$

Погрешность δ'_G равна по модулю погрешности из выражения (3.16) для проводимости G_x , однако в отличие от нее имеет положительный знак.

Включение ОД в цепь обратной связи усилителя по схемам, изображенным на рис. 3.8, оказывается не всегда возможным. При некоторых соотношениях реактивных параметров ОД в цепи усилителя D_2 возникает режим генерации. Схема преобразования значения

сопротивления R_x , представленная на рис. 3.10, свободна от указанного недостатка. Измеряемое сопротивление R_x подключается к источнику напряжения E_r с внутренним сопротивлением R_r . Напряжение на выходе усилителя $D1$ пропорционально значению тока, протекающего по сопротивлению R_x : $U_1 = I_x R_1$. Падение напряжения U_x на сопротивлении R_x измеряется с помощью дифференциального усилителя $D2$, аналогично измерению по схеме рис. 3.8, б:

$$U_2 = KU_x = KI_x R_x,$$

где K — коэффициент преобразования каскада усилителя $D2$. Значение сопротивления вычисляется по формуле:

$$R_x = \frac{U_2}{U_1} \frac{R_1}{K}.$$

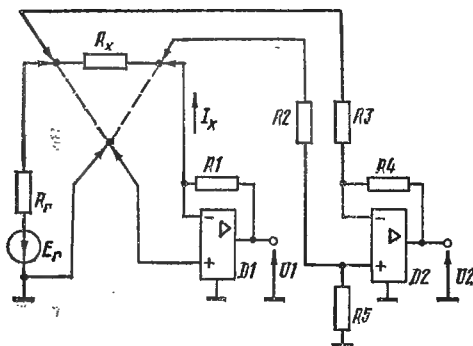


Рис. 3.10. Схема определения значений R_x по результатам измерений напряжения и тока.

проводится на постоянном токе. Значения выходного напряжения измерительного преобразователя так же, как и для резисторов, выбираются в пределах от 10 мВ до 1 В.

Вычисления проводятся с помощью средств, имеющихся в АСКД.

Изменение значения сопротивления R_r в широких пределах практически не влияет на результат измерения сопротивления R_x .

3. ПРЕОБРАЗОВАНИЕ ПАРАМЕТРОВ ПОЛУПРОВОДНИКОВЫХ ДВУХПОЛЮСНЫХ ЭРЭ

Преобразование параметров полупроводниковых ЭРЭ в АСКД обычно про-

ПРЕОБРАЗОВАНИЕ ПАРАМЕТРОВ ДИОДОВ

Падение напряжения на открытом переходе диода измеряется в режиме заданного тока. Режим заданного тока обеспечивается включением диода в цепь обратной связи операционного усилителя $D2$, изображенного на рис. 3.11, а. Значение задающего тока I устанавливается сопротивлением R_2 :

$$I = E/R_2 (U_1 = E).$$

Для маломощных диодов обычно выбирают значение задающего тока в пределах (1 + 10) мА, что при ЭДС $E = 1$ В соответствует значениям сопротивления $R_2 = (1 \text{ кОм} - 100 \text{ Ом})$.

Типичные значения падения напряжения на открытом переходе германиевых и кремниевых диодов приведены в табл. 3.2. Здесь же приведены соответствующие значения статического сопротивления r_0 .

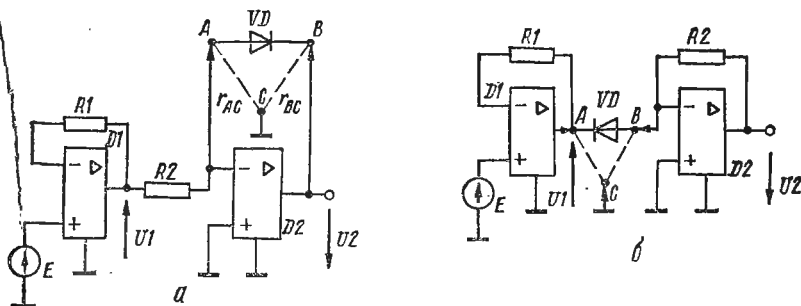


Рис. 3.11. Схемы включения диодов:

а — включение в цепь обратной связи; *б* — подключение к выходу источника напряжения.

Из табл. 3.2 следует, что с увеличением рабочего тока I существенно уменьшается сопротивление открытого диода. Если значения шунтирующего действия сопротивления намного превышает значения r_0 , то их влиянием можно пренебречь и точку C (рис. 3.11, *а*) вообще не заземлять.

3.2. Значения падения напряжения открытого диода

$E, В$	$I, мА$	$R_2, Ом$	Германиевый		Кремниевый	
			$U_D, мВ$	$r_0, Ом$	$U_D, мВ$	$r_0, Ом$
1,0	1,0	100	150	150	350	350
	10	100	150	20	450	50

Так, например, для значений $r_{AC} = r_{BC} = 200 Ом$ погрешность преобразования параметров германиевого диода не превышает 5 % при токе $I = 10 мА$, в то время как при токе $I = 1 мА$ эта погрешность достигает 30 %.

Обратный ток диода измеряется в режиме заданного напряжения. Режим заданного напряжения обеспечивается подключением диода к выходу низкоомного источника напряжения U_1 , изображенного на рис. 3.11, *б*. Обратный ток диода I_d преобразуется в напряжение U_2 операционным усилителем $D2$:

$$U_2 = I_d R_2,$$

т. е. фактически преобразуется значение проводимости g_3 закрытого диода в напряжение по схеме преобразования проводимостей

G_x (см. рис. 3.5, а). Расчетное значение выходного напряжения определяется соотношением, аналогичным (3.10). Значение питающего напряжения U_1 выбирается в пределах (1—3) В с целью обеспечения неповреждающего контроля. Типичные значения обратного тока I_d и статического сопротивления r_z закрытого диода для германиевых и кремниевых диодов приведены в табл. 3.3. Следует отметить, что даже для диодов одного типа значения сопротивления r_z могут отличаться более чем на порядок. Поэтому при программировании в АСКД обычно указываются предельно допустимые максимальные значения тока утечки I_d или сопротивления r_z . При уста-

3.3 Значения обратного тока закрытого диода

$E, В$	Германиевый			Кремниевый		
	$I_d, мкА$	$r_z, МОм$	$R_z, МОм$	$I_d, мкА$	$r_z, МОм$	$R_z, МОм$
1,0	1,1	0,9	0,1	$2 \cdot 10^{-2}$	50	1,0
3,0	1,3	0,70	0,1	$4 \cdot 10^{-2}$	25	1,0

новлении предельно допустимых значений тока утечки необходимо учитывать следующие факторы:

1. Значения тока I_d для кремниевых диодов соизмеримы со значениями теплового тока ΔI_0 на входе усилителя $D2$, что приводит к возникновению существенных погрешностей преобразования.

2. Шунтирующее действие сопротивлений r_{AC} и r_{BC} также может привести к дополнительным погрешностям (см. формулу 3.15). В отличие от прямого включения при обратном включении диодов шунтирующие цепи (точку C) необходимо обязательно подключить к общей шине.

Перечисленные погрешности, а также широкий диапазон изменения значений температурного тока I_{d0} привели к тому, что реальные допустимые значения обратного тока диода I_d выбираются для германиевых диодов в пределах 10 мкА, для кремниевых диодов — 1 мкА [2]. Для получения выходного напряжения U_2 порядка 1 В необходимо установить значения сопротивлений R_z , указанные в табл. 3.3.

Контроль обратных параметров диодов с закороченным $p-n$ переходом может привести к возникновению значительных напряжений на выходе усилителя $D2$, что противоречит требованиям неповреждающего контроля. Для исключения указанных перегрузок усилителя применяются специальные меры, основанные на включении нелинейной обратной связи. Однако для устранения опасностей перегрузок усилителя необходимо, чтобы контролю параметров диодов предшествовал контроль на отсутствие коротких замыканий.

Преобразование параметров кремниевых стабилитронов в АСКД происходит в трех различных режимах: в режиме прямого смещения диода; в режиме обратного смещения; в режиме пробоя.

Первые два режима ничем не отличаются от режимов проверки обычных диодов. Параметры преобразовываются в унифицированные напряжения по схемам, представленным на рис. 3.12, их характеристики соответствуют характеристикам кремниевых диодов (табл. 3.2, 3.3). В режиме пробоя обычно измеряется значение напряжения стабилизации U_{CT} при заданном токе $I = 10$ мА.

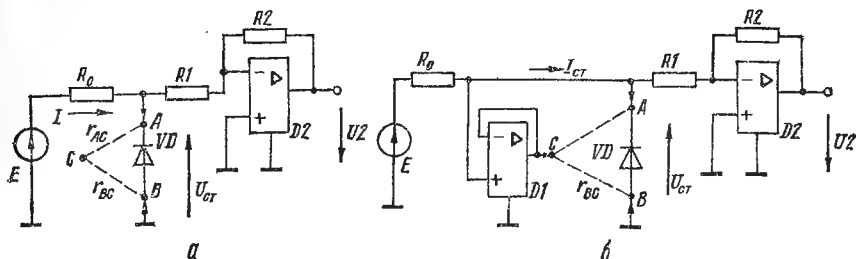


Рис. 3.12. Схемы измерений параметров закрытых диодов:

а — измерение параметров пробоя стабилитрона; б — включение дополнительного усилителя $U1$ по схеме повторителя напряжения.

Напряжение стабилизации U_{CT} для большинства типов стабилитронов существенно превышает допустимые значения напряжений (1—3 В), удовлетворяющие требованиям неповреждающего контроля. Поэтому проверку стабилитронов в режиме пробоя следует проводить после завершения проверок всех остальных элементов.

Параметры пробоя стабилитронов преобразовываются по схеме, показанной на рис. 3.12, а, непосредственно перед функциональной проверкой ПУ, осуществляемой при номинальных значениях напряжений питания. Сопротивление R_0 задает ток I , протекающий по цепи, содержащей проверяемый стабилитрон VD . Усилитель $D2$ используется в режиме делителя напряжения. Значения сопротивлений R_1 и R_2 выбираются достаточно большими по сравнению с R_0 . Напряжение U_2 на выходе усилителя пропорционально напряжению стабилизации U_{CT} :

$$U_2 = U_{CT} \frac{R_2}{R_1}.$$

В реальных ПУ стабилитрон соединяется с другими элементами, имеющими эквивалентные сопротивления r_{AC} и r_{BC} . Указанные элементы шунтируют стабилитрон. Общее шунтирующее сопротив-

ление $R_{ш}$ определится соотношением

$$R_{ш} = \frac{R_1(r_{AC} + r_{BC})}{R_1 + r_{AC} + r_{BC}}. \quad (3.27)$$

Влияние сопротивления $R_{ш}$ необходимо учитывать при выборе ЭДС E и сопротивления R_0 , задающих режим работы стабилитрона.

Значение тока $I_{ст}$, протекающего через стабилитрон, определится соотношением

$$I_{ст} = I_{сн} \left[\frac{R_{сн}}{R_0} \left(\frac{E}{U_{ст}} - 1 \right) - \frac{R_{сн}}{R_{ш}} \right], \quad (3.28)$$

где $R_{сн} = U_{ст}/I_{сн}$ — статическое сопротивление стабилитрона при номинальном значении тока $I_{сн}$.

Допустим, что при некотором максимальном значении сопротивления $R_{ш1}$ значение тока $I_{ст}$, протекающего через стабилитрон, вдвое превысит номинальное значение $I_{сн}$. Допустим также, что при некотором минимальном значении шунтирующего сопротивления $R_{ш2}$ значение тока $I_{ст}$ уменьшится вдвое по сравнению с номинальным значением $I_{сн}$. Указанным допущениям соответствуют уравнения

$$\begin{aligned} \frac{R_{сн}}{R_0} \left(\frac{E}{U_{ст}} - 1 \right) - \frac{R_{сн}}{R_{ш1}} &= 2; \\ \frac{R_{сн}}{R_0} \left(\frac{E}{U_{ст}} - 1 \right) - \frac{R_{сн}}{R_{ш2}} &= 0,5. \end{aligned} \quad (3.29)$$

Сравнивая уравнения (3.29), получаем

$$G_{ш2} - G_{ш1} = 1,5G_{сн}, \quad (3.30)$$

где $G_{ш1} = 1/R_{ш1}$; $G_{ш2} = 1/R_{ш2}$; $G_{сн} = 1/R_{сн}$.

Из соотношения (3.30) следует, что допустимый диапазон изменения значений шунтирующих проводимостей постоянен для всех пределов преобразования. Используя выражение (3.29), для каждого предела преобразования вычислим значение задающего сопротивления R_0 .

В табл. 3.4 приведены предельные значения сопротивлений шунтирующих резисторов $R_{ш1}$; $R_{ш2}$ и соответствующие им значения сопротивлений R_0 , подсчитанные по формулам (3.29) и (3.30) для стабилитронов, имеющих следующие характеристики: $I_{сн} = 10$ мА; $U_{ст} = 5$ В. Из табл. 3.4, в частности, следует, что при питании преобразователя от источника ЭДС $E = 30$ В и задающем сопротивлении $R_0 = 1250$ Ом нормальная проверка стабилитрона возможна лишь при значениях шунтирующего сопротивления, превышающих 333 Ом.

При уменьшении значений сопротивлений $R_{ш}$ уменьшается допустимый диапазон их изменения для каждого предела преобразова-

ния. Так, например, для четвертого предела преобразования (табл. 3.4) допустимый диапазон изменения $R_{ш}$ составляет всего 29 Ом. Практически приходится ограничиваться работой в пределах первого диапазона, т. е. принимать минимально допустимое значение шунтирующего сопротивления $R_{ш2}$ из условия

$$R_{ш2} = 0,66R_{сн}. \quad (3.31)$$

При этом во всем диапазоне изменения значений шунтирующих сопротивлений от бесконечности до $R_{ш2}$ рабочий ток $I_{ст}$, протекающий по стабилитрону, изменяется от $0,5I_{сн}$ до $2,0I_{сн}$.

Если шунтирующее сопротивление $R_{ш}$ меньше, чем $0,66R_{сн}$, и образовано соединением двух сопротивлений $r_{АС}$ и $r_{ВС}$, то следует применять дополнительный компенсирующий усилитель, включен-

3.4. Предельные значения сопротивлений и проводимостей

$G_{ш}, \text{ Ом}$		$R_{ш}, \text{ Ом}$		$R_0, \text{ Ом}$		
$G_{ш1}$	$G_{ш2}$	$R_{ш1}$	$R_{ш2}$	$E = 20 \text{ В}$	$E = 30 \text{ В}$	$E = 40 \text{ В}$
0	0,003	∞	333	750	1250	1750
0,003	0,006	333	166	428	715	1000
0,006	0,009	166	111	300	500	700
0,009	0,012	111	81,9	230	384	537

ный по схеме повторителя напряжения, как это показано на рис. 3.12, б, или проводить проверку в режиме преобразования сопротивления по схеме рис. 3.11, а при обратном направлении включения стабилитрона.

Компенсирующий усилитель (рис. 3.12, б) поддерживает потенциал точки С равным потенциалу точки А. Следовательно, по участку цепи с сопротивлением $r_{АС}$ ток не протекает и шунтирующая цепь отсутствует. Значение ограничивающего сопротивления R_0 выбирается из соотношения

$$R_0 = R_{сн} \left(\frac{E}{U_{ст}} - 1 \right). \quad (3.32)$$

Так, в частности, для рассмотренного ранее стабилитрона при $E = 30 \text{ В}$ $R_0 = 500 \left(\frac{30}{5} - 1 \right) = 2500 \text{ Ом}$. Значение рабочего тока через стабилитрон равно номинальному:

$$I_{сн} = \frac{E - U_{ст}}{R_0} = \frac{(30 - 5) \text{ В}}{2500 \text{ Ом}} = 0,01 \text{ А} = 10 \text{ мА}.$$

Компенсирующий усилитель $D1$ должен обладать нагрузочной способностью, достаточной для подключения к его выходу сопротивления $r_{ВС}$.

Преобразование параметров стабилитронов в режиме отсутствия пробоя производится так же как и для обычных диодов по схеме, изображенной на рис. 3.11, б.

Для термокомпенсированных стабилитронов необходимо учитывать равенство значений прямого и обратного сопротивлений. Поэтому токи утечки контролируются как при положительных, так и при отрицательных значениях ЭДС E .

4. ПРЕОБРАЗОВАНИЕ ПАРАМЕТРОВ ПОЛУПРОВОДНИКОВЫХ ТРАНЗИСТОРОВ

Основными характеристиками транзисторов в открытом состоянии являются падения напряжения на $p-n$ переходах. Эти характеристики определяются обычно в режиме заданного тока. Режим заданного тока обеспечивается включением транзистора в цепь об-

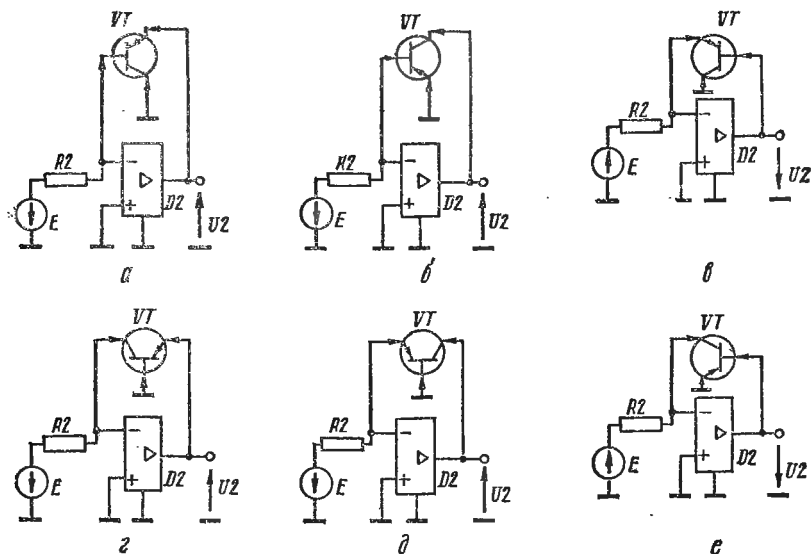


Рис. 3.13. Схемы проверки открытого транзистора:

а, в — $U_K = 0$, $S = \alpha_N / (1 - \alpha_N)$, $I_K = 0$, $S = \alpha_N / (1 - \alpha_1 \alpha_N)$; б, г — $U_3 = 0$, $S = \alpha_1 / (1 - \alpha_1)$, $I_3 = 0$, $S = \alpha_1 / (1 - \alpha_N \alpha_1)$; в, е — $U_6 = 0$, $S = 1$.

ратной связи операционного усилителя так же, как при измерении сопротивлений резисторов (рис. 3.8) или диодов (рис. 3.11, а). Типовые значения основных параметров транзистора приведены в табл. 3.5.

Возможны шесть различных способов включения транзистора в цепь обратной связи (рис. 3.13). Во всех случаях транзистор находится в открытом состоянии. Ток через контролируемый $p-n$

переход устанавливается изменением сопротивления R_2 :

$$I_T = E/R_2. \quad (3.33)$$

Для каждой из первых четырех схем (рис. 3.13, а—г) возможны два режима включения транзистора. В первом режиме ($U_K = 0$ и $U_3 = 0$) третий полюс транзистора подключается к общей шине, во втором ($I_K = 0$ или $I_3 = 0$) третий полюс не подключается. Для остальных двух схем (рис. 3.13, д, е) возможен только первый режим ($U_6 = 0$), поскольку во втором режиме ($I_6 = 0$) транзистор закрыт.

Напряжение U_2 на выходе усилителя $D2$ для всех способов преобразования, определяется общим соотношением:

$$U_2 = \varphi_T \ln \left(\frac{I_T}{I_{KH} \alpha_I} S + 1 \right), \quad (3.34)$$

где I_T — рабочий ток через $p-n$ переход (3.33); I_{KH} — тепловой ток через транзистор; φ_T — температурный потенциал.

Закрытый транзистор характеризуется током эмиттера, током коллектора и базовым током при обратном смещении $p-n$ переходов. Проверка проводится в режиме заданного напряжения по схеме рис. 3.4.

Значение тестирующих ЭДС в различных АСКД устанавливается в пределах 1—10 В [1; 30]. Это значение должно удовлетворять противоречивым требованиям. С одной стороны, электродвижущая сила E ограничена сверху требованиями неповреждающего контроля. С другой стороны, тестирующее напряжение должно быть достаточно большим, чтобы обеспечить протекание через транзистор токов, превышающих значения тепловых токов на входе измерительного усилителя. Поэтому обычно выбирается компромиссное значение, равное 3 В.

Возможны шесть видов контроля закрытого транзистора, показанные на рис. 3.14.

В режиме заданного потенциала базы ($U_6 = E$) измеряются обратные токи эмиттерного (рис. 3.14, а) и коллекторного (рис. 3.14, б) переходов. Поскольку обратные токи закрытых транзисторов имеют малые значения, сопротивления R_2 в цепи обратной связи усилителя должны выбираться достаточно большими

3.5. Параметры транзисторов

Параметр	Германиевые	Кремниевые
α_N	0,80—0,95	0,80—0,95
α_I	0,15—0,50	0,15—0,50
I_{KH} , мА	10^{-4} — 10^{-3}	10^{-8} — 10^{-6}
I_{3H} , мА	10^{-5} — 10^{-4}	10^{-9} — 10^{-7}
r_K , r_3 , Ом	0,05—1,0	0,5—10
r_6 , Ом	1,0—10	10—100
r_{K6} , r_{36} , МОм	(1,0—2,0)	(2,0—5,0)
r_{K3} , МОм	(2,0—5,0)	(5,0—10,0)

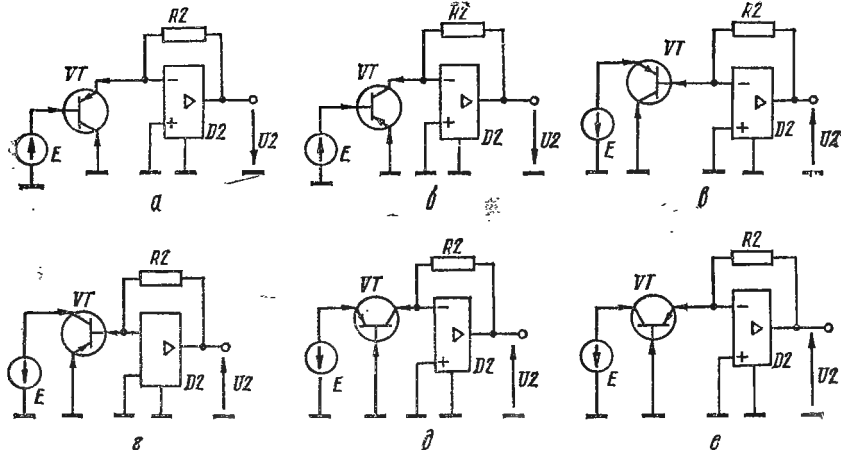


Рис. 3.14. Схемы проверки закрытого транзистора:

$$\begin{aligned}
 a: & \quad e - U_2 = I_{ЭН} \frac{\alpha_N}{\beta_N} R_2 + E_{гЭБ} R_2; \quad б: \quad e - U_2 = I_{КН} \frac{\alpha_1}{\beta_1} R_2 + E_{гКБ} R_2; \quad д - U_2 = \\
 & = \alpha_N I_{ЭН} R_2 + E_{гКЭ} R_2; \quad е - U_2 = \alpha_N I_{КН} R_2 + E_{гКЭ} R_2.
 \end{aligned}$$

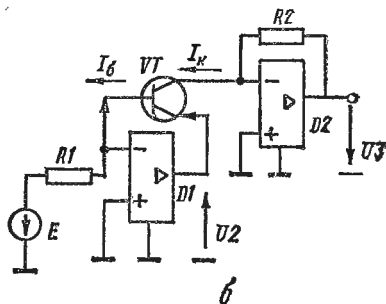
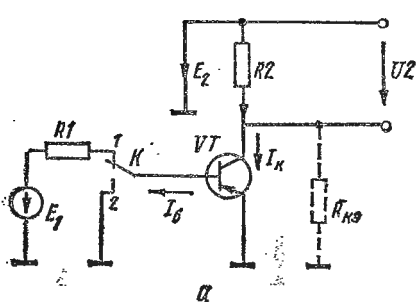


Рис. 3.15. Схемы проверки коэффициента усиления транзистора:

а — функциональная проверка; *б* — проверка двух параметров.

($R_2 = 100 \text{ кОм}$ — для германиевых транзисторов и $R_2 = 1,0 \text{ МОм}$ — для кремниевых транзисторов).

Преобразование базового тока транзистора в режимах заданного потенциала эмиттера ($U_э = E$) и заданного потенциала коллектора ($U_к = E$) проводится соответственно по схемам, показанным на рис. 3.14, *в* и рис. 3.14, *г*.

Режимы заданного потенциала эмиттера (рис. 3.14, *д*) и заданного потенциала коллектора (рис. 3.14, *е*) обеспечиваются подключением эмиттера (коллектора) к источнику ЭДС E . В обоих случаях исключается влияние проводимостей объекта диагностирования,

шунтирующих переходы эмиттер — база и коллектор — база контролируемого транзистора.

Коэффициент усиления транзистора проверяется обычно по схеме с общим эмиттером, показанной на рис. 3.15, а.

К транзистору подключается два источника ЭДС. Источник $E_1 = 1...3$ В совместно с сопротивлением R_1 устанавливают требуемое значение базового тока I_6 (положение I):

$$I_6 = \frac{E - U_{эб}}{R_1}. \quad (3.35)$$

Источник ЭДС E_2 обеспечивает режим обратного смещения коллекторного перехода. Значение ЭДС E_2 должно превышать значение E_1 , оно обычно устанавливается в пределах $E_2 = 5...10$ В.

Используя модель идеализированного транзистора в режиме с общим эмиттером [16; 61], при отрицательном смещении коллекторного перехода ($U_{кэ} < 0$) получаем

$$I_k = -\beta_N I_6 - I_{кн} \frac{1 - \alpha_I \alpha_N}{1 - \alpha_N}. \quad (3.36)$$

По отношению к коллекторной цепи транзистор ведет себя как источник тока.

Напряжение U_2 на выходе преобразователя определится соотношением

$$U_2 = \left(\beta_N I_6 + I_{кн} \frac{1 - \alpha_I \alpha_N}{1 - \alpha_N} \right) R_2.$$

С учетом выражения (3.35) получим

$$U_2 = \beta_N \frac{R_2}{R_1} (E_1 - U_{эб}) + I_{кн} R_2 \frac{1 - \alpha_N \alpha_I}{1 - \alpha_N}.$$

Учитывая малые значения составляющей тока $I_{кн}$,

$$U_2 = \beta_N \frac{R_2}{R_1} (E_1 - U_{эб}). \quad (3.37)$$

Напряжение $U_{эб}$ открытого транзистора находится в следующих пределах: 0,25—0,45 В — для германиевых транзисторов; 0,5—0,7 В — для кремниевых. Это напряжение необходимо учитывать при градуировке преобразователя с тем, чтобы базовый ток устанавливался порядка 1 мА.

Например, для источника ЭДС $E = 2$ В при проверке германиевых транзисторов выбираются следующие значения сопротивлений:

$$R_1 = 1,5...2 \text{ кОм.}$$

Если $R_2 = 10$ Ом, то при значениях тока $I_6 = 1$ мА $U_2 = R_2 I_6 \beta_N = 10 \beta_N$ [мВ], т. е. для транзисторов с коэффициентом $\beta_N = 20$ напряжение U_2 на выходе преобразователя равно 200 мВ.

Проводимость утечки $g_{кэ}$ между коллектором и эмиттером контролируется в режиме $U_{эб} = 0$. Указанный режим обеспечивается подключением базы транзистора по схеме рис. 3.15, а (переключатель K — в положении 2).

Коллекторный ток закрытого транзистора

$$I_{к} = -I_{кн} - E_2 g_{кэ}.$$

Напряжение U_2 на выходе преобразователя при закрытом транзисторе

$$U_2 = (I_{кн} + E_2 g_{кэ}) R_2.$$

Учитывая малые значения остаточного коллекторного тока $I_{кн}$ и проводимости утечки $g_{кэ}$, получаем выходное напряжение преобразователя порядка единиц микровольт.

В реальных схемах ОД коллекторный переход чаще всего оказывается зашунтированным резистором с сопротивлением $R_{кэ}$ (на рис. 3.15, а показано штрихом). В этом случае напряжение U_2 на выходе преобразователя при закрытом транзисторе определяется в основном значением этого сопротивления $R_{кэ}$. Например, для $R_{кэ} = 10$ кОм, $R_2 = 10$ Ом и $E_2 = 5$ В

$$U_2 = E_2 R_2 / R_{кэ} = 5 \text{ мВ}.$$

Преобразователь, показанный на рис. 3.15, б, обеспечивает одновременную проверку двух параметров открытого транзистора. Такие преобразователи относятся к классу многомерных измерительных преобразователей [26; 27; 30]. Дополнительный усилитель $D2$ поддерживает потенциал коллектора транзистора, включенного в цепь отрицательной обратной связи усилителя $D2$. По отношению к напряжению U_2 схема включения аналогична схеме, изображенной на рис. 3.13, а. Значение U_2 соответствует падению напряжения на открытом переходе эмиттер — база. Однако наличие усилителя $D2$ позволяет получить дополнительную информацию о коэффициенте усиления β_N транзистора.

Действительно, ток короткого замыкания коллектора $I_{к}$ ранее был определен соотношением (3.36):

$$I_{к} = -I_{бN} = -\frac{E}{R_1} \beta_N.$$

Следовательно, напряжение U_3 на выходе преобразователя пропорционально коэффициенту усиления β_N :

$$U_3 = E \frac{R_2}{R_1} \beta_N.$$

Для значений ЭДС $E = 1$ В; $R_1 = 1,0$ кОм; $R_2 = 10$ Ом получим

$$U_3 = 10\beta_N \text{ [мВ]}.$$

Рассмотренный пример подтверждает дополнительные возможности многомерных преобразователей в повышении быстродействия измерительных преобразователей параметров ЭРЭ в АСКД, поскольку проверяются два параметра одновременно.

5. ПРОВЕРКА ПРАВИЛЬНОСТИ СОЕДИНЕНИЙ

Проверка правильности соединений заключается в проверке наличия связей между всеми точками одного проводника и отсутствия связей между точками различных проводников.

Неисправности связей отнесены к структурно-топологическим дефектам в электронных схемах, поскольку при наличии данных неисправностей фактически изменяется сама схема. Поэтому проверка правильности соединений должна всегда предшествовать параметрической проверке объекта диагностирования.

ЭЛЕМЕНТАРНЫЕ ПРОВЕРКИ

Качество программ диагностирования существенно влияет на эффективность АСКД. Одна из возможностей сокращения затрат на диагностирование состоит в минимизации трудоемкости программ проверки, т. е. в определении минимального числа элементарных проверок, необходимых для диагностирования любого числа неправильных соединений. Под элементарной проверкой понимается контрольная операция, устанавливающая наличие или отсутствие электрической связи между двумя узлами схемы соединений (прозвонка).

При этом контролируется взаимная проводимость между проверяемыми узлами, причем принимается во внимание не количественное значение, а оценка того, что значение проводимости больше некоторого минимального.

Каждая элементарная проверка устанавливает наличие единичного или нулевого элемента на пересечении соответствующих строки и столбца матрицы смежностей (см. рис. 2.2, а). Матрица смежностей симметрична и имеет единичные диагональные элементы. Поэтому для диагностирования n -полюсной схемы соединений достаточно M элементарных проверок

$$M = n(n - 1)/2. \quad (3.38)$$

Однако указанное число элементарных проверок является избыточным. Существование избыточных проверок можно проиллюстрировать примером. Пусть в схеме соединены 3 полюса. Из формулы (3.38) следует, что для данного объекта достаточно провести $M = 3 \cdot 2/2 = 3$ проверки. В то же время из факта связи полюсов 1 и 2, 2 и 3 следует, что полюса 1 и 3 также связаны между собой. Третья проверка является следствием первых двух и новой информации не несет.

Рассмотрим множество различных n -полюсных печатных плат. Платы могут отличаться как числом отдельных проводников, так и номерами полюсов, принадлежащих каждому проводнику.

Так, например, три полюса можно соединить пятью различными способами, показанными на рис. 3.16. В первом случае все три полюса объединены в один проводник. Следующие три вида плат имеют по два проводника, а последняя плата имеет три изолированных проводника, каждый из которых содержит по одному полюсу (вырожденные проводники). Для четырехполюсных печатных плат имеется 15 различных видов соединений. В общем случае, для n -полюсных печатных плат возможно $N(n)$ различных вариантов соединений. Проверить соединения печатной платы означает опреде-

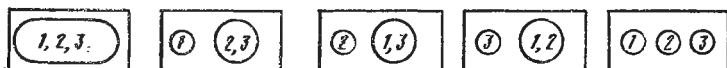


Рис. 3.16. Способы разделения трехполюсных схем соединений.

лить, к какому из $N(n)$ видов следует отнести данную печатную плату.

Числа $N(n)$ называют числами Белла. Для их расчета существует ряд формул. Одна из наиболее удобных формул содержит операцию двойного суммирования

$$N(n) = \sum_{k=1}^n \left(\sum_{s=0}^{n-k} \frac{(-1)^s}{s!} \right) \frac{k^{n-1}}{(k-1)!}.$$

Все различные n -полюсные платы составляют ансамбль. Появление в ансамбле какой-либо платы i -го типа возможно с вероятностью P_i . Величину

$$H = - \sum_{i=1}^N P_i \log_2 P_i$$

называют энтропией. Энтропия имеет смысл среднего количества информации, получаемой в результате эксперимента.

Если о схеме соединений отсутствует какая-либо априорная информация, то неопределенность выбора будет наибольшей при равновероятности появления плат каждого типа

$$P_i = P = \frac{1}{N(n)},$$

В этом случае

$$M_n = \log_2 N(n). \quad (3.39)$$

Соотношение (3.39) определяет среднее число элементарных проверок, необходимое и достаточное для полной идентификации n -полюсной печатной платы в условиях отсутствия какой-либо дополнительной информации о схеме ее соединения.

Задача построения диагностической программы с минимальной трудоемкостью предполагает устранение избыточных элементарных проверок, не несущих новой информации.

АЛГОРИТМЫ ДИАГНОСТИРОВАНИЯ СОЕДИНЕНИЙ

Среди известных методов поиска неисправностей электрических соединений наибольшее распространение получил метод дихотомического разбиения множества контролируемых точек на отдельные подмножества [29].

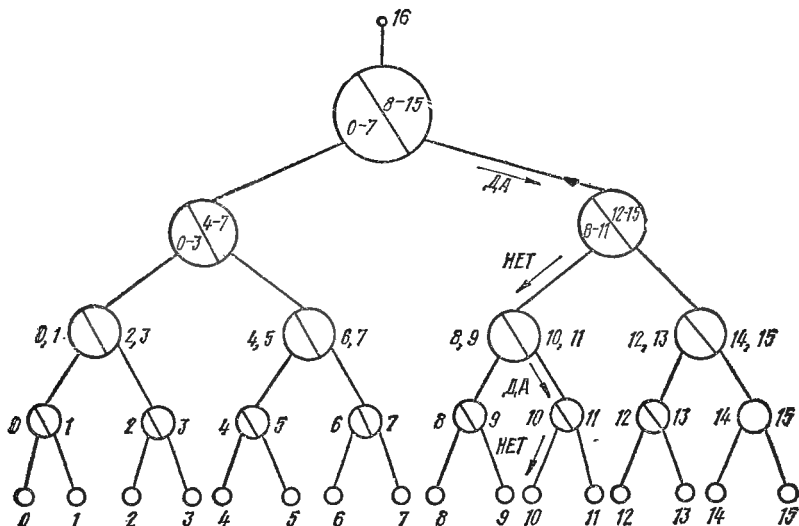


Рис. 3.17. Алгоритм дихотомического разделения полюсов при диагностике соединений.

Сущность одного из алгоритмов, реализующих указанный метод, рассмотрим на конкретном примере. Условное изображение древовидного графа алгоритма проверки показано на рис. 3.17. Допустим, что диагностируемая схема соединений содержит n полюсов (от 1 до 16). Введем в рассмотрение дополнительный полюс (нулевой), не соединенный ни с одним из проверяемых полюсов. Из числа проверяемых полюсов произвольно выбираем один (например, полюс 16) и относим его к некоторому множеству G_1 , которое прежде было пустым. Оставшиеся полюсы распределим на две приблизительно равные группы первого уровня. Одна из групп (например, левая) содержит нулевой полюс (полюсы 0—7), а вторая (правая — полюсы 8—15) не содержит его. Из рис. 3.17 следует, что всего имеется $\log_2 n$ различных уровней.

Проверка осуществляется следующим образом. Все полюсы правой группы замыкаются между собой и проверяется наличие

электрического соединения между ними и выделенным полюсом. При положительном исходе проверки первого уровня переходят по правой ветви к проверке правой подгруппы второго уровня (полюсы 12—15). При отрицательном исходе проверки первого уровня переходят по левой ветви к проверке другой правой подгруппы второго уровня (полюсы 4—7):

Аналогично осуществляется переход на следующие, более низкие уровни. Характерно, что на любом уровне замыкаются и проверяются всегда лишь правые половины полюсов каждой подгруппы.

Например, положительные результаты второй и четвертой проверок свидетельствуют о замыкании полюса 10. Замыкаемый полюс заносится в множество G_1 и становится проверяемым. Ранее проверяемый полюс 16 из дальнейших проверок исключается и завершается первый цикл.

Отрицательные результаты всех элементарных проверок указывают на изолированность проверяемого полюса относительно остальных (связан с нулевым полюсом). В этом случае очередной проверяемый полюс выбирается из числа оставшихся, произвольно заносится в новое множество A_2 и осуществляется переход к новому циклу.

Выбранный алгоритм обеспечивает поочередную идентификацию всех проводников ($G_1, \dots, G_m$) с последовательным определением всех узлов V_s , относящихся к каждому проводнику G_s . Если, например, полюс 16 соединен не только с полюсом 10, но и с полюсом 2, то на втором цикле это соединение обнаружится и полюс 2 совместно с полюсами 16 и 10 будет отнесен к множеству проводников G_1 . Проверка группы полюсов V_s , принадлежащих одному проводнику G_s , всегда завершается циклом, в котором все элементарные проверки имеют отрицательные исходы (связь с нулевым полюсом). Полюс V_s , проверяемый на этом цикле, принадлежит проводнику G_s и считается узловым. Все остальные полюсы, не вошедшие в число узловых, считаются концевыми и относятся к множеству V_k .

Оценим трудоемкость алгоритма по числу элементарных проверок, необходимых для его реализации.

Для идентификации n -полюсной схемы соединений необходимо выполнить $n - 1$ цикл проверок. Из них $m - 1$ циклов для проверки узловых полюсов и $n - m$ циклов для проверки концевых полюсов. Число элементарных проверок на цикле проверки полюса оценивается как

$$M_{vj} = \log_2 n_j,$$

где n_j — число полюсов, участвующих в проверке полюса v_j .

Общее число элементарных проверок, определяющих трудоемкость рассматриваемого алгоритма

$$M_g = \sum_{s=1}^{m-1} \log_2 n_s + \sum_{k=1}^{n-m} \log_2 n_k.$$

Учитывая принятую индексацию, получаем

$$M_g = \sum_{j=1}^{n-1} \log_2 n_j = \sum_{j=1}^{n-1} \log_2 (n - j) = \log_2 n! \quad (3.40)$$

Для приближенных расчетов при больших значениях n можно пользоваться верхней оценкой (3.40) в соответствии с формулой Стрилинга

$$M_g < n \log_2 n. \quad (3.41)$$

Трудоемкость M_g рассмотренного алгоритма несколько превышает среднее число элементарных проверок, рассчитанное по выражению (3.39). Так, например, для четырехполюсной схемы $M_n = \log_2 15 = 3,92$, а $M_g = \log_2 4! = 4,6$. Результаты расчета свидетельствуют о близости трудоемкости алгоритма к оптимальной.

Трудоемкость рассмотренного выше алгоритма не зависит от числа проводников и последовательности выбора проверяемых полюсов.

Число элементарных проверок узловых полюсов можно значительно уменьшить, если модифицировать ранее рассмотренный алгоритм. Граф модифицированного алгоритма проведен на рис. 3.18. Он дополнен еще одной вершиной, отражающей элементарную проверку наличия замыкания между проверяемыми и всеми остальными полюсами. Если результат проверки отрицателен, то полюс считается узловым, и его цикл содержит лишь одну элементарную проверку. Всего имеется $m - 1$ элементарных проверок узловых полюсов. Уменьшение трудоемкости проверки узловых полюсов сопровождается некоторым увеличением числа элементарных проверок концевых полюсов. При каждом положительном исходе количество элементарных проверок концевого полюса увеличивается на единицу, так что их общее число возрастает на $n - m$.

Трудоемкость модифицированного алгоритма диагностирования определится соотношением

$$M_m = (m - 1) + \sum_{k=1}^{n-m} \log_2 n_k + (n - m).$$

Окончательно получим

$$M_m = (n - 1) + \sum_{k=1}^{n-m} \log_2 n_k.$$

Эффективность применения модифицированного алгоритма оценим разностью

$$\Delta M = M_g - M_m = \sum_{s=1}^{m-1} \log_2 n_s - (n - 1).$$

В пределе, когда все полюсы изолированы ($m = n$)

$$\Delta M = \log_2 n! - (n - 1),$$

имеем существенное повышение эффективности. Для некоторого эквивалентного числа проводников m , величина $\Delta M = 0$ и оба алгоритма равноценны. При дальнейшем уменьшении числа проводников модифицированный алгоритм становится менее эффективным.

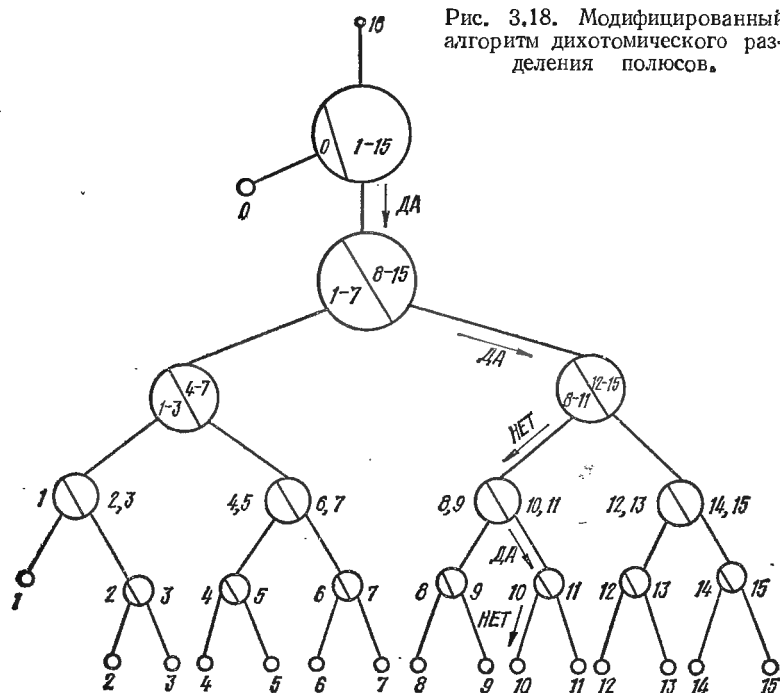


Рис. 3.18. Модифицированный алгоритм дихотомического разделения полюсов.

Большинство применяемых на практике схем соединений содержит значительное число проводников, имеющих по небольшому количеству концевых полюсов. Поэтому использование модифицированного алгоритма обеспечивает существенное снижение трудоемкости диагностирования соединений при отсутствии априорной информации о количестве и структуре отдельных проводников.

АЛГОРИТМ КОНТРОЛЯ ПРАВИЛЬНОСТИ СОЕДИНЕНИЙ

В отличие от диагностирования операции контроля не обеспечивают полной идентификации схемы соединений. Контроль лишь устанавливает факт соответствия (несоответствия) контролируемой схемы заданной схеме соединений, принимаемой за эталон. Дополнительная априорная информация о структуре соединений обеспечивает существенное уменьшение трудоемкости алгоритмов контроля. Перед началом проверки всегда известно полное описа-

ние эталонной схемы соединений. Описание задано в виде матрицы смежностей либо в виде рассмотренных выше таблиц описаний проводников.

Задача контроля правильности соединений разделяется на две: контроль отсутствия обрывов в проводниках; контроль отсутствия взаимных соединений между проводниками.

Для узлового полюса каждого проводника осуществляется последовательная проверка наличия (отсутствия) соединений с соответствующими этому проводнику концевыми полюсами. Выполнение алгоритма завершается либо после обнаружения первой неисправности (условный выход), либо после окончания проверки всех проводников (безусловный выход). В первом случае устанавливается лишь сам факт неисправности, во втором — получается информация о всех обрывах концевых полюсов.

Определим трудоемкость алгоритма. Допустим, что схема соединений содержит множество V_s ($s = 1, 2, \dots, m$) проводников. Каждый проводник G_s имеет n_s концевых вершин. Количество элементарных проверок, необходимых для контроля отсутствия обрывов в проводнике G_s , равно числу его концевых полюсов.

Количество элементарных проверок, необходимых для контроля отсутствия обрывов во всех проводниках, равно суммарному числу всех концевых вершин:

$$M_0 = \sum_{s=1}^m n_s = n - m.$$

Для узлового полюса каждого проводника проверяется отсутствие замыкания между ним и остальными соединенными вместе узловыми полюсами. При отсутствии замыкания проверяемый узловой полюс из рассмотрения исключается. При наличии замыкания дальнейшая проверка либо прекращается (условный останов), либо проверяемый полюс заносится в множество «подозреваемых» проводников (множество G_n). Затем произвольно выбирается узловой полюс очередного проводника и проверяется на отсутствие замыкания со всеми оставшимися, соединенными вместе проводниками. Проверка прекращается, когда все узловые полюса исчерпываются (безусловный останов). При условном останове устанавливается лишь факт неисправности. При безусловном останове проверки формируется множество G_n «подозреваемых» полюсов. Подозреваемые полюса могут иметь произвольное взаимное соединение, но каждый из них должен быть соединен хотя бы еще с одним из подозреваемых. Следовательно, алгоритм с безусловным остановом дает дополнительную информацию, которая может использоваться при диагностировании. Например, при наличии однократного замыкания между двумя проводниками в множестве G_n окажутся только два этих проводника и схема соединений будет полностью идентифицирована.

Трудоемкость алгоритма контроля отсутствия соединений между проводниками при безусловном останове определяется числом m контролируемых проводников $M_3 = m - 1$. Суммарная трудоемкость обоих алгоритмов при безусловном останове $M_k = M_0 + M_3 = n - 1$. Трудоемкость M_k не зависит от числа проводников, от порядка проверки полюсов, а определяется лишь суммарным числом полюсов проверяемой схемы соединений.

АЛГОРИТМ КОНТРОЛЯ ДИАГНОСТИРОВАНИЯ ПРАВИЛЬНОСТИ СОЕДИНЕНИЙ

В результате выполнения алгоритмов контроля помимо установления факта неисправности схемы соединений получается следующая дополнительная информация: идентифицируются все обрывы в проводниках; идентифицируются однократные замыкания проводников; формируется множество G_{Π} при многократных замыканиях проводников.

При наличии в множестве G_{Π} более двух подозреваемых проводников для полной идентификации схемы их соединений может быть применен ранее рассмотренный алгоритм дихотомического разделения, представленный на рис. 3.17. Вероятность одновременного замыкания нескольких проводников достаточно мала, поэтому множество G_{Π} имеет небольшое число элементов n_{Π} (n_{Π} обычно не превышает 3—5) и трудоемкость алгоритма незначительна:

$$M_{\Pi} = \log_2 n_{\Pi} l.$$

Суммарная трудоемкость алгоритмов контроля и диагностирования

$$M_{k\Pi} = M_k + M_{\Pi} = (n - 1) + \log_2 n_{\Pi} l.$$

Так, например, если в результате контроля схемы соединений, имеющей $n = 256$ полюсов, образовалось множество из $n_{\Pi} = 16$ подозреваемых полюсов, суммарная трудоемкость алгоритма контроля и диагностирования $M_{k\Pi} = (256 - 1) + \log_2 16 l$. Воспользовавшись оценкой (3.41), получим $M_{k\Pi} < (256 - 1) + 16 \log_2 16 = 319$ элементарных проверок, т. е. при заданной конфигурации схемы соединений, содержащей 256 полюсов, для полной идентификации ее неисправностей требуется 319 элементарных проверок.

Для сравнения оценим трудоемкость алгоритма дихотомического разделения при идентификации схемы неизвестной конфигурации, содержащей такое же число полюсов: $M_g < 256 \log_2 256 = 256 \cdot 8 = 2048$ элементарных проверок. Разница, как убеждаемся, существенная.

Рассмотрим объединение алгоритмов контроля и диагностирования неисправностей соединений. На рис. 3.19 показан объединенный граф-алгоритм контроля отсутствия обрывов и коротких замыканий проводников. Перед началом выполнения алгоритмов

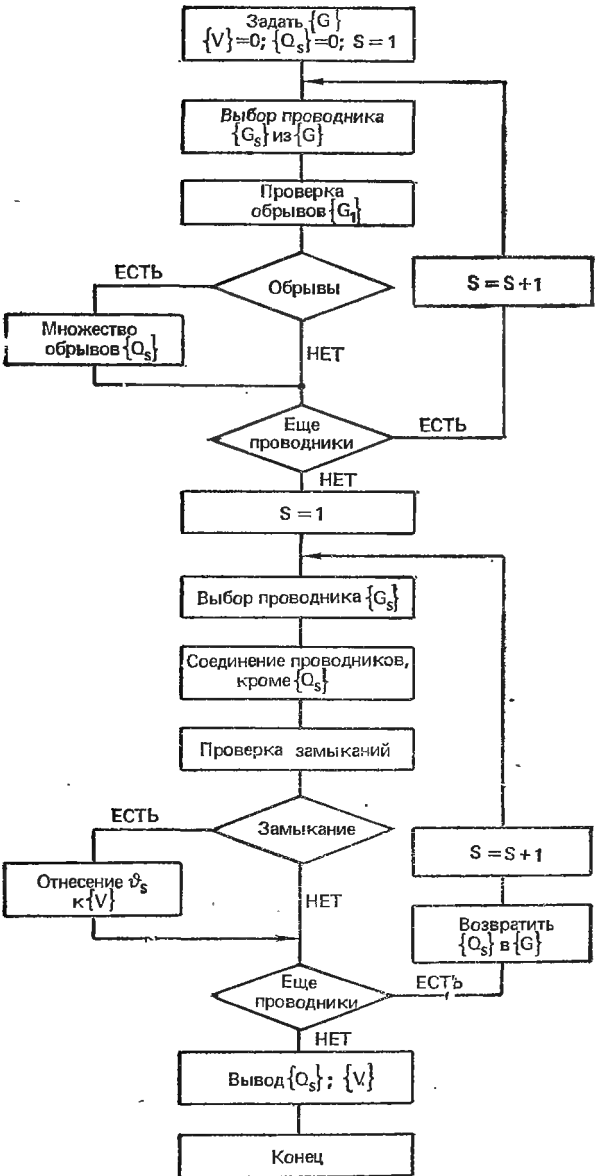


Рис. 3.19. Алгоритм контроля правильности соединений.

заносится информация о контролируемой схеме (множество $\{G\}$). Множества $\{V\}$ — короткозамкнутых проводников и $\{G_s\}$ — обрывов узлов проводников считаются пустыми. Выбирается произвольный проводник $\{G_s\}$ и проверяются все обрывы его узлов. При наличии обрывов формируется множество $\{Q_s\}$ и осуществляется переход к следующему проводнику $\{G_{s+1}\}$. Если обрывы G_s отсутствуют, то множество $\{Q_s\}$ остается пустым. Выполнение алгоритма контроля отсутствия обрывов завершается, когда все проводники окажутся проверенными.

Далее осуществляется контроль отсутствия коротких замыканий между проводниками, начиная с $\{G_1\}$. Проверяется отсутствие замыкания проводника $\{G_s\}$ со всеми остальными проводниками. При наличии короткого замыкания проводник $\{G_s\}$ относится к множеству $\{V\}$ подозреваемых проводников. Циклы проверок повторяются для всех остальных проводников, причем проверенные проводники возвращаются в множество $\{G\}$.

После окончания контроля для каждого из проводников $\{G_s\}$ формируется множество $\{Q_s\}$ обрывов узлов. Кроме того, формируется множество $\{V\}$ подозреваемых проводников.

Подозреваемые проводники множества $\{V\}$ могут иметь взаимные соединения. Для точной идентификации схемы взаимных соединений подозреваемых проводников применяется диагностический алгоритм дихотомического разделения, показанный на рис. 3.20. Исходными данными для его реализации служит множество $\{V\}$, сформированное ранее. Если число подозреваемых проводников не превышает 2 ($\{V\} \leq 2$), то процесс диагностирования завершается. В противном случае, определяются множества $\{Q_r\}$ короткозамкнутых проводников. Для этого выполняются следующие операции.

Из множества подозреваемых проводников $\{V\}$ выбирается произвольный проводник v_v и относится к множеству $\{Q_1\}$. Если в множестве $\{V\}$ помимо v_0 содержатся еще проводники, то это множество разделяют на два подмножества $\{V'\}$ и $\{V''\}$ (рис. 3.17). Проводится проверка замыкания проводника с элементами множества $\{V'\}$, и в случае положительного результата проверки множество $\{V'\}$ принимается за исходное ($\{V'\} = \{V_1\}$). В противном случае, исходным множеством $\{V_1\}$ считается $\{V''\}$. Циклы повторяются до тех пор, пока в исходном множестве окажется один элемент v_k .

Определяется номер проводника v_k , и если он равен нулю, проверка проводника завершается. Его место занимает проводник v_k , который также относится к множеству $\{Q_1\}$. Если номер проводника нулевой, то проверка проводника v_v также завершается, однако его место занимает любой, произвольно выбранный из оставшихся в множестве $\{V\}$ проводников. Циклы повторяются, однако они формируют уже следующее множество $\{Q_{r+1}\}$ короткозамкнутых проводников. Проверка завершается, когда множество проводников окажется пустым ($\{V_1\} = \Phi$). В результате выполнения алгоритма

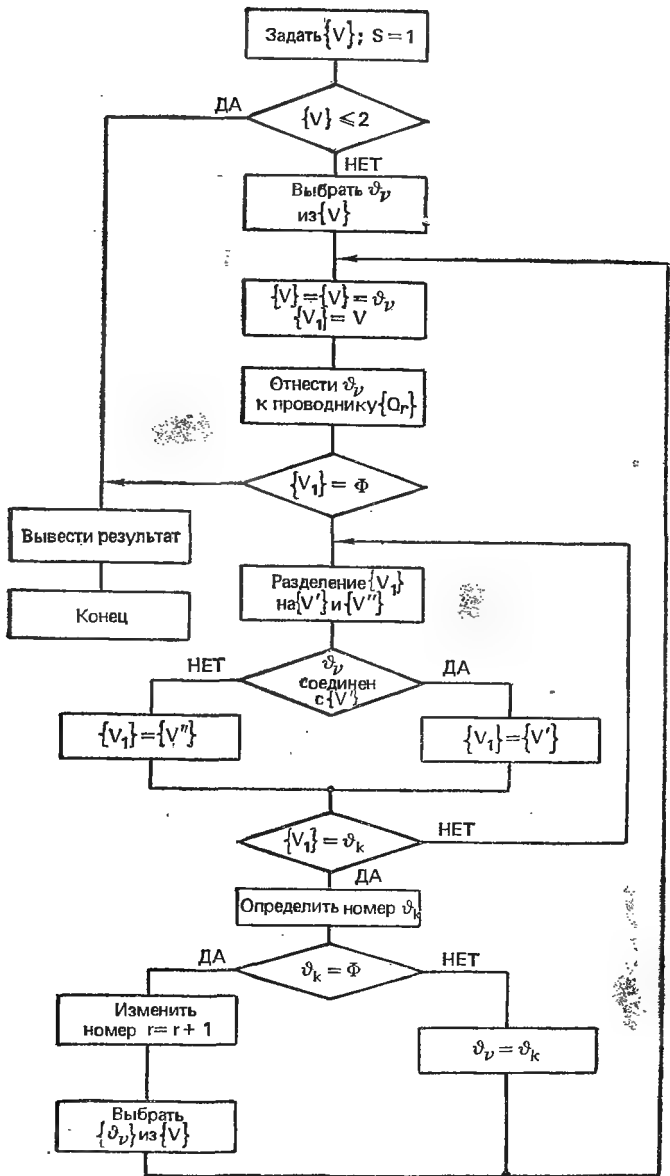


Рис. 3.20. Алгоритм диагностики неисправностей соединений.

сформируются множества $\{Q_r\}$ ($r = 1, 2, \dots$) короткозамкнутых проводников, которые вместе с множествами обрывов $\{Q_s\}$ выводятся оператору.

Таким образом, обрывы каждого проводника и все короткие замыкания проводников полностью идентифицируются.

Переключение полюсов печатной платы при контроле и диагностировании схемы ее соединений осуществляется коммутаторами

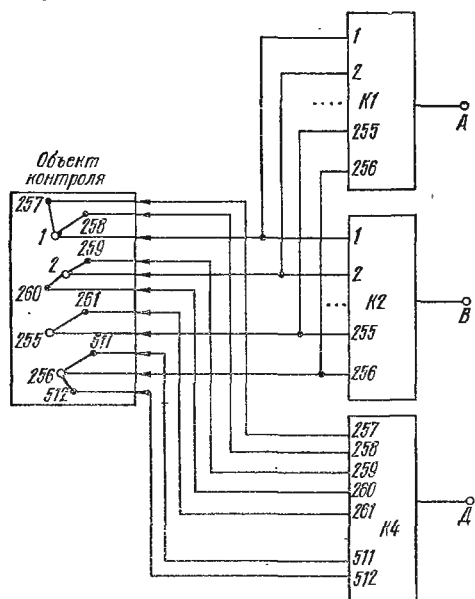


Рис. 3.21. Пример схемы коммутации при проверке отсутствия обрывов и коротких замыканий печатных проводников.

а концевые полюсы этого же проводника поочередно подключаются к шине Д. Контролируется наличие коротких замыканий шин А и Д.

При контроле на отсутствие соединений между проводниками используются коммутаторы $K1$ и $K2$. Проверяемый узел (например, узел 1, подключается к шине А, а все остальные узлы (2, ..., 255, 256) объединяются на шине В. Проверяется отсутствие замыканий шин А и В для каждого проводника. Если наличие коротких замыканий между какими-либо проводниками установлено, то их относят к группе подозреваемых и в дальнейшем с помощью коммутаторов А и В подключаются лишь эти проводники. Подключение проводится в соответствии с алгоритмом дихотомического разделения, представленным на рис. 3.17. Например, при проверке проводника с номером 1 к шине В подключается лишь половина из оставшихся

системы в соответствии с рассмотренными выше алгоритмами. На рис. 3.21 изображен фрагмент подключения трех каналов коммутатора к различным точкам объекта контроля. Узловые полюсы проводников с номерами 1, 2, ..., 255, 256 подключены параллельно к коммутаторам шин А и В ($K1$ и $K2$). Все концевые полюсы подключены к коммутатору $K4$ шины Д. Подобное распределение полюсов по коммутаторам выполнено, например, в системе контроля и диагностирования, рассмотренной в работе [9].

При контроле на отсутствие обрывов проводников используются коммутаторы $K1$ и $K4$. Узловой полюс подключается к шине А,

подозреваемых проводников. При наличии короткого замыкания между шинами A и B половина проводников, подключенных к шине B , отключается и т. д.

Если различные концевые полюсы одного и того же проводника подключить к различным коммутаторам, то возможна параллельная проверка отсутствия обрывов одновременно нескольких полюсов. Устройства с параллельной проверкой относятся к классу многомерных и обеспечивают существенное повышение производительности контрольно-измерительных операций [30].

Глава 4

ПРОВЕРКА ПАРАМЕТРОВ АНАЛОГОВЫХ ЭРЭ В РЕЖИМЕ ПЕРЕМЕННОГО ТОКА

1. СТРУКТУРЫ ПРЕОБРАЗОВАТЕЛЕЙ ПЕРЕМЕННОГО ТОКА

Преобразователи параметров ЭРЭ в цепях постоянного тока имеют высокие метрологические характеристики. Поэтому везде, где это возможно, при использовании в АСКД им следует отдавать предпочтение. Тем не менее, в некоторых случаях для контроля параметров ЭРЭ используются сигналы переменного тока. Это прежде всего относится к преобразователям значений параметров реактивных элементов: катушек индуктивности и конденсаторов.

Однако сопротивление резистора, зашунтированного индуктивным элементом, также невозможно измерить на постоянном токе. Сопротивление катушки индуктивности на постоянном токе может оказаться намного ниже сопротивления контролируемого резистора, и точное преобразование становится невозможным.

За счет использования тестирующего напряжения соответствующей высокой частоты индуктивное сопротивление может быть доведено до значения, при котором преобразование сопротивления резистора может быть выполнено с достаточной степенью точности.

Преобразование параметров ЭРЭ в цепях переменного тока выполняется по методу непосредственной оценки (рис. 4.1, а) и по методу сравнения (рис. 4.1, б). На контролируемый элемент КЭ

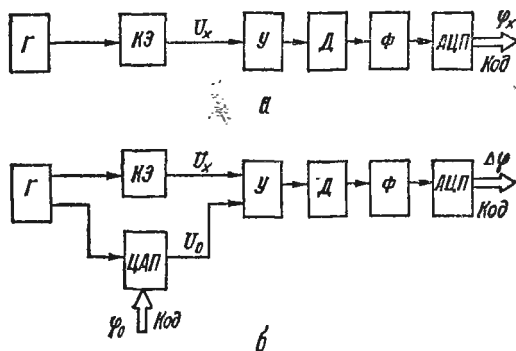


Рис. 4.1. Структурные схемы преобразователей параметров ЭРЭ на переменном токе:

а — непосредственное преобразование; б — компенсационное преобразование.

подается тестирующий сигнал от генератора Γ переменного тока. В преобразователях непосредственной оценки напряжение или ток, значения которых пропорциональны значению контролируемого параметра, усиливаются усилителем $У$, детектируются детектором $Д$ и фильтруются фильтром $Ф$. Отфильтрованное постоянное напряжение преобразуется с помощью АЦП в цифровой код Φ_x .

В преобразователях сравнения сигнал на выходе КЭ сравнивается с опорным сигналом на выходе ЦАП. Значение U_0 устанавливается равным номинальному значению U_x . Дальнейшему преобразованию подвергается не сам сигнал U_x , а разность

$$\Delta U_x = U_x - U_0.$$

При этом существенно снижаются требования, предъявляемые к характеристикам усилителя, детектора и фильтра.

Есть два способа формирования кода Φ_0 :

1. Код Φ_0 определяется номинальным значением преобразуемого параметра и не зависит от кода $\Delta\Phi$ на выходе АЦП.

2. Организуется итерационный процесс формирования кода Φ_0 , при котором каждое последующее его значение зависит от предыдущего, а также от значения кода $\Delta\Phi$ на выходе АЦП. Происходит процесс автоматического уравнивания. Особенности автоматического уравнивания преобразователей параметров ЭРЭ будут рассмотрены ниже.

2. ПРЕОБРАЗОВАНИЕ ЕМКОСТЕЙ КОНДЕНСАТОРОВ

ПРЕОБРАЗОВАНИЕ ЕМКОСТИ В РЕЖИМЕ ЗАДАННОГО НАПРЯЖЕНИЯ

Емкость конденсаторов в режиме заданного напряжения преобразуется аналогично преобразованию проводимости резисторов. Один из контактов проверяемого конденсатора подключается к источнику переменного (обычно синусоидального) напряжения. Второй контакт подключается к входу операционного усилителя. На рис. 4.2, а показано подключение контролируемого конденсатора C_x по трехпроводной схеме, а на рис. 4.2, б — подключение по пятипроводной схеме. Низкоомный источник питания уменьшает влияние эквивалентной проводимости y_{AC} , включенной между точками А и С объекта контроля. Малое значение водного сопротивления каскада на операционном усилителе $D2$, охваченном глубокой отрицательной обратной связью, устраняет влияние эквивалентной проводимости y_{BC} , включенной между точками В и С.

Если значения проводимостей y_{AC} и y_{BC} достаточно велики, то, как в случае преобразования проводимости резисторов, возникают существенные погрешности, обусловленные влиянием переходных контактов в точках подключения конденсатора. Уменьшить эти погрешности можно, применив пятипроводную или шестипроводную схемы включения.

Диапазоны контролируемых емкостей, применяемых в РЭА, изменяются в весьма широких пределах (от тысяч микрофард до десятков пикофард). Для обеспечения преобразования в столь широком диапазоне он разбивается на ряд поддиапазонов. В пределах каждого поддиапазона параметры измерительного преобразователя остаются постоянными. Значения выходного напряжения U_x в начале и в конце каждого поддиапазона изменяются, как правило, не более чем в 10 раз (10—100 мВ).

Преобразователь может настраиваться на соответствующий поддиапазон четырьмя способами: изменением сопротивления R_2 обратной связи усилителя; изменением коэффициента K_m масштабирующего усилителя; изменением значения амплитуды напряжения генератора U_r ; изменением частоты f_r напряжения генератора.

Идеализированное уравнение преобразования емкости в режиме проводимости

$$U_x = 2\pi f_r C_x R_2 K_m U_r, \quad (4.1)$$

где K_m — коэффициент, учитывающий преобразование в масштабирующем усилителе, детекторе и фильтре.

Очевидно, что увеличение значений сопротивления R_2 , частоты f_r и напряжения U_r приводит к соответствующему возрастанию выходного напряжения U_x .

Практически значения напряжения U_r ограничены требованиями неповреждающего контроля и выбираются в пределах 0,1—1,0 В.

Наиболее широкие возможности для выбора поддиапазона преобразования емкостей представляет изменение частоты f_r генератора переменного напряжения. В случае использования генераторов напряжения синусоидальной формы для удобства масштабирования значение частоты f_r , Гц, на каждом поддиапазоне обычно выбирается из условия

$$f_r = \frac{10}{2\pi} \cdot 10^n = 1,59 \cdot 10^n, \quad (4.2)$$

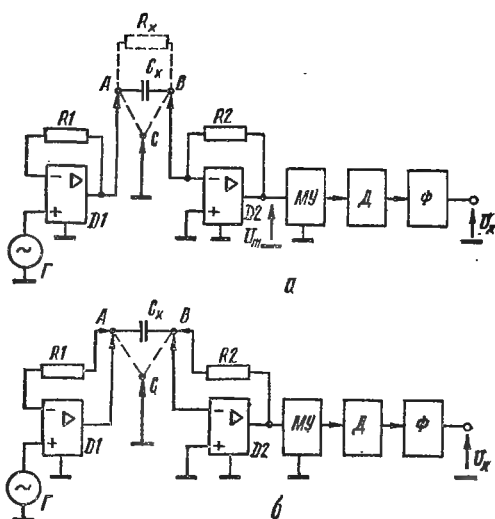


Рис. 4.2. Преобразование емкости в режиме заданного напряжения:

a — трехпроводная схема; *б* — пятипроводная схема.

4.1. Параметры преобразователя емкости ($U_x = 10-100$ мВ)

№ диа-пазо-на	Емкость C_x , Ф	f_{Γ} , Гц	R_2 , Ом	K_m
1	(10—100) 10^{-12}	15,900	10 000	10
2	(100—1000) 10^{-12}	1,590	10 000	10
3	(1—10) 10^{-9}	1,590	1,000	10
4	(10—100) 10^{-9}	1,590	100	10
5	(100—1000) 10^{-9}	1,590	100	1,0
6	(1—10) 10^{-6}	159	100	1,0
7	(10—100) 10^{-6}	159	10	1,0
8	(100—1000) 10^{-6}	15,9	10	1,0

где n — целое число из натурального ряда.

При этом значение угловой частоты $\omega_{\Gamma} = 2\pi f_{\Gamma}$ выражается числом, содержащим единицу и ряд нулей.

В табл. 4.1 приведены типичные значения параметров преобразователя (рис. 4.2) для восьми поддиапазонов. Амплитуда напряжения $U_{\Gamma} = 0,1$ В. За счет варьирования значений R_2 и K_m диапазон изме-

нения частоты f_{Γ} находится в пределах 15,9 кГц — 15,9 Гц. Дальнейшее уменьшение частоты нежелательно, поскольку это приведет к потере быстродействия преобразователя за счет увеличения постоянной времени фильтра Φ .

Выбор сетки частот f_{Γ} генератора из условия (4.2) не всегда удобен, поскольку затрудняется отсутствием соответствующих кварцевых стабилизирующих элементов. В некоторых системах значения частот выбираются из условия $f_{\Gamma} = 1,0 \cdot 10^n$, а коррекция шкалы достигается выбором значения K_m . Так, например, в системе МВ-3333 [68] используется три значения частоты f_{Γ} генератора: 10 кГц; 1 кГц и 100 Гц. Погрешность преобразования на всех диапазонах не превышает 2 %.

ПРЕОБРАЗОВАНИЕ ЕМКОСТИ В РЕЖИМЕ ЗАДАННОГО ТОКА

Схемы преобразователей емкости конденсаторов в режиме заданного тока аналогичны соответствующим схемам преобразователей сопротивления резисторов. Контролируемый конденсатор включается в цепь обратной связи усилителя $D2$ (рис. 4.3), в результате чего обеспечивается режим заданного переменного тока. Поскольку рассматриваемые схемы применяются в основном для больших значений емкостей, особое значение приобретает влияние переходных сопротивлений контактов. Пятипроводная схема существенно уменьшает погрешности, вызванные контактными соединениями.

Уравнение преобразования таких устройств имеет вид:

$$U_x = \frac{1}{2\pi f_{\Gamma} C_x R_2} K_m U_{\Gamma}. \quad (4.3)$$

Очевидно, что шкала напряжений U_x имеет обратную зависимость по отношению к емкости C_x , при программировании это следует учитывать. Отсутствие пропорциональности значений напряжения U_x и преобразуемой емкости является серьезным недостатком, ограничивающим использование таких преобразователей в АСКД. Кроме того, включение объекта контроля в цепь обратной связи уменьшает запас устойчивости преобразователя и в некоторых случаях может привести к режиму генерации.

Несмотря на перечисленные недостатки, преобразователи емкости в режиме заданного тока нашли применение в некоторых системах. Так, в установке LPA — 101 фирмы «ROBOTRON» используется импульсный метод преобразования больших значений емкостей в режиме заданного тока. Одна из возможных схем такого преобразователя показана на рис. 4.4.

В исходном состоянии ключ K_1 устанавливается триггером T в положение 1, при котором вход усилителя имеет нулевой потенциал. Конденсатор C_x разряжен и напряжение $U_0 = 0$.

В момент прихода импульса на вход S триггера T последний устанавливается в единичное состояние и начинается процесс преобразования. Ключ K_1 переводится в положение 2 и конденсатор заряжается постоянным током $I_C = U_1/R_2$. Начиная с момента времени $t_0 = 0$, напряжение на конденсаторе изменяется по закону, близкому к линейному

$$U_C(t) = \frac{U_1}{R_2 C_x} t.$$

В момент равенства напряжений $U_C(t_x)$ и U_2 срабатывает компаратор K и переводит триггер в исходное нулевое состояние. Длительность интервала времени t_x пребывания триггера T в единичном

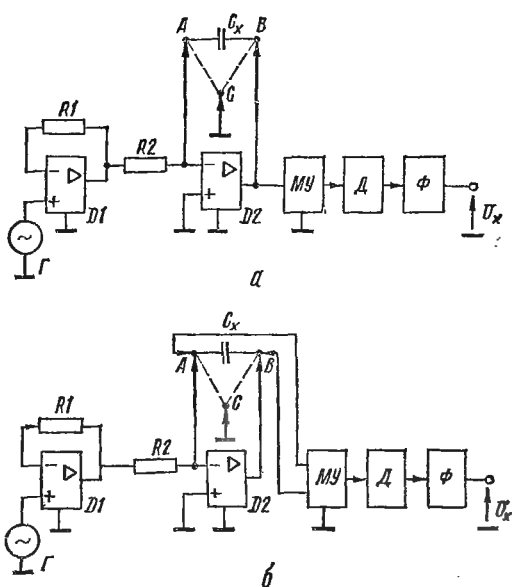


Рис. 4.3. Преобразователи емкости в режиме заданного тока:

а — трехпроводная схема; б — пятипроводная схема.

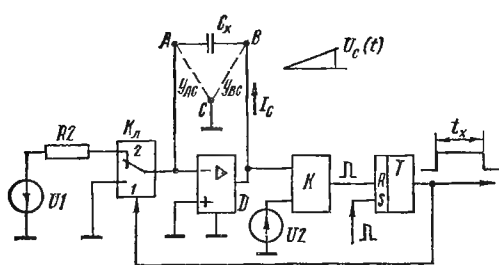


Рис. 4.4. Импульсный преобразователь емкости.

состоянии пропорционально значению преобразуемой емкости C_x .

$$t_x = \frac{U_2}{U_1} R_2 C_x. \quad (4.4)$$

Интервал t_x заполняется импульсами стандартной частоты и легко преобразуется в цифровой эквивалент.

Достоинством рассматриваемого способа преобразования является отсутствие демодулятора и фильтра и, следовательно, повышенное быстродействие. При этом сохраняются основные преимущества измерительных цепей с операционными усилителями, в частности, независимость результатов преобразования от значений шунтирующих проводимостей y_{AC} и y_{BC} .

ПАРАЛЛЕЛЬНОЕ СОЕДИНЕНИЕ ЭЛЕМЕНТОВ

В реальных условиях производства часто встречаются объекты контроля, содержащие параллельные соединения конденсаторов и резисторов. Такое соединение конденсатора и резистора показано, например, на рис. 4.2 (резистор R_x изображен штрихом).

Значение сопротивления резистора R_x можно проконтролировать на постоянном токе независимо от конденсатора C_x . Однако при контроле емкости конденсатора на переменном токе наличие шунтирующего сопротивления может привести к возникновению дополнительных погрешностей. Значения погрешностей существенно зависят от способа детектирования переменного напряжения на выходе масштабирующего усилителя МУ.

Оценим погрешность преобразования при амплитудном детектировании.

Значение постоянного напряжения U_x на выходе преобразователя пропорционально амплитудному значению переменного напряжения U_m на выходе усилителя D2:

$$U_x = K_M U_m.$$

С учетом шунтирующего сопротивления R_x уравнение преобразования (4.1) примет вид

$$U'_x = 2\pi f_{\Gamma} C_x R_2 K_M U_{\Gamma} \sqrt{\frac{1}{1 + (2\pi f_{\Gamma} R_x C_x)^2}}. \quad (4.5)$$

Относительная погрешность преобразования

$$\delta_c \% = \frac{U'_x - U_x}{U_x} 100 \% \approx \frac{1,26}{f_{\Gamma}^2 R_x^2 C_x^2}. \quad (4.6)$$

Например, при контроле в пятом поддиапазоне (табл. 4.1) при частоте $f_{\Gamma} = 1,59$ кГц для емкости $C_x = 1$ мкФ, зашунтированной сопротивлением $R_x = 1$ кОм, получим погрешность преобразования $\delta_c = 0,498$ %.

Контроль этих элементов в шестом поддиапазоне при частоте 159 Гц приведет к погрешности, равной почти 50 %. Для снижения погрешности от влияния шунтирующего сопротивления следует при амплитудном способе детектирования всеми возможными средствами повысить частоту f_{Γ} тестирующего синусоидального напряжения. Это ограничивает возможности преобразователей емкости с амплитудными детекторами. Однако имеется ряд систем, содержащих преобразователи полного значения сопротивления переменному току. Примером такого преобразователя является анализатор полного сопротивления ТК-7151 (Marsconi Inst.).

Синхронное детектирование осуществляется с помощью ключей, коммутируемых синфазно с опорным периодическим напряжением. Сопротивления открытого и закрытого ключа не зависят от значений коммутируемого напряжения, поэтому синхронные детекторы — это линейные электрические цепи с периодически изменяющимися параметрами.

На рис. 4.5 изображена схема двухканального синхронного детектора с масштабирующими усилителями, на входы которых поступает напряжение

$$U_m(t) = U_m \sin(\omega t + \varphi),$$

сдвинутое по фазе на угол φ по отношению к напряжению генератора

$$U_{\Gamma}(x) = U_{\Gamma} \sin \omega t.$$

Напряжение $U_m(t)$ может быть представлено в виде суммы двух составляющих

$$U_m(t) = U_m \cos \varphi \sin \omega t + U_m \sin \varphi \cos \omega t,$$

где $U_m \cos \varphi = \frac{R_2}{R_x} U_{\Gamma}$ и $U_m \sin \varphi = 2\pi f_{\Gamma} C_x R_2 U_{\Gamma} \cos \omega t$ представляют составляющие, обусловленные соответственно активной и емкостной проводимостями. На управляющие входы синхронных детекторов подаются два напряжения, образующие два вектора коммутации

$$U_{k1}(t) = U_{\Gamma} \sin \omega t \text{ и } U_{k2}(t) = U_{\Gamma} \cos \omega t. \quad (4.7)$$

Первое напряжение синфазно с напряжением генератора $U_{\Gamma}(t)$, а второе сдвинуто по отношению к нему по фазе на угол 90° . Комму-

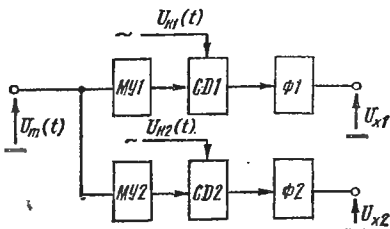


Рис. 4.5. Двухканальный синхронный детектор.

тирующие напряжения $U_{к1}$ и $U_{к2}(t)$ изменяют коэффициенты преобразования соответствующих синхронных детекторов. С учетом масштабирующих усилителей коэффициенты преобразования в каналах

$$K_1(t) = K_{m1} \operatorname{sign} U_{к1}(t); \quad K_2(t) = K_{m2} \operatorname{sign} U_{к2}(t).$$

Фильтры $\Phi 1$ и $\Phi 2$ являются фильтрами нижних частот, выделяющими постоянные составляющие U_{x1} и U_{x2} напряжений на выходах синхронных детекторов

$$U_{x1} = \frac{1}{2\pi} \int_0^{2\pi} U_m(t) K_1(t) d\omega t; \quad U_{x2} = \frac{1}{2\pi} \int_0^{2\pi} U_m(t) K_2(t) d\omega t. \quad (4.8)$$

После подстановки и интегрирования получим

$$U_{x1} = \frac{2}{\pi} \frac{R_2}{R_x} K_{m1} U_{\Gamma}; \quad U_{x2} = \frac{2}{\pi} 2\pi f_{\Gamma} C_x R_2 K_{m2} U_{\Gamma}. \quad (4.9)$$

Напряжение U_{x1} на выходе первого канала пропорционально проводимости шунтирующего резистора, а напряжение U_{x2} пропорционально значению емкости C_x и не зависит от сопротивления R_x . Следовательно, синхронное детектирование обеспечивает раздельное, независимое преобразование параметров параллельно включенных резистора и конденсатора.

Сравнивая U_{x2} и U_x из выражений (4.9) и (4.1) убеждаемся, что при одинаковых значениях коэффициентов ($K_{x1} = K_{m2}$) чувствительность канала преобразования емкости C_x при синхронном детектировании получается несколько меньше, чем при амплитудном (есть коэффициент $2/\pi \approx 0,636$). Уменьшение происходит потому, что при амплитудном детектировании U_x пропорционально амплитудному значению, а при синхронном детектировании — среднему значению, которое для сигналов синусоидальной формы всегда меньше амплитудного.

Взаимная независимость каналов преобразования R_x и C_x при синхронном детектировании справедлива лишь при точном соответствии фаз векторов коммутации $U_{к1}(t)$ и $U_{к2}(t)$ соотношению (4.7), т. е. вектор $U_{к1}(t)$ должен быть синфазен с активной, а вектор $U_{к2}(t)$ — с реактивной составляющими напряжения $U_m(t)$.

На практике векторы коммутации имеют некоторые фазовые сдвиги по отношению к идеальным. Это приводит к возникновению дополнительных погрешностей преобразования. Оценим эти погрешности.

Допустим, что вектор коммутации $U_{к1}(t)$ в канале преобразования сопротивления сдвинут по фазе по отношению к идеальному

(4.7) на угол α_R

$$U_{\kappa 1}(t) = U_{\Gamma} \sin(\omega t + \alpha_R). \quad (4.10)$$

Соответственно сдвинется во времени и функция коммутации $K_1(t)$. На рис. 4.6 показан сдвиг функции $K_1(t)$ по отношению к активной и реактивной составляющим напряжения $U_m(t)$.

Произведя интегрирование, в соответствии с формулой (4.8) получим для канала сопротивления R_x

$$U'_{x1} = \frac{2}{\pi} \frac{R_2}{R_x} K_{M1} U_{\Gamma} \cos \alpha_R + \frac{2}{\pi} 2\pi f_{\Gamma} C_x R_2 K_{M1} U_{\Gamma} \sin \alpha_R. \quad (4.11)$$

В отличие от U_{x1} напряжение U'_{x1} в канале преобразования сопротивления теперь зависит и от емкости C_x .

Аналогичное соотношение получим для напряжения U'_{x2} канала преобразования емкости C_x , если примем, что вектор коммутации $U_{\kappa 2}(t)$ сдвинут по фазе по отношению к идеальному (4.7) на угол α_G

$$\begin{aligned} U'_{x2} &= \frac{2}{\pi} \frac{R_2}{R_x} \times \\ &\times K_{M2} U_{\Gamma} \sin \alpha_C + \\ &\times \frac{2}{\pi} f_{\Gamma} C_x R_2 K_{M2} U_{\Gamma} \cos \alpha_C. \end{aligned} \quad (4.12)$$

Для малых значений углов α_R и α_G относительные погрешности преобразования по каналу сопротивления и емкостному каналу соответственно определяются соотношением

$$\begin{aligned} \delta'_R &= 2\pi f_{\Gamma} C_x R_x \sin \alpha_R 100 \% ; \\ \delta'_C &= \frac{1}{2\pi f_{\Gamma} C_x R_x} \sin \alpha_C 100 \%. \end{aligned} \quad (4.13)$$

Следует заметить, что значения углов α_R и α_C на практике существенно различаются. Напряжение $U_{\kappa 1}(t)$ вектора коммутации (4.7) является, по существу, напряжением генератора Γ тестирующего сигнала, и следовательно, совпадает с ним по фазе (угол $\alpha_R = 0$). Напряжение $U_{\kappa 2}(t)$, напротив, должно быть сдвинуто на 90° по отношению к напряжению генератора Γ . Сдвиг напряжения $U_{\kappa 2}(t)$ осуществляется от специального фазовращатель-

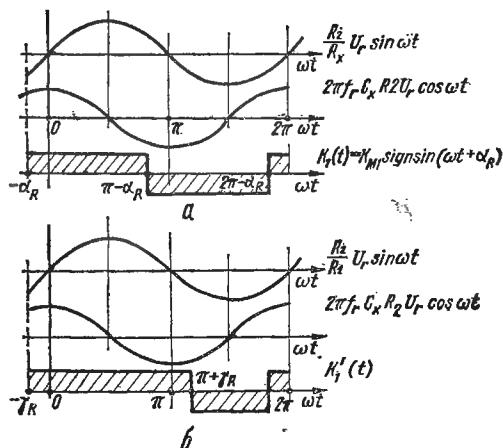


Рис. 4.6. Временные диаграммы коммутации: а — фазовые погрешности вектора коммутации; б — погрешности формирования вектора коммутации.

ного устройства, которое должно формировать сдвинутые на 90° напряжения в широком диапазоне частот. Следовательно, угол α_0 представляет угловую погрешность фазовращателя, которая в широком диапазоне частот может достигать нескольких градусов. Обычно на каждом из частотных поддиапазонов преобразования емкостей фазовращающее устройство настраивается отдельно.

Оценим, например, погрешность преобразования емкости $C_x = 1$ мкФ в частотном диапазоне $f_r = 159$ Гц. Емкость зашунтирована резистором, имеющим сопротивление $R_x = 1$ кОм. Погрешность настройки фазовращателя — угол $\alpha_0 = 1,0^\circ$. Погрешность $\delta'_c = 1,74\%$. Погрешность, составляющая $1,74\%$, находится в допустимых для АСКД пределах. Напомним, что в аналогичных условиях погрешность при амплитудном детектировании (4.6) приблизительно равнялась 50% .

Функции коммутации $K_1(t)$ и $K_2(t)$ обычно формируются из напряжений $U_{\kappa 1}(t)$ и $U_{\kappa 2}(t)$ синусоидальной формы (4.7). Каждое из этих напряжений после усиления и ограничения по амплитуде подается на входы соответствующего компаратора, которые формируют функции $K_1(t)$ и $K_2(t)$. В идеальном случае моменты перехода через нулевые значения для функций $K_1(t)$ и $U_{\kappa 1}(t)$, а также $K_2(t)$ и $U_{\kappa 2}(t)$ соответственно совпадают. Однако наличие порогов срабатывания в компараторах, несимметричности ограничения приводит к смещению моментов перехода через нулевые значения для реальных функций $K'_1(t)$ и $K'_2(t)$ по отношению к идеальным. Такое смещение на угол γ_R показано для $K'_1(t)$ на рис. 4.6, б. Оно заключается в том, что оба полупериода функции $K'_1(t)$ имеют различную длительность (положительный полупериод имеет длительность $\pi + 2\gamma_R$ угловых единиц, а отрицательный $\pi - 2\gamma_R$ единиц; общий период остается неизменным).

Произведя интегрирование, в соответствии с выражением (4.8) получим

$$U''_{x1} = \frac{2}{\pi} \frac{R_2}{R_x} K_{m1} U_\Gamma \cos \gamma_R. \quad (4.14)$$

Аналогично для канала преобразования емкости C_x , имеющего погрешность формирования γ_0 , получим

$$U''_{x2} = \frac{2}{\pi} 2\pi f_r C_x R_2 K_{m2} U_\Gamma \cos \gamma_0. \quad (4.15)$$

Погрешности γ_R и γ_0 не нарушают взаимной независимости каналов преобразования (напряжение U''_{x1} не зависит от C_x , а напряжение U''_{x2} от R_x).

Относительные погрешности преобразования определяются соотношениями

$$\delta''_R \% = (1 - \cos \gamma_R) 100 \% ; \quad (4.16)$$

$$\delta''_0 \% = (1 - \cos \gamma_0) 100 \% .$$

Углы γ_R и γ_C имеют обычно одинаковый порядок и не превосходят десятых долей градуса. Так, например, для значений $\gamma_C = 0,1^\circ$ погрешность, вычисленная по формуле (4.16), не превышает 0,0152 %, т. е. является пренебрежимо малой.

ОПРЕДЕЛЕНИЕ ПРАВИЛЬНОСТИ ОРИЕНТАЦИИ ЭЛЕКТРОЛИТИЧЕСКОГО КОНДЕНСАТОРА

Правильность установки полярности электролитических конденсаторов проверяется по схеме рис. 3.4 в режиме заданного постоянного напряжения. Проверяемый конденсатор подключается к зажимам A и B измерительного преобразователя (вместо проводимости G_x).

Значение тестирующего постоянного напряжения выбирается, например, порядка 1 В, что намного превышает ЭДС E_0 поляризации конденсатора. Проводится два измерения: первое — при подаче на зажимы конденсатора постоянного напряжения U_1 с полярностью, соответствующей полярности конденсатора; второе — при обратной полярности подключения конденсатора

В случае правильной ориентации электролитического конденсатора напряжение U_x на выходе преобразователя после завершения переходного процесса определяется значением проводимости g_1

$$U'_x = \frac{R_2 R_5}{R_4} E g_1.$$

При подключении конденсатора с обратной полярностью напряжение на выходе преобразователя определится уже суммарным значением проводимости

$$U''_x = \frac{R_2 R_5}{R_4} E (g_1 + g_2).$$

Поскольку значение g_2 намного превышает g_1 , при обратной полярности включения конденсатора напряжение U''_x будет превышать напряжение U'_x .

Необходимо отметить, что после завершения процесса преобразования конденсатор окажется заряженным до напряжения E . Для устранения влияния заряда конденсатора на последующие измерения необходимо разрядить конденсатор, подав на вход усилителя $D1$ нулевой потенциал.

На схеме элементом СДФ условно обозначены рассмотренные ранее (рис. 4.5) синхронные детекторы с масштабировующими усилителями и фильтрами.

После синхронного детектирования и фильтрации получим постоянные напряжения U_{x1} и U_{x2}

$$U_{x1} = \frac{2}{\pi} \frac{R_x(f_{\Gamma})}{R_2} K_{m1} U_{\Gamma}; \quad (4.18)$$

$$U_{x2} = \frac{2}{\pi} \frac{2\pi f_{\Gamma} L_x}{R_2} K_{m2} U_{\Gamma}.$$

Значение напряжения U_{x1} пропорционально активному сопротивлению $R_x(f_{\Gamma})$, включающему в себя сопротивление потерь в сердечнике катушки индуктивности и сопротивление обмотки. Напряжение U_{x2} пропорционально индуктивности L_x и также зависит от частоты f_{Γ} .

Если катушка индуктивности соединена с другими элементами, смонтированными на печатной плате, то соответствующей коммутацией схему можно привести к виду треугольника. Шунтирующее действие проводимостей y_{AC} и y_{BC} устраняется подключением к точке C выхода дополнительного повторителя напряжения (усилитель $D3$, изображенный штрихом). Потенциалы точек A и C совпадают, ток через проводимость y_{AC} отсутствует, и она не оказывает влияния на результат преобразования.

Режим заданного тока может быть создан включением катушки индуктивности в цепь обратной связи операционного усилителя (рис. 4.8). Уравнение преобразования для такой схемы включения полностью совпадает с выражением (4.18), однако дополнительный усилитель $D3$ при этом уже не требуется. Включение реактивного элемента в цепь обратной связи усилителя $D2$, в особенности в сочетании с возможными реактивностями в шунтирующих проводимостях y_{AC} и y_{BC} , уменьшает запас устойчивости и может привести к режиму генерации. Опасность потери устойчивости ограничивает применение указанной схемы в АСКД.

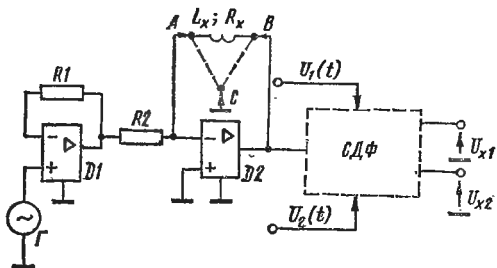


Рис. 4.8. Преобразование индуктивности с параллельной схемой замещения в режиме заданного напряжения.

В большинстве существующих АСКД преобразование параметров катушек индуктивностей проводится в режиме заданного напряжения [3; 12; 17; 24]. При этом используются параллельные схемы замещения. Значения эквивалентных параметров $L_{xэ}(\omega)$ и $R_{xэ}(\omega)$ параллельной схемы замещения определяются через соответствующие параметры L_x и $R_x(\omega)$ соотношениями

$$R_{xэ}(\omega) = R_x(\omega) \left(1 + \frac{\omega^2 L_x^2}{R_x^2(\omega)} \right);$$

$$L_{xэ}(\omega) = L_x \left(1 + \frac{R_x^2(\omega)}{\omega^2 L_x^2} \right).$$

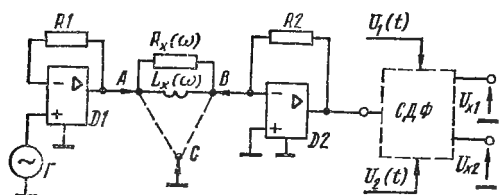


Рис. 4.9. Пример катушки индуктивности, зашунтированной резистором $R_{ш}$.

При параллельной схеме замещения функциями частоты является не только эквивалентное сопротивление $R_{xэ}(\omega)$, но и эквивалентная индуктивность $L_{xэ}(\omega)$.

Для катушек индуктивностей с потерями в диапазоне высоких частот влиянием сопротивления обмотки r_y можно пренебречь. Значения сопротивления $R_x(\omega)$ и коэффициента самоиндукции L_x при этом определяются соотношениями

$$R_x(\omega) \approx b_m \omega W_y^2; \quad L_x = g_m W_y^2, \quad (4.19)$$

где b_m — реактивная, g_m — активная составляющие магнитной проводимости сердечника; W_y — число витков катушки индуктивности.

С учетом соотношений (4.19) коэффициент самоиндукции $L_{xэ}(\omega)$ для параллельной схемы замещения в диапазоне повышенных частот окажется практически независимым от частоты

$$L_{xэ} \approx L_x (1 + b_m^2 / g_m^2). \quad (4.20)$$

Значения эквивалентных параметров $L_{xэ}(\omega)$ и $R_{xэ}(\omega)$ рассчитываются по заданным значениям параметров L_x и $R_x(\omega)$ и учитываются при программировании. Схема преобразователя параметров катушки индуктивности в режиме заданного напряжения приведена на рис. 4.9. Она аналогична схеме преобразования емкостей (см. рис. 4.2).

Значения напряжений U_{x1} и U_{x2} обратно пропорциональны соответствующим значениям $R_x(\omega)$ и $L_x(\omega)$:

$$U_{x1} = \frac{2}{\pi} \frac{R_2}{R_{x2}(f_\Gamma)} K_{M1} U_\Gamma;$$

$$U_{x2} = \frac{2}{\pi} \frac{R_2}{2\pi f_\Gamma L_{x2}(f_\Gamma)} K_{M2} U_\Gamma. \quad (4.21)$$

Рассмотренный способ преобразования легко учитывает резисторы, шунтирующие катушки индуктивностей. Такие резисторы невозможно проверить на постоянном токе, поскольку проверяемый резистор окажется включенным параллельно малому сопротивлению r_y обмотки катушки индуктивности.

Включение резисторов параллельно катушкам индуктивностей особенно распространено в высокочастотных радиотехнических контурах, для которых в диапазоне частот проверок потерями в сердечниках можно пренебречь.

На рис. 4.10 показана схема такого контура, в котором катушка индуктивности $L_x = 1,0$ мГн с сопротивлением обмотки $r_y = 1,0$ Ом зашунтирована резистором с сопротивлением $R_{ш} = 100$ Ом. Проверка проводится в диапазоне частот $f_\Gamma = 15,9$ кГц.

4.2. Поддиапазоны преобразования индуктивностей ($U_x = 10 \dots 100$ мВ)

Индуктивность L_x , Гн	f_Γ , Гц	R_2 , кОм	$(2/\pi) K_M$
--------------------------	-----------------	-------------	---------------

100—10	159	1	10
10—1,0	159	0,1	10
1,0—0,1	1590	0,1	10
$(10-1)^{-2}$	1590	0,1	1,0
$(10-1,0)^{-3}$	1590	0,010	1,0
$(0,1-1,0)^{-3}$	15 900	1	10
$(10-100)^{-6}$	15 900	0,1	10

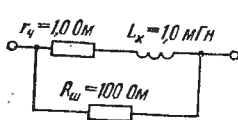


Рис. 4.10. Преобразование коэффициента трансформации.

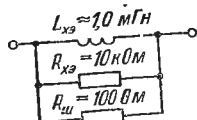


Рис. 4.11. Преобразование взаимной проводимости.

Значения параметров параллельной эквивалентной схемы замещения показаны на рис. 4.11.

$$R_{x2} = r_y \left(1 + \frac{(2\pi f_\Gamma L_x)^2}{r_y^2} \right) = 10 \text{ кОм.}$$

$$L_{x2} = L_x \left(1 + \frac{r_y^2}{(2\pi f_\Gamma L_x)^2} \right) = 1,0 \text{ мГн.}$$

Очевидно, что сопротивление $R_{ш} = 100$ Ом легко проверяется на фоне большого сопротивления $R_{x2} = 10$ кОм. В то же время при проверке на постоянном токе сопротивление $R_{ш}$ оказалось

бы зашунтировано весьма малым сопротивлением $r_y = 1,0$ Ом и проверка $R_{ш}$ была бы невозможной.

С целью обеспечения постоянства выходного напряжения U_{x2} в широком диапазоне изменения индуктивностей преобразование проводится в нескольких частотных поддиапазонах. В табл. 4.2

показано 7 таких поддиапазонов, обеспечивающих преобразование индуктивностей от 100 Гн до 10 мкГ. Индуктивности в пределах 10 мкГн — 1,0 мГн преобразуются по схеме (рис. 4.7) индуктивности, имеющие остальные значения — по схеме (рис. 4.9). Выходное напряжение U_{x2} преобразователя изменяется в пределах 0,1—0,01 В при значении напряжения $U_{\Gamma} = 0,1$ В.

4. ПРЕОБРАЗОВАНИЕ ПАРАМЕТРОВ ЭРЭ В ЦЕПЯХ С ПЕРИОДИЧЕСКИМИ ИМПУЛЬСНЫМИ СИГНАЛАМИ

Преобразователи параметров реактивных элементов большинства АСКД используют гармонические тестирующие сигналы. Однако создание высокостабильных генераторов сигналов синусоидальной формы сопряжено с рядом технических трудностей. Это касается генераторов, сдвинутых на 90° гармонических сигналов, необходимых для формирования векторов коммутации U_i и $U_2(t)$ при синхронном детектировании. Нарушение 90° сдвига этих напряжений в рабочем диапазоне частот приводит к возникновению уже рассмотренных нами погрешностей.

Поэтому интерес разработчиков постоянно привлекают способы преобразования параметров ЭРЭ с использованием импульсных сигналов.

Преобразователи параметров реактивных ЭРЭ могут при импульсном воздействии работать в переходном или в установившемся режимах. В первом случае выходными параметрами являются мгновенные или некоторые интегральные значения напряжений и токов переходного процесса. Работа в установившемся режиме обычно происходит в цепях с периодическими импульсными сигналами, а выходными параметрами служат интегральные значения сигналов, получаемые в результате синхронного детектирования в течение некоторой части периода.

Способы преобразования параметров ЭРЭ, основанные на анализе мгновенных значений сигналов переходных процессов, ввиду малой помехозащищенности оказываются не всегда пригодными для АСКД. Преобразователи, анализирующие интегральные значения периодических сигналов установившегося процесса, напротив, обладают высокой помехозащищенностью. Интегрирование в них проводится в течение нескольких периодов тестирующего импульсного сигнала, а интервал интегрирования может согласоваться с периодом напряжения сети питания. Это существенно уменьшает влияние сетевых помех на результат преобразования.

Периодические сигналы прямоугольной формы легко генерируются с помощью средств цифровой техники. Простейшим из них является симметричный прямоугольный сигнал с периодом $T = 1/f$:

$$x(t) = x_m \operatorname{sign} [\sin (2\pi f t + \varphi_0)], \quad \varphi_0 = 2\pi f t_0.$$

где t_0 — сдвиг сигнала во времени по отношению к началу отсчета.

На рис. 4.12, а показан сигнал $x_1(t) = x_m \operatorname{sign} (\sin 2\pi f t)$, для которого $\varphi_0 = 0$. Если фазовый угол φ_0 принять равным $\pi/2$, то получим симметричный прямоугольный сигнал $x_2(t) = x_m \operatorname{sign} (\cos 2\pi f t)$.

Функции сигналов $x_1(t)$ и $x_2(t)$ ортогональны, поскольку интеграл за период от их произведения равен нулю.

Интегрируя функцию $x(t)$ по времени, получим сигнал треугольной формы

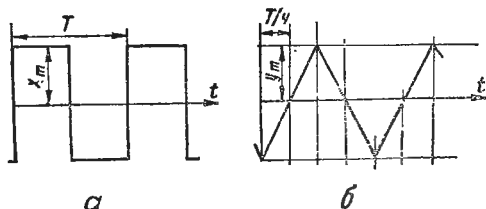


Рис. 4.12. Периодические импульсные сигналы.

$$y(t) = \int_{-\infty}^t x(t) dt. \quad (4.22)$$

Амплитудное значение y_m треугольного сигнала выражается через амплитудное значение x_m прямоугольного сигнала

$$y_m = x_m T/4 = x_m / 4f.$$

На рис. 4.12, б показан треугольный сигнал $y_1(t)$, получаемый интегрированием сигнала $x_1(t)$. Нетрудно убедиться, что функции этих сигналов также ортогональны.

Из выражения (4.22) следует справедливость обратного преобразования

$$x(t) = \frac{dy(t)}{dt},$$

т. е. сигнал $x(t)$ прямоугольной формы получается в результате дифференцированного треугольного сигнала $y(t)$ по времени.

Рассматриваемые импульсные сигналы могут применяться в качестве тестирующих воздействий при проверке ПУ, содержащих катушки индуктивности и конденсаторы. Периодичность сигналов и свойства ортогональности их функций позволяют использовать принцип синхронного детектирования, причем векторы коммутации легко формируются цифровыми методами.

На рис. 4.13 представлен ряд двухэлементных цепей, содержащих катушки индуктивности и конденсаторы. Здесь же показаны формы входных и выходных импульсных сигналов и приведены соотношения, определяющие амплитудные и средневывпрямленные значения выходных сигналов. Для сравнения приведены аналогичные соотношения, определяющие амплитудные и средневывпрямленные значения при гармоническом воздействии. Соотношения различаются лишь коэффициентами, значения которых легко учитываются в масштабирующих усилителях преобразователей.

Заметим, что функции сигналов, получающиеся в результате $(2n + 1)$ -кратного интегрирования сигнала прямоугольной формы ($n = 0, 1, 2, \dots$), ортогональны функциям, получающимся в результате $2n$ -кратного интегрирования. Так, например, параболическая функция, получающаяся при интегрировании сигнала треугольной формы, ортогональна треугольной функции и синфазна с прямоугольной функцией исходного сигнала. Сказанное легко объясняется тем, что разложение в ряд Фурье функции исходного прямоугольного сигнала содержит лишь синусоидальные составляющие, фазы которых после интегрирования сдвигаются на 90° , образуя ортогональную систему косинусоидальных составляющих. После повторного интегрирования вновь получается система синусоидальных функций. Каждое последующее интегрирование приводит к уменьшению амплитудных значений высших гармонических составляющих по сравнению с первой гармоникой. В этом смысле гармоническая форма сигнала может рассматриваться как предельная.

КОМПЕНСАЦИОННЫЕ ПРЕОБРАЗОВАТЕЛИ С ПЕРИОДИЧЕСКИМИ ИМПУЛЬСНЫМИ СИГНАЛАМИ

Структура преобразователей с периодическими сигналами треугольной и прямоугольной формы похожа на структуру рассмотренных ранее преобразователей. Основное различие заключается в наличии цифруправляемого генератора, формирующего квадратурные периодические сигналы треугольной и прямоугольной формы. Эти сигналы обеспечивают возможность использования способа компенсационного преобразования. На рис. 4.14 показана структурная схема компенсационного преобразователя проводимостей с использованием периодических импульсных сигналов. Цифруправляемый генератор (ЦУГ) генерирует стабилизированные квадратурные напряжения $U_T(t)$ и $U_n(t)$, которые через цифроаналоговые преобразователи (ЦАП₁ и ЦАП₂), инвертирующие усилители (D3 и D4) и образцовые резисторы $R_{к1}$ и $R_{к2}$, преобразуются в компенсирующие токи $I_{кт}(t)$ — треугольной формы и $I_{кп}(t)$ — прямоугольной формы. Треугольное напряжение $U_T(t)$ через повторитель D_1 поступает на вход элементов R_x и C_x . Ток $I_x(t)$ на выходе

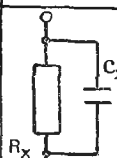
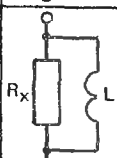
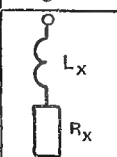
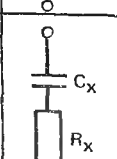
Режим	Входные сигналы		Схема ОК	Параметр	Выходные сигналы				
	Амплитуда	Форма			Форма	Амплитудное значение		Среднее значение	
						импульсный	гармонический	импульсный	гармонический
Заданного напряжения	U_m			R_x		$I_m = \frac{U_m}{R_x}$	$I_m = \frac{U_m}{R_x}$	$I_{cp} = \frac{U_m}{2R_x}$	$I_{cp} = \frac{2U_m}{\pi R_x}$
				C_x		$I_m = 4fC_x U_m$	$I_m = 2\pi f C_x U_m$	$I_{cp} = 4f C_x U_m$	$I_{cp} = 4f C_x U_m$
				R_x		$I_m = \frac{U_m}{R_x}$	$I_m = \frac{U_m}{R_x}$	$I_{cp} = \frac{U_m}{R_x}$	$I_{cp} = \frac{2U_m}{\pi R_x}$
				L_x		$I_m = \frac{U_m}{4fL_x}$	$I_m = \frac{U_m}{2\pi f L_x}$	$I_{cp} = \frac{U_m}{8fL_x}$	$I_{cp} = \frac{U_m}{\pi^2 f L_x}$
Заданного тока	I_m			R_x		$U_m = R_x I_m$	$U_m = R_x I_m$	$U_{cp} = \frac{R_x}{2} I_m$	$U_{cp} = \frac{2}{\pi} R_x I_m$
				L_x		$U_m = 4fL_x I_m$	$U_m = 2\pi f L_x I_m$	$U_{cp} = 4fL_x I_m$	$U_{cp} = 4fL_x I_m$
				R_x		$U_m = R_x I_m$	$U_m = R_x I_m$	$U_{cp} = R_x I_m$	$U_{cp} = \frac{2}{\pi} R_x I_m$
				C_x		$U_m = \frac{I_m}{4fC_x}$	$U_m = \frac{I_m}{2\pi f C_x}$	$U_{cp} = \frac{I_m}{8fC_x}$	$U_{cp} = \frac{I_m}{\pi^2 f C_x}$

Рис. 4.13. Тестирующие и выходные импульсные сигналы для двух элементарных цепей.

операционного усилителя D2 включает две составляющие, одна из которых $I_{KT}(t)$ имеет треугольную, а другая $I_{KN}(t)$ — прямоугольную форму:

$$I_x(t) = I_T(t) + I_n(t).$$

В отсутствие компенсирующих токов $I_{KT}(t)$ и $I_{KN}(t)$ напряжения U_{x1} и U_{x2} на выходах синхронных детекторов определяется соотношениями, аналогичными соотношениям (4.9):

$$U_{x1} = \frac{1}{2} \frac{R_2}{R_x} K_{M1} U_T; \quad U_{x2} = 4f_{\Gamma} C_x R_2 K_{M2} U_T, \quad (4.23)$$

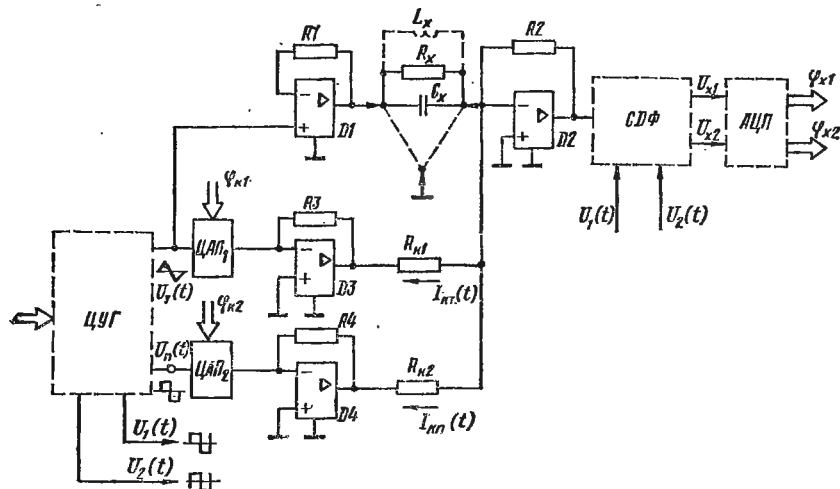


Рис. 4.14. Схема компенсационного преобразователя проводимостей в цифровой код.

где U_T — амплитудное значение сигнала $U_T(t)$.

Как следует из рис. 4.13, чувствительность по каналу преобразования сопротивления R_x для треугольного тестирующего сигнала оказалась несколько меньше, чем при гармоническом сигнале (4.9). Чувствительности по каналу емкости C_x одинаковы для сигналов обеих форм.

Если в цепи преобразования действуют компенсирующие токи I_{KT} и $I_{KN}(t)$, то их мгновенные значения пропорциональны коэффициентам деления Φ_{K1} и Φ_{K2} цифроаналоговых преобразователей ЦАП₁ и ЦАП₂:

$$I_{KT}(t) = \Phi_{K1} \frac{U_T(t)}{R_{K1}}; \quad I_{KN}(t) = \Phi_{K2} \frac{U_n(t)}{R_{K2}}.$$

При наличии компенсирующих токов на входе усилителя D2 действует разностный ток

$$\Delta I_x(t) = I_x(t) - I_{KT}(t) - I_{KN}(t).$$

Постоянные напряжения ΔU_{x1} и ΔU_{x2} на выходах СДФ пропорциональны соответственно средневывярпленным значениям треугольной и прямоугольной составляющих разностного тока $\Delta I_x(t)$:

$$\begin{aligned}\Delta U_{x1} &= \frac{1}{2} K_{m1} R_2 U_T \left(\frac{1}{R_x} - \frac{\Phi_{k1}}{R_{T1}} \right); \\ \Delta U_{x2} &= 4 K_{m2} R_2 f U_T \left(C_x - \frac{\Phi_{k2} U_{\Pi}}{4 f U_T R_{k2}} \right).\end{aligned}\quad (4.24)$$

Естественно, что при нулевых значениях коэффициентов преобразования $\mathcal{C}АП_1$ и $\mathcal{C}АП_2$ ($\Phi_{k1} = \Phi_{k2} = 0$) соотношение (4.24) полностью совпадает с соотношением (4.23).

В состоянии равновесия ($\Delta U_{x1} = 0$; $\Delta U_{x2} = 0$):

$$\begin{aligned}\Phi_{k1} &= \frac{R_{T1}}{R_x}; \\ \Phi_{k2} &= 4 \frac{f U_T R_{k2}}{U_{\Pi}} C_x.\end{aligned}\quad (4.25)$$

Коды Φ_{k1} и Φ_{k2} коэффициентов деления цифроаналоговых преобразователей зависят, соответственно, от значений преобразуемых параметров R_x и C_x контролируемых ЭРЭ.

Приведение системы к равновесному состоянию осуществляется изменением кодов Φ_{k1} и Φ_{k2} , управляющих цифроаналоговыми преобразователями. Значения кодов Φ_{k1} и Φ_{k2} показывают степень отклонения от равновесия.

Возможно также использование устройства и в неравновесном режиме. Значения кодов Φ_{k1} и Φ_{k2} соответствуют номинальным значениям контролируемых параметров R_x и C_x . Коды Φ_{k1} и Φ_{k2} пропорциональны отклонениям значений R_x и C_x от номинальных. При этом существенно снижаются требования к СДФ и другим устройствам канала прямого преобразования.

Из соотношения (4.25) следует важный для практики вывод. Если амплитудное значение U_T напряжения треугольной формы изменяется обратно пропорционально частоте f_T , то результаты преобразования не зависят от частоты. Напряжение $U_T(t)$, амплитудное значение которого уменьшается пропорционально росту частоты, легко формируется из прямоугольного напряжения $U_{\Pi}(t)$ с помощью интегратора.

ДИАГНОСТИРОВАНИЕ ЦИФРОВЫХ УЗЛОВ РЭА

1. ПРОБЛЕМЫ ДИАГНОСТИРОВАНИЯ

Цифровые элементы с каждым годом приобретают все больший удельный вес в радиоэлектронной аппаратуре. Поэтому измерению параметров цифровых интегральных микросхем (ЦИС), а также их контролю и диагностированию в составе печатных узлов РЭА уделяется большое внимание [14; 17; 37; 38; 60; 71]. Вслед за развитием технологии производства ЦИС совершенствуются средства контроля и диагностирования цифровой аппаратуры. АСКД, применявшиеся при испытаниях цифровой аппаратуры малой интеграции, осуществляли в основном функциональную проверку. Для автоматической генерации диагностических тестов в них использовались методы логического моделирования. Однако уже с появлением ЦИС средней степени интеграции трудоемкость разработки диагностических программ возросла настолько, что стала сдерживать дальнейшее развитие средств контроля и диагностирования.

Диспропорция между уровнем технологии производства цифровой аппаратуры и уровнем средств ее проверки возросла еще значительно с появлением БИС.

Современный цифровой ПУ включает теперь микропроцессоры, запоминающие устройства, средства интерфейса с высокоимпедансными состояниями и т. д. Количество логических элементов в современном микропроцессоре превышает десятки тысяч. Повышается не только уровень интеграции ЦИС, но и относительное число БИС на данной плате. Значительное распространение получают запоминающие устройства (ЗУ). Стоимость хранения единицы информации с каждым годом экспоненциально уменьшается, а объем данных, размещаемых на одной печатной плате, возрастает, увеличивая трудности проверки. Эффективность процесса диагностирования ПУ с цифровыми БИС может быть значительно повышена, если наряду с функциональной проверкой осуществлять их внутрисхемную проверку.

Различают три вида дефектов ПУ, содержащих ЦИС: возникающие в результате неправильной сборки; обусловленные внутренними неисправностями ЦИС; возникающие в результате взаимного влияния других устройств.

Обнаружение дефектов сборки не представляет особых трудностей. Дефекты неправильной установки и неправильной ориентации ЦИС могут быть обнаружены обычными методами неповреждающего контроля при отсутствии напряжения питания ЦИС. Короткие замыкания и обрывы монтажа обнаруживаются методами «прозвонки».

Для обнаружения неправильного функционирования какого-

либо вывода ЦИС необходимо его испытать (перевести в состояние логической единицы и логического нуля) путем подачи серии тестирующих сигналов к доступным точкам печатной платы.

Для подачи и съема тестирующих сигналов используются внешние разъемы печатного узла; специальные контактирующие приспособления (контактроны, «клипсы»); направленные зонды напряжения и тока.

Через внешние разъемы проводится, в основном, функциональная проверка печатных узлов. Поиск дефектов с использованием внешнего разъема возможен лишь для плат, содержащих простейшие логические элементы. Диагностика сложных узлов на печатных платах, содержащих БИС, проводится с применением специальных контактирующих устройств, обеспечивающих достаточную электрическую «прозрачность» проверяемого ПУ. Однако даже при достаточном количестве контактирующих точек, проверка ПУ с БИС сопряжена с рядом специфических трудностей, обусловленных шинной организацией соединений.

Обычно к общим шинам ПУ подключается 4—5 компонентов. Дефект, обнаруженный на одной из линий шины, может быть следствием неисправности любого из этих компонентов, а также неисправности самой шины. Для двунаправленных шин неизвестно, является ли неправильный логический уровень причиной или следствием данного вида неисправности. Для ПУ, содержащих БИС, нужны средства, с помощью которых можно наиболее точно определить истинную причину дефекта. К таким средствам следует, прежде всего, отнести направленные токовые зонды. Принципы работы и методы поиска дефектов с использованием таких зондов будут рассмотрены в последующих разделах.

Обнаружение внутренних дефектов ЦИС возможно лишь при их всестороннем функциональном испытании.

Комбинационные устройства, содержащие простейшие логические компоненты, испытываются в соответствии с таблицей истинности этих компонентов. Для этого на входы печатного узла необходимо подать такую последовательность тестирующих сигналов, которая обеспечила бы полный набор комбинаций двоичных переменных на входах каждого из компонентов. Если схема подключения не обеспечивает автономную проверку каждой ЦИС, то требуемая последовательность импульсов может оказаться весьма значительной. Длина тестовых импульсных последовательностей непомерно возрастает при проверке узлов, содержащих БИС.

Единственным приемлемым способом обнаружения внутренних дефектов БИС является их автономная проверка в составе печатной платы. Например, минимальным приемочным испытанием ЗУ с произвольной выборкой является проведение двух операций записи-считывания для каждой из проверяемых ячеек (запись единицы и нуля). Минимальной процедурой испытаний микропроцессора

может быть выполнение каждой из команд с различными информационными словами. Подобные тестовые операции, являющиеся сами по себе простыми, требуют подачи последовательностей, содержащих сотни тысяч импульсов. Следовательно, обнаружение внутренних дефектов БИС зависит от эффективности средств программирования и отыскания требуемых тестовых последовательностей. Найденные тестовые последовательности необходимо хранить с минимальными затратами памяти и задавать АСКД.

Для обнаружения указанных дефектов требуется всестороннее функциональное испытание платы в условиях, близких к условиям ее нормальной работы. Помимо требований генерации длинных тестовых последовательностей возникают ограничения временного характера. Время испытания не должно выходить за определенные пределы, однако подача тестирующих импульсов должна теперь производиться при высоких частотах. Высокоскоростная проверка обеспечивает максимальное приближение к реальным условиям, при которых возникает взаимное влияние окружающих компонентов и узлов системы. Высокочастотная последовательность тестирующих импульсов должна быть сгенерирована без существенных искажений и подана на выводы проверяемой БИС. Особые требования по быстрдействию предъявляются к устройствам анализа откликов испытываемой БИС на тестирующие импульсные воздействия.

2. ПРИНЦИПЫ ДИАГНОСТИРОВАНИЯ ЦИФРОВЫХ УЗЛОВ НА ПЕЧАТНЫХ ПЛАТАХ

Весь процесс диагностирования цифровых ПУ целесообразно разделить на три этапа. Первый этап рассчитан на обнаружение дефектов монтажа и на выявление некоторых катастрофических отказов ЦИС. На втором этапе производится более детальное испытание с целью выявления внутренних дефектов БИС. Третий этап включает функциональные испытания, проводимые в реальном масштабе времени для выявления высокочастотных дефектов и взаимных влияний ЦИС.

ДИАГНОСТИРОВАНИЕ ОШИБОК МОНТАЖА И КАТАСТРОФИЧЕСКИХ ОТКАЗОВ ЦИС

Диагностирование на первом этапе начинается с проверки правильности топологии печатного монтажа. Определяется отсутствие обрывов и коротких замыканий между проводниками на печатной плате, отсутствие обрывов и коротких замыканий контактов ЦИС. Затем при отключенном напряжении питания проверяется соответствие установленных компонентов и правильность их ориентации. Проверка проводится при малых значениях тестирующих сигналов, обеспечивающих неповрежденный контроль. На этой стадии испы-

таний принципы диагностирования и способы подключения аналоговых и цифровых интегральных микросхем практически совпадают. При отсутствии перечисленных выше дефектов переходят ко второй стадии первого этапа диагностирования. Проверяется отсутствие катастрофических отказов ЦИС. На ПУ подаются номинальные значения питающих напряжений и проверяются следующие виды дефектов: отсутствие подачи питания к ЦИС; искажение логических уровней на входах; искажение логических уровней на выходах; фиксированное состояние «логическая единица»; фиксированное состояние «логический нуль»; отсутствие перехода в третье высокоимпедансное логическое состояние на шинах.

Исключение дефектов, обнаруженных на первой стадии диагностирования, значительно упрощает подготовку дальнейших программ и уменьшает возможность возникновения дополнительных отказов при подключении ЦИС к источникам питания.

Переключение проверяемой ЦИС в различные логические состояния возможно двумя способами: тестирующими сигналами с выходов соседних ЦИС, подключенных ко входам проверяемой интегральной схемы и тестирующими сигналами от специальных генераторов, подаваемыми непосредственно на входы проверяемой ЦИС.

О состоянии проверяемой ЦИС можно судить как по ее воздействию на соседние ЦИС, так и по результатам проверки сигналов непосредственно на ее выходных контактах. В первых случаях упрощается подключение печатной платы к АСКД, иногда можно ограничиться лишь подключением внешнего разъема. Однако при этом существенно усложняется подготовка диагностических программ.

Рассмотрим пример диагностирования дефекта на выходе элемента $B2$ ПУ, схема которого изображена на рис. 5.1. Тестирующие сигналы подаются и снимаются через внешний разъем. Предположим, что микросхема $B2$ имеет катастрофический отказ, заключающийся в том, что сигнал на ее выходе не зависит от состояния входа X_3 и остается тождественно равным логической единице ($B2 = 1$). Для простоты описания мы отождествляем наименование элемента с наименованием сигнала на его выходе. Диагностирование основано на методе активизации путей [51]. Вначале выбирается тест, выявляющий указанную неисправность. Этим тестом является $X_3 =$

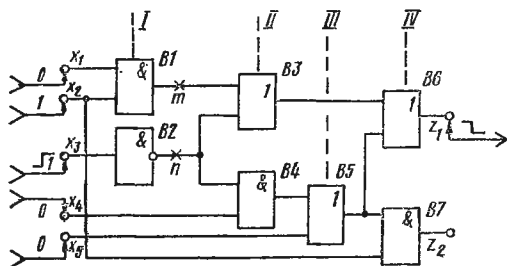


Рис. 5.1. Пример активизации пути.

$= 1$, тогда $B2 = 0$ при отсутствии неисправности и $B2 = 1$ при наличии неисправности. Затем (произвольно) выбирается путь $B3$, $B6$ от выхода $B2$ до выхода схемы $B6$. Необходимые условия активизации этого пути имеют следующий вид: $B1 = 0$ для микросхемы $B3$; $B5 = 0$ для микросхемы $B6$.

Теперь необходимо найти первичный набор входных сигналов, обеспечивающий выполнение перечисленных выше условий. Вектором данного набора входных сигналов является $\bar{X} = (0, 1, 1, 0, 0)$,

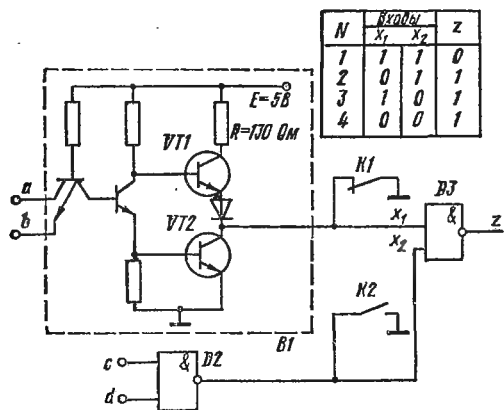


Рис. 5.2. Проверка элемента $B3$ заземлением входа.

показанный на рис. 5.1. При подаче на входы ПУ активизирующих сигналов, соответствующих вектору $\bar{X}$, обеспечивается равенство $B6 = B2$ и, следовательно, состояние $B2$ легко проверяется по состоянию выхода $B6$.

Методы активизации путей основаны на использовании понятия ранжирования проверяемых ЦИС. К ЦИС первого ранга относятся такие, все входы которых соединены с контактами

разъема и не имеют связей с выходами других микросхем, к ЦИС второго ранга — такие, входы которых связаны лишь с входными контактами разъема и выходами микросхем первого ранга и т. д.

Для схемы, изображенной на рис. 5.1, элементы $B1$ и $B2$ имеют первый ранг, а элементы $B6$ и $B7$ — четвертый ранг. Если выходы элементов старшего ранга соединить со входами элементов младшего ранга, то могут возникнуть цепи обратной связи, ограничивающие применение методов активизации путей.

Алгоритмы диагностирования значительно упрощаются при непосредственном доступе к контактам проверяемой ЦИС. Так, например, если с помощью подключающего устройства возможна проверка логического уровня непосредственно на выходе $B2$, то дефект $B2 = 1$ определяется простой подачей сигнала $X_3 = 1$ и не зависит от значений остальных входных сигналов.

Элемент $B2$ относится к первому рангу. Поэтому требуемое значение входного сигнала X_3 на его входе устанавливается непосредственно через контакты внешнего разъема. Для проверяемых элементов более высокого ранга, например, сигналы на входах элемента $B3$ определяются состоянием элементов $B1$ и $B2$. Даже при доступности точек m и n (рис. 5.1), произвольная установка

сигналов X_m и X_n без соответствующего изменения состояния элементов $B1$ и $B2$ не всегда оказывается возможной. Это, в частности, справедливо для элементов ТТЛ, схема соединений которых показана на рис. 5.2. Для полной функциональной проверки двухвходового элемента $B3$ необходимо реализовать на его входах набор тестов, показанный на рис. 5.2.

Допустим, что на входы микросхем $B1$ и $B2$ поданы нулевые логические уровни. Тогда на входах X_1 и X_2 элемента $B3$ установятся сигналы, соответствующие высокому логическому уровню (транзистор $VT1$ — открыт, транзистор $VT2$ — закрыт). При этом реализуется первый тестовый набор. Второй набор можно получить заземлением входа X_1 через ключ $K1$. В соответствии с принципом работы ТТЛ-элемента на выходе $B1$ установится потенциал логического нуля.

Аналогично можно реализовать третий и четвертый тестовые наборы.

Таким образом, заземляя в требуемой последовательности входы проверяемого элемента, которые связаны с выходами соседних элементов, можно реализовать любой тестовый набор. Однако это возможно лишь в том случае, если на выходах предыдущих элементов, связанных с проверяемым элементом, присутствует высокий логический уровень. Для элементов, реализованных в базисе «И—НЕ», указанное условие может быть достигнуто при заземлении выходов всех предыдущих элементов.

Могут встретиться случаи, когда из-за неисправности предыдущего элемента на его выходе невозможно установить уровень логической единицы. Этого можно избежать, если вначале проверять исправность элементов первого ранга. После их проверки и устранения неисправностей осуществляется переход к проверке второго ранга. Процесс повторяется, пока не будут проверены все элементы.

Переключение проверяемых ЦИС заземлением их входных контактов может привести к перегрузке предыдущих элементов, выходы которых связаны с заземляемыми входами. Из рис. 5.2 видно, что при замкнутом ключе $K1$ и открытом транзисторе $VT1$ по выходной цепи элемента $B2$ протекает ток короткого замыкания

$$I_{к.з} \approx \frac{E}{R} \approx 38 \text{ мА.}$$

Он является допустимым, однако длительное протекание его нежелательно. Необходимо ограничивать предельную длительность нахождения ЦИС в режиме короткого замыкания.

В некоторых системах для гарантии отсутствия повреждений ЦИС в процессе контроля они переключаются импульсными сигналами ограниченной энергии [70]. Генератор таких импульсов обеспечивает получение на входе проверяемой микросхемы сигнала

«логический 0» при высоком уровне на выходе предыдущей схемы, и сигнала «логическая 1» при низком уровне на выходе предыдущей ЦИС.

На рис. 5.3 показана принципиальная схема генератора тестирующих импульсов длительностью в сотые доли микросекунды. Такой длительности достаточно для переключения проверяемых микросхем. Однако энергия импульсов мала и не приводит к нарушению работоспособности предшествующих микросхем, логические уровни которых принудительно изменяются на обратные.

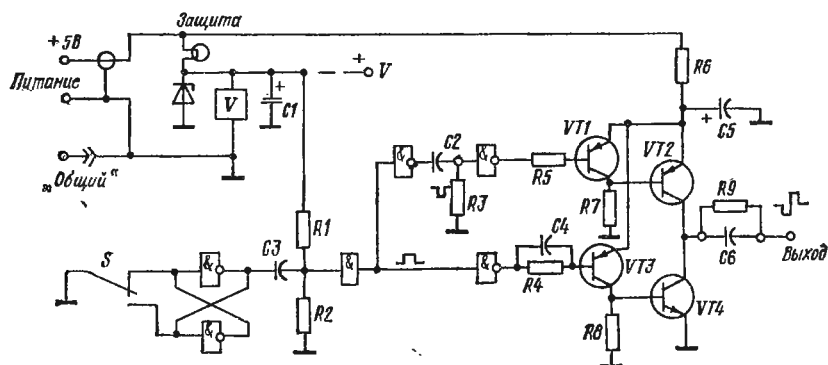


Рис. 5.3. Схема генератора наносекундных импульсов.

Следует заметить, что в момент поступления импульса, переводящего, например, выход $B1$ (рис. 5.2) из состояния логического нуля в состояние логической единицы ($U^{(1)} = 2,5$ В), от генератора через открытый транзистор $VT2$ потребляется значительный ток:

$$I_{\Gamma} = \frac{U^{(1)}}{R_0} = 500 \text{ мА},$$

где $U^{(1)}$ — напряжение, соответствующее уровню «логическая 1»; R_0 — сопротивление открытого транзистора $VT2$.

Для обеспечения требуемого значения управляющего тока генератор должен иметь низкоомный выход. Однако тестирующие импульсы генератора не могут переключить в противоположное состояние точку, непосредственно связанную с источником питания или «землей». Такие короткие замыкания легко обнаруживаются при совместном использовании генератора и пробника напряжения.

Возможность независимого тестирования интегральных микросхем исключает необходимость сложного анализа состояний остальной части схемы, окружающей тестируемый компонент. Это значительно упрощает процесс программирования и генерации программ по сравнению с функциональными испытаниями и методами активизации путей. Действительно, функциональные испытания ориентированы на одновременную проверку всей схемы ПУ, а рас-

смаатриваемая методика ориентирована на поочередную проверку отдельных элементов.

Проверка переключения ЦИС, установленных на печатных платах, включает три последовательные процедуры.

1. *Начальная установка.* Автоматическое диагностирование ПУ с ЦИС основано на сравнении ответных импульсных последовательностей с эталонными, полученными в результате моделирования или по заведомо исправном ПУ. Поскольку в начальный момент времени сигналы на линиях обратных связей ОД могут принимать произвольные значения, перед началом диагностирования нужно установить все элементы в исходное состояние. Эта процедура называется *начальной установкой*.

2. *Предварительная проверка.* Некоторые дефекты, такие как обрывы печатных проводников, короткие замыкания, фиксированные уровни на выходах логических микросхем, могут быть выявлены с помощью достаточно простых проверок. Предварительно могут проверяться также тактовые генераторы. Такие предварительные проверки обеспечивают более точное диагностирование при меньших затратах на подготовку диагностических программ.

3. *Основная диагностическая программа.* Целью главной диагностической процедуры является выполнение функциональных испытаний всех выводов компонентов при их переключении в высокие и низкие логические состояния. Не предпринимается никаких попыток проведения всесторонних функциональных испытаний ЦИС высокого уровня интеграции и ЗУ. Процедура заключается только в переключении всех выводов этих компонентов в состояние логического нуля и логической единицы. Это часто оказывается возможным выполнить с помощью очень ограниченного числа команд. Поскольку процедура не предусматривает всесторонней проверки на функционирование, реализующие ее программы оказываются сравнительно простыми. Программа хранит лишь последовательности входных тестирующих импульсов. Ответные сигналы сравниваются с запрограммированными для годного ПУ эталонными уровнями.

ФУНКЦИОНАЛЬНАЯ ПРОВЕРКА ПУ, СОДЕРЖАЩИХ БИС

Функциональная проверка проводится при номинальных значениях напряжения питания. В процессе функциональной проверки обнаруживаются внутренние дефекты компонентов БИС и дефекты, вызванные взаимным влиянием компонентов.

После окончания внутрисхемной проверки известно, что все внутренние соединения ПУ находятся в исправном состоянии, что все микросхемы с малым уровнем интеграции функционируют нормально и что компоненты БИС, по крайней мере, способны изменять состояние своих выходов с высокого на низкое и обратно.

Теперь можно перейти к более детальной проверке микропроцессорных устройств и ЗУ. Для статической ЗУ эта проверка может выполняться на низкой частоте, для ЗУ с произвольной выборкой минимальной процедурой проверки является запись и считывание «1» и «0» с каждой ячейки. Более сложные проверки, рассчитанные на выявление дублирования, взаимные влияния ячеек и другие следует проводить лишь в случае, если существуют разумные основания для дополнительных затрат времени на проведение таких проверок. Последовательности импульсов для таких проверок могут легко программироваться на языках высокого уровня, а эффективные средства сжатия тестов позволяют уменьшить объемы памяти для их хранения. Возможность эффективного сжатия тестов следует из чрезвычайной упорядоченности процедур проверки БИС.

Лучшим методом, позволяющим выявить дефекты от взаимного влияния элементов, расположенных на печатной плате, является проверка в режимах, аналогичных тем, которые будут в реальной системе. Проверка в режиме, близком к номинальному, требует наличия специальной высокоскоростной аппаратуры. Эта аппаратура получила название системы высокоскоростного тестирования (FAST—TEST) [68].

Узлы на печатных платах с БИС часто содержат комплектные микропроцессорные системы, включая процессоры, ПЗУ и ОЗУ, генераторы тактовых сигналов, порты ввода-вывода. Такие узлы могут проверяться с полным прогоном микропрограмм при весьма малой помощи со стороны АСКД. Если какие-то элементы на плате отсутствуют, АСКД должна взять на себя функции их моделирования. Так, например, если на плате отсутствует микропроцессор, диагностическая программа должна генерировать все необходимые последовательности импульсов, а также управляющие импульсы, обеспечивающие нормальное функционирование проверяемого узла на печатной плате. Если на плате есть микропроцессор, то возможно его использование при функциональной проверке остальных узлов. При этом условия проверки окажутся весьма близкими к реальным. Здесь особенно проявляются требования к высокому быстродействию системы диагностирования. Система должна в реальном масштабе времени воспринимать, генерировать и обрабатывать весьма высокочастотные сигналы. Если на плате имеются средства, способные установить микропроцессор в режим ожидания, то, получив определенную «порцию» информации, система может приступить к ее обработке в замедленном режиме. В таком же замедленном режиме может быть подготовлена и записана в память следующая тестовая последовательность. Однако ее передача на печатный узел все же должна осуществляться в реальном высокочастотном темпе. После завершения передачи тестовой последовательности система проверяет лишь окончательное состояние компонентов испытываемого узла на печатный узел.

Такой режим значительно затрудняет диагностирование дефектов БИС, проявившихся в процессе подачи очередной «порции» тестирующих импульсов. Для их отыскания следует в оперативной памяти на проверяемой плате хранить все промежуточные слова состояния микропроцессора с целью их последующего анализа при обнаружении неправильного функционирования объекта контроля.

Сказанное еще раз подтверждает целесообразность применения систем высокоскоростного тестирования, в которых подача тестирующих сигналов и получение результатов на каждом шаге происходит в режиме работы ПУ, близком к номинальному.

3. АППАРАТУРА ВЫСОКОСКОРОСТНОГО ТЕСТИРОВАНИЯ БИС

Стандартная диагностическая аппаратура обеспечивает внутрисхемную проверку и функциональное тестирование, выявляющие 90—95 % всех дефектов. Остальные 5 % дефектов можно определить лишь с использованием аппаратуры высокоскоростного тестирования (АВТ), которая обеспечивает все основные виды тестирования ПУ, содержащих БИС. Кроме того, она позволяет на большой скорости (с частотой тестирующих сигналов 2 МГц) проверять такие параметры, как задержки, фронты сигналов, выявлять дефекты, вызванные взаимным влиянием микросхем.

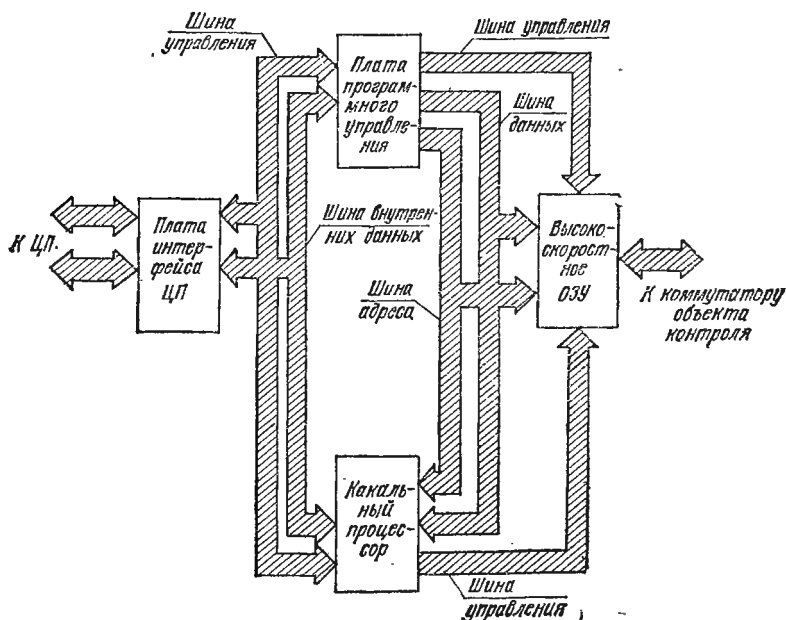


Рис. 5.4. Структурная схема АВТ.

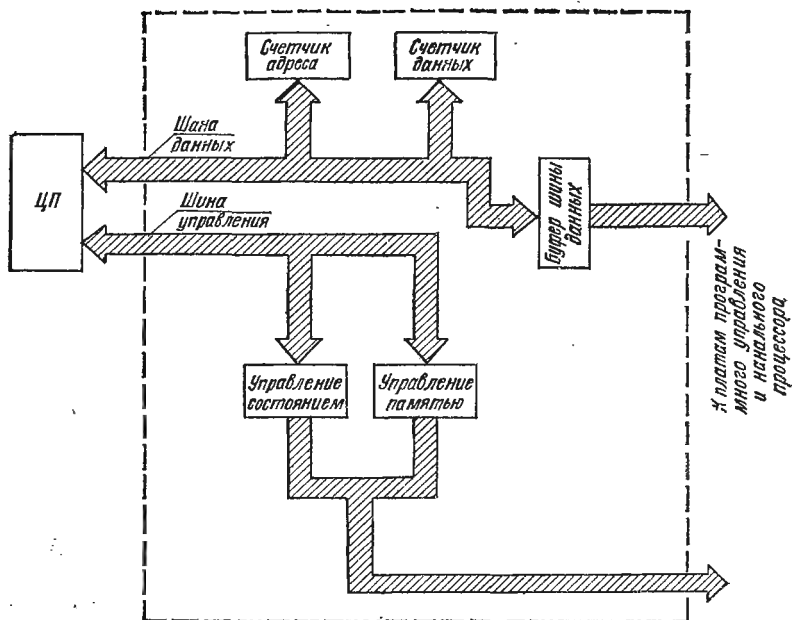


Рис. 5.5. Плата интерфейса ЦП.

Одна из первых модификаций АВТ использована в автоматизированной системе МВ-3333 фирмы «MEMBRAIN» [68]. Рассмотрим основные принципы организации и структуру АВТ на примере этой системы. Она включает 4 основных узла (рис. 5.4): плату интерфейса системного процессора; плату программного управления; плату канального процессора; плату высокоскоростной оперативной памяти, состоящей из 5 секций по 1024 бит.

Аппаратура выполнена в модульном исполнении, обеспечивающем возможность ее автономного использования в других системах.

Интерфейс процессора высокоскоростного тестирования обеспечивает прямую связь между центральным процессором и АВТ. Эта плата не только выполняет обычные функции передачи данных, но и обеспечивает управление прямым доступом в памяти АВТ.

Возможность управлять прямым доступом к памяти позволяет передавать данные непосредственно как в центральный и канальный процессоры, так и в оперативную память АВТ. Быстродействующая оперативная память обеспечивает характеристики, необходимые при записи и извлечении тестовых воздействий, записи и извлечения результатов тестирования в реальном масштабе времени.

Плата интерфейса содержит следующие основные элементы (рис. 5.5): счетчик адреса; счетчик слов данных; буфер шины дан-

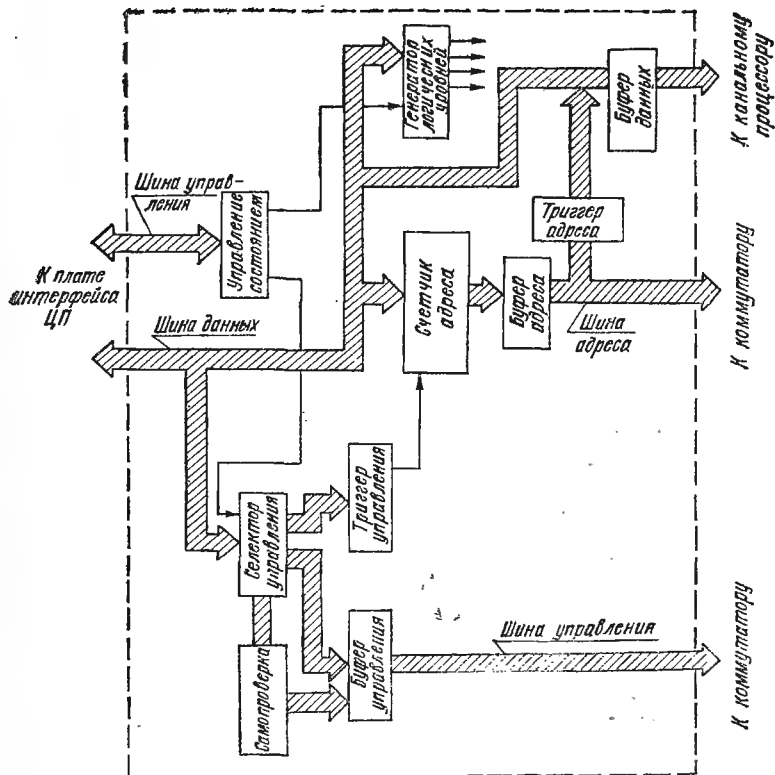


Рис. 5.6. Плата высокоскоростного программного управления.

ных; устройство управления прямым доступом к памяти; устройство контроля и управления состоянием системы.

Плата высокоскоростного программного управления (рис. 5.6) выполняет различные функции. Главные из них: установка режимов тестирования; передача данных на каналный процессор и каналную память; коммутирование данных каналного процессора и памяти; обеспечение самоконтроля каналов быстрого тестирования; обеспечение приема и передачи с элементов, имеющих различные уровни логических сигналов.

Плата высокоскоростного программного управления обеспечивает эффективный обмен между центральным и каналным процессорами за счет прямого доступа к памяти и 16-разрядной структуры шин данных. Эта комбинация обеспечивает быструю смену и считывание данных из оперативной памяти.

Возможность комплексной самопроверки всегда важна для АСКД как перед началом работы, так и в процессе ее эксплуатации. Обычно

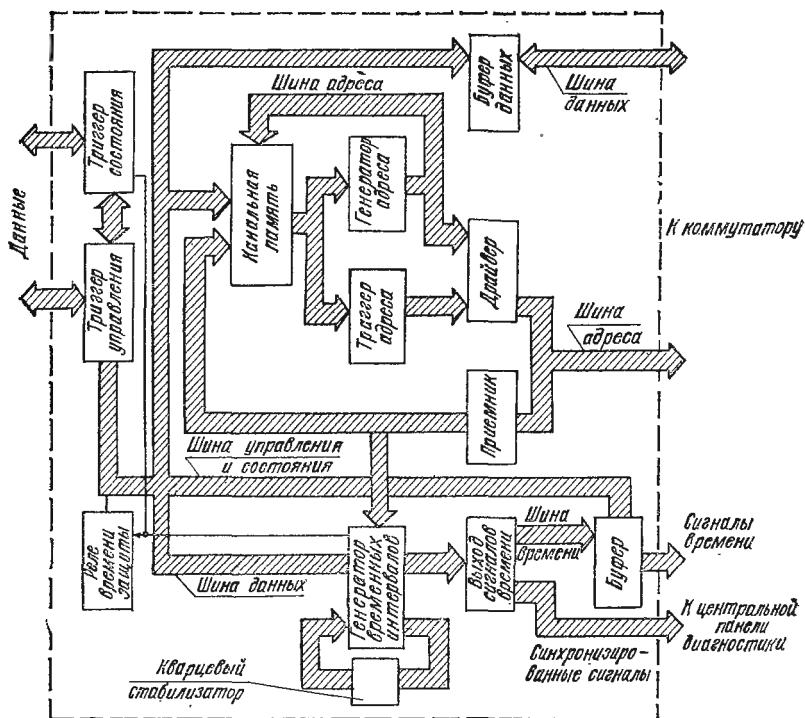


Рис. 5.7. Плата канального процессора.

Из-за недостатка времени в системах проводится лишь частичная проверка. Вследствие высокой скорости работы АВТ обеспечивает полную проверку оборудования за время, которое раньше тратилось на частичную проверку. Основные функции комплексной самопроверки включены в плату высокоскоростного программного управления и обеспечивают возможность быстрой и надежной проверки технического состояния аппаратурных средств.

Плата программного управления включает следующие элементы: регистры состояния и управления; генератор логических уровней; буфер шин данных; триггер адреса; буфер адреса; счетчик адреса; селектор функций управления; буфер шины управления; триггер функционального управления; устройства самопроверки.

Плата канального процессора (рис. 5.7) обеспечивает возможность использования микропроцессора для управления высокоскоростной памятью. В устройстве используется схема включения процессора, обеспечивающая широкие возможности приема и передачи данных при управлении памятью. Канальный процессор организует также сжатие данных при их записи в память, что при

ограниченном объеме памяти позволяет получить информацию для достаточно детального тестирования БИС. Сжатие данных осуществляется благодаря использованию оперативной памяти с возможностью побитового изменения данных (CBRO — Chang Bit RAM Operation).

Канальный процессор обеспечивает возможности условного и безусловного диагностирования благодаря использованию подпрограмм и системы прерываний с глубиной, равной 5; использованию циклов; использованию условного и безусловного обращения к подпрограммам или группам различных данных. Процессор предусматривает индикацию данных.

В дополнение к широким возможностям управления коммутацией канальный процессор обеспечивает также программируемые высокоскоростные сигналы временной синхронизации, необходимые для управления тестированием и измерением ответных сигналов в реальном масштабе времени. Одновременно здесь же генерируются дополнительные сигналы, необходимые при отладке программы. Эти сигналы могут быть запрограммированы с пульта управления.

Программируемые стробы тестирования и измерения формируются процессором от генератора 20 МГц с кварцевой стабилизацией частоты. Частота поступления тестирующих стробов программируется в четырех диапазонах от 1 кГц до 2 МГц, с разрешением 50 нс. Строб замера программируется с разрешением 50 нс в диапазоне, соответствующем поступлению тестирующих стробов. Этот строб может возникнуть не ранее, чем за 200 нс после появления тестирующего строба и оканчивается не позже, чем за 50 нс до появления следующего тестирующего строба.

Плата канального процессора включает следующие элементы: триггер состояния; триггер управления; канальная память; генератор адреса; триггер адреса; коммутатор шины адреса; приемный регистр шины адреса; буфер шины управления; программируемый генератор временных интервалов; кварцевый стабилизатор и дешифратор; коммутатор управления выходом сигналов времени; реле времени защиты; буфер шины данных.

Защитное реле времени служит для предохранения испытуемой платы от перегрузок при коммутации аппаратуры. Оно разрешает доступ сигналов на контролируемую плату лишь спустя 200 мс после завершения коммутации.

Высокоскоростные каналы, управляемые памятью, обеспечивают непосредственный интерфейс между диагностируемым ПУ и АВТ. Через них одновременно подаются тестирующие сигналы и проводятся измерения сигналов в частотном диапазоне до 2 МГц.

Устройство управления высокоскоростными каналами (рис. 5.8) содержит следующие элементы: y_1 — коммутатор с тремя состояниями; y_2 — компаратор; $T1$ — триггер управления драйвером

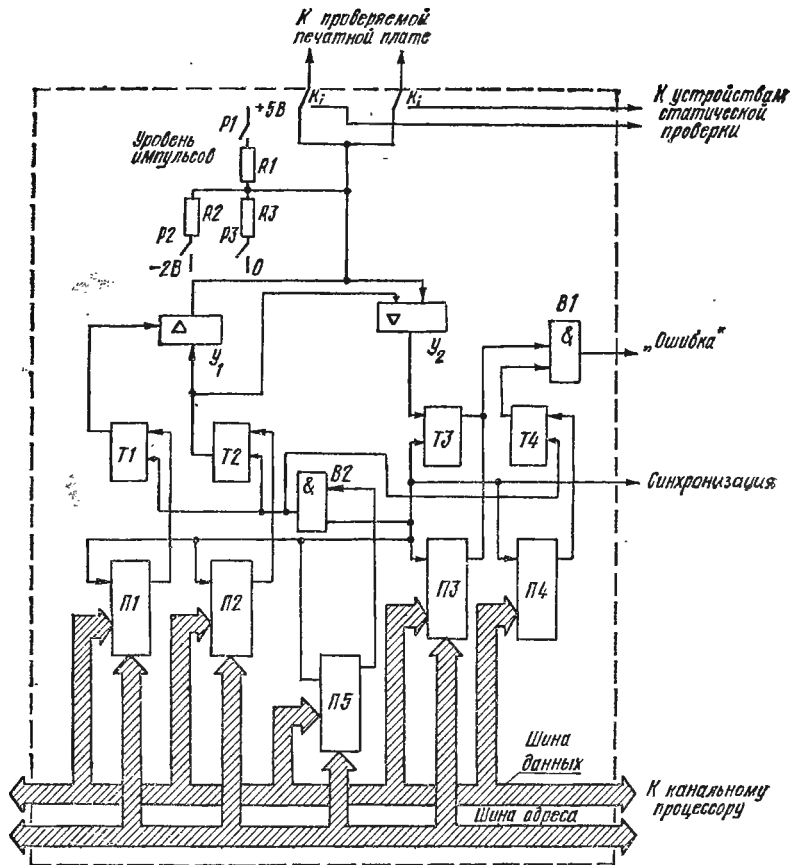


Рис. 5.8. Схема управления тестированием.

(коммутатором); $T2$ — триггер тестирующих сигналов; $T3$ — триггер выходных сигналов; $T4$ — триггер маскирования; $\Pi1$ — память управления коммутацией; $R1 - R3$ — реле управления уровнями логических сигналов; $\Pi2$ — память формирования тестирующих воздействий; $\Pi5$ — оперативная память с побитовым изменением; $\Pi3$ — память хранения данных об ошибках; $\Pi4$ — память маскирования данных.

Все элементы тактируются сигналами, поступающими по шине синхронизации. Все выходные каналы устройства объединены в матричный коммутатор, имеющий 128 выходов, по два вывода на каждый выход. На рис. 5.8 показана схема управления лишь одной парой таких выводов. Ключи K_i и K_i' подключают пару контактов проверяемой печатной платы либо к выходу канала высокоскоростного

тестирования, либо к устройствам статической цифровой проверки. Каждый канал может работать как в режиме передачи, так и в режиме приема тестирующей информации. Уровень тестирующих сигналов устанавливается программно с помощью переключателей (реле $P1 - P3$), управляющих резисторами $R1 - R3$. В режиме передачи канал получает информацию с выхода усилителя Y_1 .

Импульсный тестирующий сигнал, поступающий на вход проверяемой ЦИС, одновременно подается на вход компаратора (усилитель $Y2$). Компаратор сравнивает уровни напряжений на выходе и входе усилителя $Y1$. Если входное сопротивление цепи проверяемого контакта ЦИС достаточно велико (отсутствует короткое замыкание), то напряжение на выходе $Y1$ превышает напряжение на его входе. В противном случае уровень выходного напряжения $Y1$ уменьшится (за счет падения напряжения на внутреннем выходном сопротивлении $Y1$). Компаратор $Y2$ отметит ошибку и передаст на вход триггера $T3$ соответствующий сигнал. Таким способом обеспечивается не только подача тестирующих импульсов, управляющих работой проверяемой ЦИС, но и контролируется отсутствие коротких замыканий на ее входах.

Усилитель $Y1$ может быть переведен в отключенное («третье») состояние по сигналу управления от триггера $T1$. При этом канал работает уже как приемник информации. Сигналы с выхода проверяемой ЦИС поступают на вход компаратора и сравниваются с эталонными сигналами, поступающими с выхода триггера $T1$. При их несоответствии компаратор вновь выдает сигнал на триггер фиксации ошибки. Каждый канал быстрого тестирования управляется отдельной памятью, состоящей из пяти одноразрядных секций емкостью по 1024 бит. Каждая секция предназначена для выполнения вполне определенных функций.

Первая секция $P1$ предназначена для управления режимом коммутации. Она представляет собой память емкостью 1024 бит с тремя состояниями и предназначена для управления переключением контактов в состояние приемника, источника и в отключенное состояние.

Вторая секция $P2$ предназначена для выполнения стандартных операций тестирования БИС и других устройств, имеющих шинную структуру. Она осуществляет побитовый прием и передачу диагностической информации к объекту диагностирования. Память накапливает данные, которые должны быть переданы в виде тестовых сигналов на испытуемое устройство, а также принимает ответные сигналы.

Остальные секции используются лишь в процессе быстрого тестирования.

Память фиксации ошибок $P3$ накапливает лишь несоответствия между ожидаемыми и реальными сигналами, поступающими от объекта диагностирования. Ожидаемые данные хранятся в секции

«стимул — ответ». Данные об ошибках накапливаются в третьей секции памяти и в дальнейшем поступают для анализа.

Маскирующая память П4 накапливает специфические данные, которые путем маскирования перекрывают поток данных, поступающих от компаратора в схему анализа неисправностей. Эти данные необходимы при организации циклов, а также при отладке программ.

Память с побитовым изменением П5 подключается к каждому каналу и позволяет более полно использовать возможности канального процессора для эффективной организации сжатия данных, а также ускоряет процесс загрузки данных в канальную память.

Сжатие данных является, пожалуй, одним из наиболее существенных факторов, учитываемых при комплексном тестировании БИС.

С увеличением степени интеграций увеличивается объем тестирующих данных, обеспечивающих требуемую глубину диагностирования БИС. Объем тестирующих данных является одним из факторов, ограничивающих эффективность АСКД. Во-первых, возрастает время, необходимое для загрузки тестов с внешних носителей в оперативную память, во-вторых, емкость оперативной памяти становится чрезмерно большой. Аппаратура, примененная в устройстве высокоскоростного тестирования системы МВ-3333, за счет использования канального процессора и секционированной памяти решает задачу сжатия тестирующих данных.

В процессе диагностирования БИС на каждом такте диагностической программы изменяется состояние небольшого числа ее входных и выходных контактов. Поэтому в рассматриваемой системе используется так называемая дифференциальная (разностная) форма хранения данных. В память записываются не значения логических уровней (1 или 0) всех каналов, а значения уровней тех каналов, которые на данном такте изменяют свое состояние. Побитовое переключение оперативной памяти дает возможность загрузить данные в дифференциальной форме и тем самым сократить емкость оперативной памяти и общее время, необходимое для ее загрузки.

Данные, загруженные в каждую секцию памяти, относящуюся к определенному каналу, могут непосредственно подаваться на этот канал либо отключаться от него, оставляя выход коммутатора в третьем состоянии.

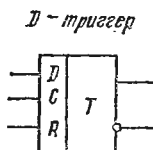
На рис. 5.9 показано, как можно загрузить кодовую последовательность для проверки простого триггера, используя дифференциальное представление данных. Триггер выбран в качестве примера.

Все результаты могут быть распространены на БИС, при этом считается, что информационные входы БИС соответствуют входу D, а входы управления или синхронизации соответствуют входу C рассматриваемого триггера.

Анализируя данные рис. 5.9, а, убеждаемся, что для полного представления всей последовательности тестирующих сигналов (R , D и C) необходимо запомнить по 8 бит на каждый канал (24 бита). Однако сигнал по каналу R изменяет свое логическое состояние два раза, а сигнал по каналу D — один раз. Наиболее часто изменяется сигнал C (4 раза). Рис. 5.9, б показывает программную запись состояний, представленную в дифференциальной форме (указываются лишь те входы, которые на данном такте изменяют свое состояние).

R	D	C	Q^+	$\bar{Q}^+$
1	1	0	0	1
0	1	0	0	1
1	1	0	0	1
1	1	1	1	0
1	1	0	0	1
1	0	0	0	1
1	0	1	0	1
1	0	0	0	1

а



T1	$D=1$	$R=1$	$C=0$
T2	$R=0$		
T3	$R=1$		
T4	$C=1$		
T5	$C=0$		
T6	$D=0$		
T7	$C=1$		
T8	$C=0$		

б

R		D		C	
Π_2	Π_5	Π_2	Π_5	Π_2	Π_5
1	1	1	1	0	1
0	1	X	0	X	0
1	1	X	0	X	0
X	0	X	0	1	1
X	0	X	0	0	1
X	0	0	1	X	0
X	0	X	0	1	1
X	0	X	0	0	1

б

T1	$D=1$	$R=1$	$C=0$
T2	$R=0$		
T3	$R=1$		
T4	$D=0$		
T5	$C=1$		
T6	$C=0$		

JSS

RTN

Рис. 5.9. Программирование D-триггера:

а — таблица истинности D-триггера; б — микропрограмма изменения состояний входов D-триггера; в — дифференциальное кодирование входных сигналов; г — микропрограмма с подпрограммой.

г

На первом такте происходит установка всех трех входов. На каждом последующем такте изменяется состояние только одного из входов. На рис. 5.9, в показаны три таблицы состояний для входов R , D и C соответственно. В колонках Π_2 единицами и нулями отмечены логические состояния соответствующих входов, изменяющих свое значение на данном такте.

Знаком X отмечены состояния, не меняющиеся на данном такте. Так, например, во время третьего такта сигнал на входе R принимает единичное значение, а во время всех последующих тактов не изменяется (рис. 5.9, а).

В колонках Π_5 единицами отмечены те такты, на которых соответствующие входы триггера изменяют свое состояние. Такие состояния называют существенными.

Информация о существенных состояниях (колонки Π_2) хранится в памяти формирования тестирующих воздействий (Π_2). Переход

к следующей ячейке указанной памяти происходит в случае изменения состояния данного входного контакта. Информация о наличии изменения состояния (колонки $П_5$) хранится в памяти побитового изменения ($П_5$). Загрузка в память информации о существенных состояниях позволяет сократить ее объем. Для данного примера вместо 24 ячеек (рис. 5.9, а) необходимо загрузить 10 ячеек.

Рис. 5.9, г показывает возможность дальнейшего сжатия данных путем организации подпрограмм и циклов с помощью канального процессора. После выполнения команды $T3$, устанавливающей R в состояние логической единицы, происходит безусловный переход к команде $T5$ ($JS5$), выполняются команды $T5$ и $T6$, представляющие некоторую подпрограмму, а затем происходит возврат к команде $T4$ (RTN). Таким образом, команды $T5$ и $T6$ при выполнении программы повторяются дважды, а в канальную память секции $П_2$ канала C можно занести 3 бита информации, вместо 5. Процессор управляет выдачей сигналов в канал C , в то время как данные в каналах R и D не изменяются, поскольку этому препятствуют сигналы, поступающие из секции канальной памяти $П_5$.

Рассмотренный способ организации обеспечивает в нашем примере 66 %-ное сжатие данных, и, следовательно, времени, необходимого для загрузки этих данных в канальную память.

На рис. 5.10 показано, как перенос слов данных из памяти процессора в канальную память влияет на время, необходимое для ее загрузки. Как видно из рис. 5.10, а, общее количество данных, содержащихся в таблице проверок (рис. 5.9, а) накапливается в памяти процессора. Поскольку в каждый из трех каналов контактной памяти необходимо загрузить по 8 бит, для загрузки потребовалось бы 24 полных 16-разрядных слова (по одному слову на каждый бит). Умножив на 24 время, необходимое для переноса слова данных процессора в канальную память, получим полное время загрузки канальной памяти.

На рис. 5.10, б показаны данные, которые формируются в памяти процессора при дифференциальном способе представления. Они переносятся в секцию побитового изменения канальной памяти $П_5$. Вместо 24 переносов теперь уже требуется 10 и время, необходимое для загрузки, уменьшается на 59 %. Заметим, что, несмотря на преобразование в дифференциальную форму, данные записываются в память и извлекаются из памяти процессора в строгой последовательности.

На рис. 5.10, в показан вариант дифференциальной записи данных в памяти процессора с учетом организации подпрограммных циклов. Эти данные соответствуют рис. 5.9, г. Необходимо загрузить 8 ячеек памяти (по сравнению с исходными 24 ячейками). Первая, четвертая и пятая ячейки загружаются в канальную память канала R , вторая и шестая — в память D , а остальные три ячейки загрузят-

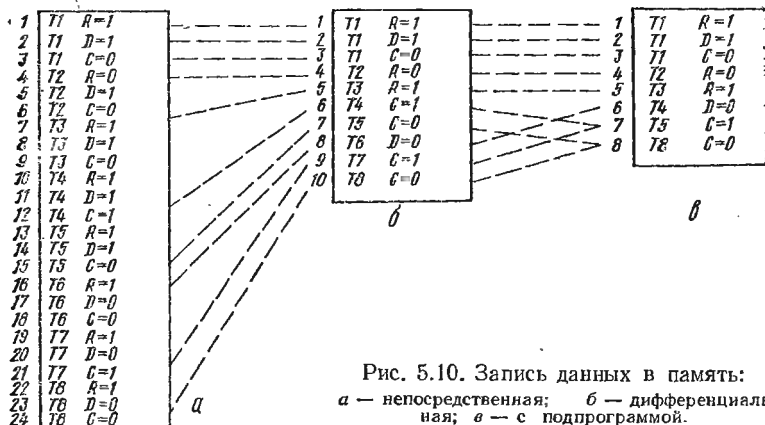


Рис. 5.10. Запись данных в память:
 а — непосредственная; б — дифференциальная; в — с подпрограммой.

ся в память канала С. Так как время переноса данных из памяти процессора в канальную память постоянно, для полной загрузки канальной памяти потребуется 8 тактов вместо 24. Это сокращает время загрузки на 65 % и повышает производительность аппаратуры.

4. ТОКОВОЕ ЗОНДИРОВАНИЕ

ВИДЫ ДЕФЕКТОВ

Все рассмотренные выше методы диагностирования ЦИС основаны на измерении напряжений на контактах испытуемого ПУ. Если напряжение не соответствует ожидаемому логическому уровню, то можно утверждать о наличии неисправности в пределах данной контактной дорожки ПУ, о причинах этой неисправности в данном случае известно мало. Определить конкретную БИС, являющуюся причиной неисправности, особенно трудно при шинной организации соединений, когда выходы нескольких БИС с тремя состояниями объединяются в одну общую точку и подключаются к входам других компонентов (рис. 5.11). Если открыт транзистор VT_2 и закрыт VT_1 , то выход микросхемы подключается к точке с нулевым потенциалом, т. е. имеет уровень логического нуля. Выходное сопротивление определяется сопротивлением открытого транзистора VT_2 . При открытом транзисторе VT_1 и закрытом VT_2 на выходе появится потенциал высокого логического уровня. Выходное сопротивление микросхемы в этом случае зависит от сопротивления резистора R . В обоих случаях выходные сопротивления микросхемы достаточно малы.

Третье, высокоимпедансное состояние заключается в отсутствии двух предыдущих состояний. Физически выходная шина находится

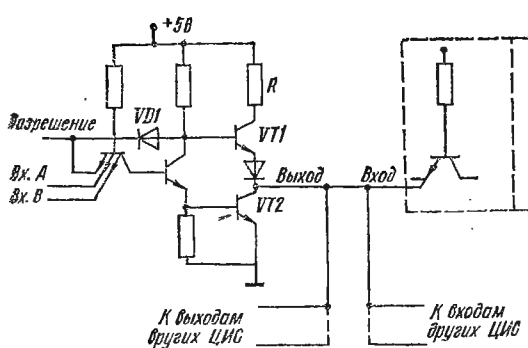


Рис. 5.11. Соединение ЦИС с тремя состояниями.

в «плавающем» или «свободном» режиме, т. е. микросхема никакого влияния на нее не оказывает. Такое состояние достигается за счет одновременного закрытия транзисторов $VT1$ и $VT2$. Чтобы управлять этими транзисторами, введена дополнительная управляющая входная линия, которая называется линией разрешения. Эта линия подсоединена че-

рез диод $VD1$ к базе транзистора $VT1$, а также к эмиттеру входного транзистора. Когда на линию разрешения подается низкий потенциал (логический «0»), оба выходных транзистора закрыты и схема переходит в высокоимпедансное состояние.

При подаче на линию разрешения потенциала логической единицы диод $VD1$ окажется закрытым и микросхема будет работать как обычная ТТЛ, реализующая функцию И — НЕ. Высокоимпедансное состояние обеспечивает параллельное объединение выходов нескольких микросхем. Для нормальной работы необходимо, чтобы разрешающий сигнал подавался на одну из параллельно включенных микросхем, которая считается активной.

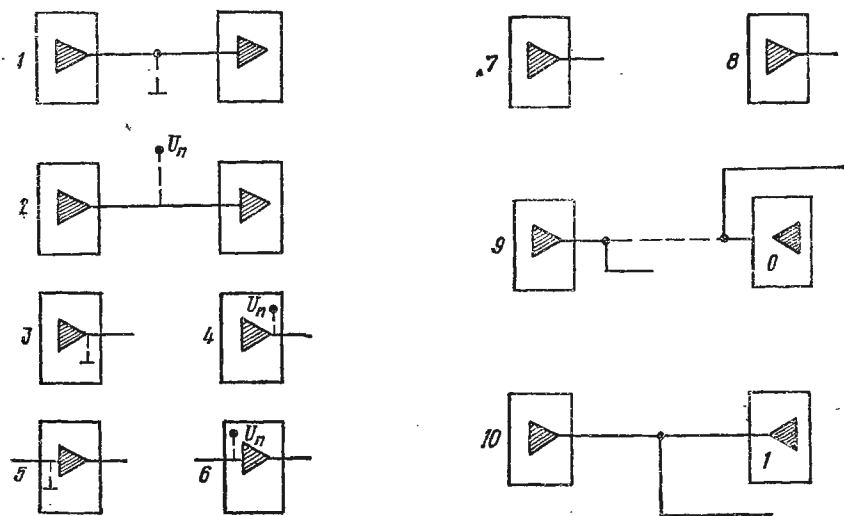


Рис. 5.12. Виды дефектов печатных плат с ЦИС.

Если в результате неисправности один из выходов или входов ЦИС, подключенных к шине, окажется заземленным, то простым измерением напряжения на шине невозможно установить причину дефекта и отыскать неисправную ЦИС. Еще сложнее найти причину дефекта в случае двунаправленных шин, для которых каждый подключаемый компонент может служить как источником, так и приемником информации.

Некоторые наиболее распространенные дефекты печатных узлов, содержащих ЦИС, показаны на рис. 5.12. К ним относятся следующие: замыкание проводника на «землю»; замыкание проводника на шину источника питания; внутреннее замыкание выхода ЦИС на «землю»; внутреннее замыкание выхода ЦИС на шину питания; внутреннее замыкание входа ЦИС «на землю»; внутреннее замыкание входа ЦИС на шину питания; «зависание» уровня логической единицы; «зависание» уровня логического нуля; короткое замыкание между выходами двух логических компонентов; конфликтные ситуации на шинах (два устройства находятся в противоположных активных состояниях).

Для уяснения причин возникновения дефектов недостаточно измерить уровень напряжений, необходимо знать еще и распределение токов, протекающих по шинам.

БЕСКОНТАКТНОЕ ИЗМЕРЕНИЕ ИМПУЛЬСНЫХ ТОКОВ

Значения протекающих токов можно определить, измерив падения напряжений на шинах проверяемого печатного узла. Уровни падений напряжений весьма малы (доли милливольт), поэтому такие методы не нашли широкого применения. В последние годы в АСКД получили развитие бесконтактные методы измерения импульсных токов с помощью индуктивных преобразователей магнитного потока. Например, в работах [58; 62] описана система, предназначенная для диагностирования дефектных ЦИС с помощью бесконтактного токового зонда. Чувствительный элемент зонда представляет собой трансформаторный преобразователь. Упрощенная схема одного из возможных вариантов преобразователя показана на рис. 5.13. Импульсный магнитный поток, пропорциональный току $i_x(t)$, протекающему по проводнику, замыкается по магнитопроводу, выполненному из ферромагнитного материала. Магнитный поток пронизывает выходную обмотку и наводит в ней ЭДС. Если обмотка находится в режиме короткого замыкания, то индуктивный преобразователь представляет собой трансформатор тока с коэффициентом трансформации K_T :

$$I_z \approx K_T I_x,$$

где I_z и I_x — амплитудные значения выходного и измеряемого токов соответственно.

Работа преобразователя в режиме трансформатора тока обеспечивает качественное воспроизведение формы импульсных токовых сигналов и уменьшает влияние паразитной емкости C_n вторичной обмотки.

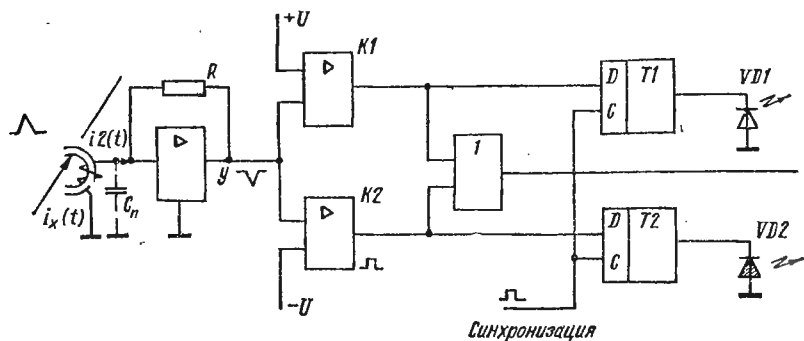


Рис. 5.13. Упрощенная схема входной цепи преобразователя импульсных токов.

В зависимости от знака импульсов срабатывает один из компараторов $K1$ или $K2$. Импульсы с выходов компараторов управляют триггерами $T1$ и $T2$, а также светодиодами $VD1$ и $VD2$ индикации направления тока. Работа триггеров синхронизируется от генератора тестирующих сигналов.

ОБНАРУЖЕНИЕ ДЕФЕКТОВ С ПОМОЩЬЮ ТОКОВОГО ЗОНДА

Для уяснения этого процесса рассмотрим некоторые из возможных дефектов в устройстве, схема которого изображена на рис. 5.14. Схема содержит три источника информации (ЦИС 1, 2 и 3) и два приемника информации (ЦИС 4 и 5). Источники информации могут находиться в высокоимпедансном состоянии. Выходы источников и входы приемников подключены к общей шине. В случае исправного ПУ в определенный момент выполнения диагностической программы на вход управления третьим состоянием ЦИС 1 подан разрешающий сигнал. В то же время ЦИС 2 и 3 находятся в высокоимпедансном состоянии. На информационный вход ЦИС 1 должен подаваться единичный логический сигнал, переключающий шину в состояние логической единицы. Предположим, предварительными испытаниями с помощью измерителей напряжения было установлено, что сигнал на шине имеет не единичный, а нулевой логический уровень. Эта ситуация может быть вызвана различными типами дефектов. Рассмотрим эти дефекты поочередно.

1. Источником нулевого логического уровня на шине является ЦИС 1. Это может произойти по причине дефектного заземления входной или выходной цепей ЦИС 1. Наличие заземления во вход-

ной цепи устанавливается измерителем напряжения. Дефектное заземление выходной цепи локализуется установкой токового зонда в точке *A* и подключением контакта генератора импульсов тока *ГИ* к выходу ЦИС 3. Аналогичные результаты дает токовое зондирование шины в точке *D*. Зонд, установленный в точках *B* и *C*, при исправных ЦИС 2 и 4 покажет отсутствие тока.

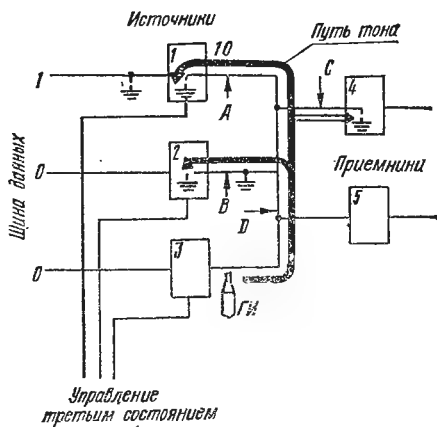


Рис. 5.14. Обнаружение дефектов на шинах.

2. Источником нулевого логического уровня на шине служит дефектное заземление на выходе ЦИС 2. Из рис. 5.11 следует, что заземление любого из выходов ЦИС приводит к установлению нулевого логического уровня на шине даже при включенном транзисторе *VT1*. Замыкание выходной цепи ЦИС 2 приведет к тому, что большая часть тока от генератора импульсов *ГИ* ответвляется в сторону заземленной ЦИС и зарегистрируется токовым зондом, установленным в точке *B*. Выход исправной ЦИС 2 находится в высокоимпедансном состоянии и ток в точке *B* не протекает.

3. Источником нулевого логического уровня на шине является дефектное заземление на входе ЦИС 4. Ток от *ГИ* устремляется к заземленному входу и обнаруживается зондом, установленным в точке *C*. Часть тока по-прежнему ответвляется в открытую ЦИС 1 и фиксируется зондом, установленным в точке *A*.

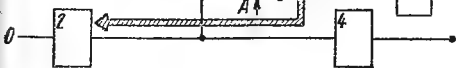


Рис. 5.15. Обнаружение короткого замыкания между шинами.

установленным в точке *D*. Во всех остальных точках (*A*, *B*, *C*) импульсные токи от генератора *ГИ* отсутствуют.

5. Причиной нулевого логического уровня на шине может явиться замыкание между двумя выходами логических элементов, как это показано на рис. 5.15. Зонд, установленный в точке *A*, отметит наличие тока на выходе ЦИС 2. Перемещая зонд в направлении движения тока, можно легко локализовать короткозамкнутый участок.

Таким образом, токовый зонд помогает проследить путь тока от генератора тестирующих импульсов до дефектного элемента, являющегося источником нулевого сигнала на шине. Сопротивление между короткозамкнутой шиной и землей достаточно мало, поэтому изменение потенциала шины под воздействием импульсных токов весьма незначительно. Так, например, при открытом транзисторе VT2 (рис. 5.11) сопротивление между шиной и землей оказывается порядка 5 Ом, что при импульсе тока 10 мА вызывает изменение напряжения на шине на 50 мВ. Следовательно, импульсы тока от

ГИ не могут привести к изменению срабатывания логических элементов. Это обеспечивает возможность токовой проверки при одновременном прогоне диагностической программы, с тем чтобы удовлетворить требованиям синхронизации и обновления информации динамических компонентов.

Такой режим использования токовых зондов называется динамическим. При обнаружении неисправности в испытуемом узле обычная программа испытаний повторяется вновь и на указанном месте испытаний в момент появления сигнала неисправности в схему от ГИ подается импульс тока специальной формы. Импульс имеет крутой передний фронт, синхронизированный с сигналом обнаружения дефекта (рис. 5.16, а). Задний фронт импуль-

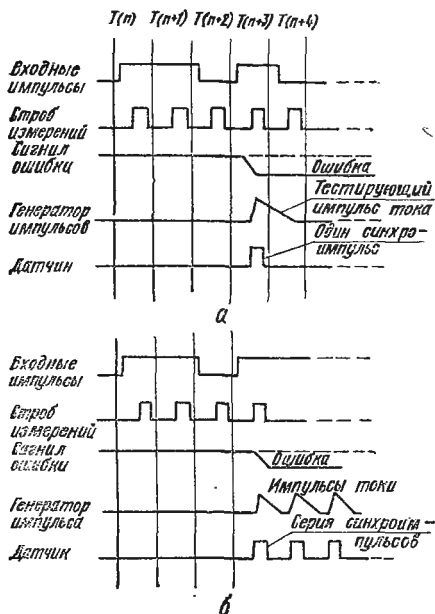


Рис. 5.16. Временные диаграммы при токовом зондировании:

а — динамический режим; б — статический режим.

са имеет низкую скорость изменения и не обнаруживается индуктивным датчиком зонда. Датчик тока также синхронизируется и отпирается лишь при возникновении переднего фронта тестирующего импульса. Тестирующий импульс воспринимается датчиком тока, в то время как другие изменения тока, вызванные нормальным функционированием узла, игнорируются. Процесс зондирования происходит при реальной скорости без какого-либо нарушения выполнения основной программы испытаний.

Если плата не содержит динамических компонентов и возможна остановка основной тестирующей программы, то используется ста-

тический режим токового зондирования. В этом режиме последовательность операций испытания выполняется вплоть до момента появления симптома дефекта, после чего прогон программы останавливается. Плата как бы «замораживается» в ситуации, соответствующей данной неисправности, и в схему вводится последовательность импульсов тока (рис. 5.16, б). Токовый датчик синхронизируется с подаваемыми импульсами. В совокупности с аналоговой и дискретной фильтрацией синхронизация повышает помехоустойчивость системы.

5. СИГНАТУРНЫЙ АНАЛИЗ

Широкое распространение микропроцессорных устройств, ЦИС-памяти и других БИС с шинной структурой поставило в АСКД проблему сжатия активных данных. В отличие от цифровых устройств, имеющих нерегулярную структуру и реализующих логические функции аппаратными средствами, большинство логических функций БИС с шинной структурой реализуются программными способами. Характер работы устройства определяется теперь не структурными связями, а массивами данных, хранимыми в элементах памяти. Например, микропроцессорное устройство, соединенное с элементами памяти, может выполнять совершенно различные функции в зависимости от заложенной в память программы.

При функциональной проверке таких устройств приходится генерировать и обрабатывать большие объемы данных, представляющих длинные последовательности логических нулей и единиц. Проверка осложняется еще тем, что многие шины таких устройств двунаправленные, т. е. служат как источником, так и приемником информации.

Функциональную проверку цифровых печатных плат с шинной структурой можно осуществить обычным способом, сравнивая на каждом такте логические сигналы, возникающие в проверяемом канале, с соответствующими эталонными данными, хранимыми в памяти. Однако объем памяти при этом оказывается иногда слишком большим. Его можно уменьшить, используя программные методы сжатия, аналогичные применявшимся в аппаратуре высокоскоростного тестирования. Более эффективными являются способы, основанные на предварительном преобразовании контролируемой последовательности логических сигналов в некоторые характерные коды, хранимые в памяти. Один из таких способов — подсчет переходов. Количество изменений логических состояний на каком-либо выводе подсчитывается и сравнивается с числом, зафиксированным на этом же выводе для исправного печатного узла. Для получения статистически достоверной информации необходимо большое число логических переходов. Однако количество изменений логических состояний на некоторых узлах может

оказаться недостаточным, что ограничивает применение указанного способа проверки.

Например, при функциональной проверке многоразрядного счетчика старшие разряды изменяют свои логические состояния гораздо реже, чем младшие разряды. Следовательно, с точки зрения статистики, младшие и старшие разряды находятся в неравных условиях.

ПРИНЦИП ДЕЙСТВИЯ СИГНАТУРНОГО АНАЛИЗАТОРА

Наиболее перспективным методом «сжатия» активных данных в АСКД является метод сигнатурного анализа [23; 57]. В сигнатурном анализаторе состояние контролируемого вывода цифрового печатного узла проверяется на каждом такте синхронизирующих импульсов в течение всего цикла испытаний. Анализ базируется на методике контроля данных с помощью избыточных циклических кодов, широко применяемой в технике связи и в устройствах цифровой магнитной записи. Сигнатурный анализатор (СА) включает в себя обычно 16-разрядный сдвиговый регистр, на вход которого поступают данные о логическом состоянии проверяемого вывода цифрового печатного узла. Регистр содержит обратные связи, показанные на рис. 5.17, а. Сигналы с 7, 9, 12 и 16-го разрядов регистра суммируются по модулю два с последовательностью входных сигналов. При поступлении каждого синхронизирующего импульса двоичные коды, записанные в регистре, сдвигаются на один разряд влево. Такой способ преобразования кодов носит название способа полиномиальной кодовой генерации [28]. Схема, изображенная на рис. 5.17, а, называется 16-разрядным сигнатурным генератором полинома

$$h(x) = x^{16} + x^{12} + x^9 + x^7 + 1.$$

Двоичный код, образующийся в регистре после подачи на его вход некоторой кодовой последовательности, представляется в виде четырех 16-ричных цифр (0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, C, F, N, P, V) и называется сигнатурой этой кодовой последовательности. Латинские буквы, применяемые для изображения цифр, превышающих 9, выбраны исходя из удобства представления их семисегментным цифровым индикатором.

На рис. 5.17, б показан процесс формирования сигнатуры 17-разрядной кодовой последовательности 1011111101100011. Когда все 17 бит входной последовательности преобразуются в 16-разрядный код, записанный в регистре 0111110100110000 (такт 17), происходит его преобразование в 16-ричную форму 7H30. Весьма существенно, что разрядность сигнатурного кода не зависит от длины входной последовательности.

В целом, сдвиговый регистр может насчитывать 2^{16} (65536) различных состояний.

Вероятность получения одинаковых сигнатур для двух различных двоичных последовательностей, отличающихся более, чем в 16 разрядах, весьма мала (2^{-16}). При этом одиночные ошибки и групповые ошибки, длина пакета которых не превышает 16 бит, обнаруживаются с вероятностью 100 %. Вероятность обнаружения любого количества ошибок в пакете более 16 бит составляет $1-2^{-16} = 0,9999848$, т. е. весьма велика. Столь исключительно

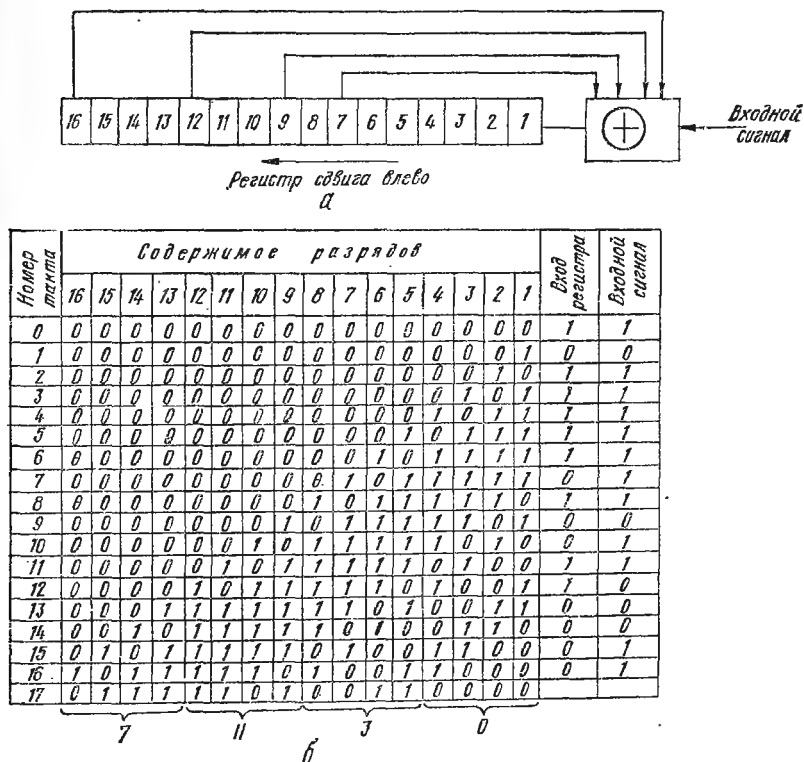


Рис. 5.17. Сигнатурный анализ:

а — сигнатурный генератор; б — пример формирования сигнатур.

высокая достоверность контроля обеспечила широкую популярность сигнатурных методов в автоматизированных средствах контроля цифровых печатных плат. При проверке методами сигнатурного анализа необходимо выполнить ряд общих требований.

Период времени контроля ограничивается сигналами «Старт — Стоп». Для всех испытуемых выводов контактов ПУ он должен оставаться неизменным и синхронным. Это означает, что при проверке каждого вывода объект испытаний и сигнатурный анализатор

должны устанавливаться в исходное состояние, а моменты начала и окончания поступления данных в анализатор для всех выводов должны быть идентичными по отношению к началу отсчета. Хотя для порождения истинной сигнатуры достаточно одноразовой тестовой последовательности, поиск неисправностей удобнее осуществлять при циклическом режиме работы.

Все данные должны быть строго синхронизированы тактирующими импульсами и в течение фронта синхронизации должны оставаться неизменными.

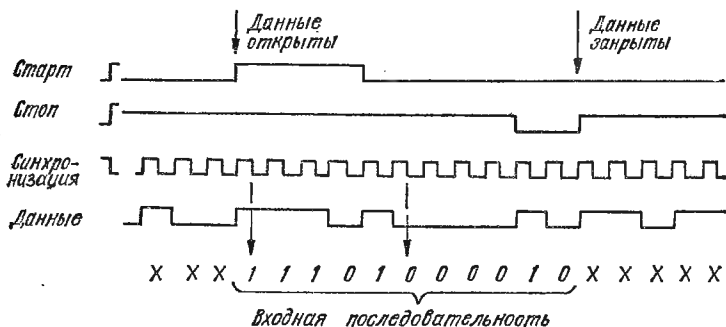


Рис. 5.18. Временная диаграмма и входная последовательность сигнатурного анализатора.

Старт-стопные сигналы также должны синхронизироваться, а запуск и останов могут осуществляться как по положительному, так и по отрицательному перепадам. Точки снятия сигнала синхронизации и старт-стопных сигналов в процессе испытаний должны оставаться неизменными. Тогда процесс получения сигнатур для различных выводов микросхем сводится к поочередному подключению этих выводов ко входу анализаторов.

На рис. 5.18 представлена временная диаграмма формирования двоичной последовательности на входе сигнатурного анализатора. Здесь подключение и отключение потока данных происходит по положительному перепаду старт-стопных сигналов, а снятие данных — по отрицательному перепаду синхронизирующих импульсов. В результате на вход сигнатурного анализатора поступит последовательность двоичных данных 11101000010. Наиболее удобными моментами синхронизации съема информации в устройствах с шинной структурой являются моменты, в которых сигналы на шинах данных и адресных шинах устойчивы. Следует обратить внимание, что в рассмотренном примере все изменения логических состояний контролируемой схемы происходят в моменты положительных перепадов, а снятие данных — в момент отрицательных перепадов синхронизирующих импульсов.

Сигнатурные анализаторы должны устойчиво работать при проверке ПУ, содержащих ЦИС в третьем (высокоимпедансном) состоянии. С этой целью на входе анализатора устанавливаются два компаратора, настроенные на уровни логического нуля и логической единицы. Если в результате переключения в высокоимпедансное состояние на выходе ЦИС окажется промежуточное напряжение (меньше уровня логической единицы, но больше уровня логического нуля), то на входе в анализатор повторяются данные, соответ-

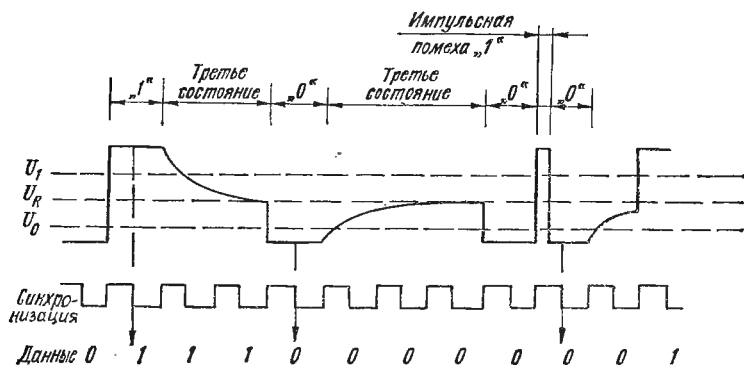


Рис. 5.19. Временные диаграммы и поток цифровых данных в схемах с тремя состояниями.

ствующие предыдущему логическому состоянию (единичному или нулевому), как это показано на рис. 5.19.

Промежуточный уровень напряжения $V_R \approx 1,4$ В соответствует напряжению на выходе ЦИС, находящемуся в высокоимпедансном состоянии при нагрузке на сопротивление $R \approx 50$ кОм. Переходные процессы вызваны наличием паразитных емкостей. На рис. 5.19 показано также, что узкие импульсы помех, не перекрывающие фронты синхронизации, не влияют на результат преобразования.

ПРИМЕР ДИАГНОСТИРОВАНИЯ АСИНХРОННОГО СЧЕТЧИКА

В работе [21] рассмотрен пример использования сигнатурного анализа для диагностирования асинхронного двоично-десятичного счетчика типа К 155 ИЕ2. Принципиальная схема изображена на рис. 5.20, а. ЦИС имеет следующие режимы работы: установка в «0» и в «9» и счет от 0 до 9. Установка в «0» происходит при подаче единичных сигналов на входы 2 и 3 и нулевого сигнала, хотя бы на один из входов 6 или 7. Установка «9» происходит при подаче единичных сигналов на входы 6 и 7 при безразличных значениях на входах 2 и 3. Счет осуществляется по отрицательному перепаду синхронизирующих импульсов.

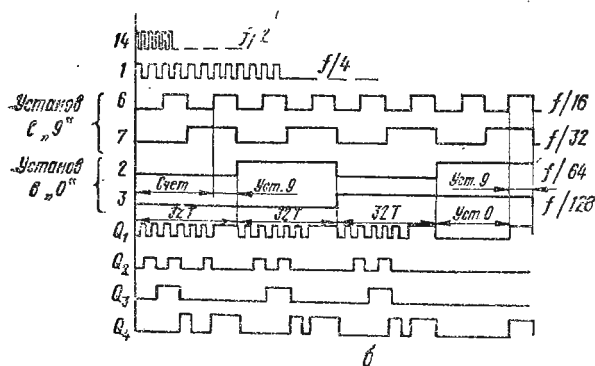
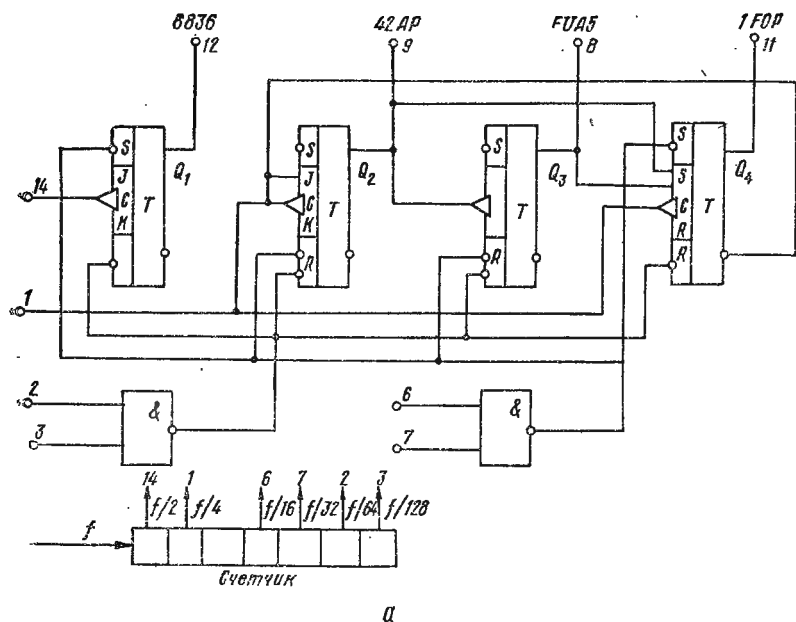


Рис. 5.20. Сигнатурный анализ для диагностирования счетчика типа К 155 ИЕ2:

а — принципиальная схема счетчика; б — временные диаграммы.

На рис. 5.20, а изображен также вспомогательный счетчик, с разрядов которого снимаются управляющие тестирующие сигналы $f/2 \dots f/128$. Сигнал стробирования подается на синхронизирующий вход сигнатурного анализатора в фазе с сигналом частоты $f/128$, что соответствует периоду функционального контроля, равному 128 тактов. Период 128 тактов разделяется на 4 группы по 32 такта.

В начале каждой из первых трех групп происходит счет импульсов, однако в конце каждой группы в моменты совпадения единичных значений сигналов на входах 6 и 7 происходит установка счетчика в состояние «9». В последней группе по 32 такта при совпадении единичных сигналов на входах 2 и 3 происходит установка счетчика в нулевое состояние. Однако в конце, когда на входах 6 и 7 также устанавливаются логические единицы, счетчик из состояния «0» переходит в состояние «9».

В работе [21] рассматривается удобный способ представления выходного двоичного вектора, состоящего из следующих друг за другом серий нулей и единиц в виде суммы:

$$N_0 + K_1 + L_0 + M_1 + \dots,$$

где N, K, L, M — десятичные числа, индексация которых указывает на вид двоичной информации (0 или 1). Значения чисел соответствуют количеству нулей или единиц в серии. Если вектор имеет периодически повторяющиеся составляющие, то возможно его представление в виде выражений

$$A(B(N_0 + K_1 + \dots) + L_0 + M_1 \dots),$$

где константы без индексов указывают числа циклов повторения, заключенных в скобках периодических составляющих двоичного вектора. Например, двоичный вектор на выходе 12 рассматриваемого счетчика

$$Q_1 = 3(6(1_0 + 2_1 + 1_0) + 8_1) + 24_0 + 8_1.$$

Ему соответствует сигнатура 8836. Значения сигнатур, получающиеся на остальных выходах счетчика, показаны на рис. 5.20, а.

Представление двоичного вектора в виде выражения со скобками чрезвычайно удобно при программировании тестирующих импульсных последовательностей. Числовые константы указывают на количество повторений в каждом цикле программы.

Поскольку длина выходного двоичного вектора безразлична для формирования сигнатуры, сигналы с выходов счетчика можно поочередно подавать на вход сигнатурного анализатора. Двоичные последовательности со всех выходов «выстраиваются» в один общий вектор, длина которого равна сумме длин всех исходных векторов. В результате получается общая сигнатура, упрощающая процедуру контроля. Такая общая сигнатура при контроле счетчика показана на рис. 5.20, а. После мультиплексирования сигналов с четырех выходов для периода 512 тактов она равна CU65.

ПРИМЕР ПРОВЕРКИ МИКРОПРОЦЕССОРНОЙ СИСТЕМЫ

На рис. 5.21 показана структурная схема микропроцессорной системы с учетом возможности ее сигнатурного анализа [58]. Система состоит из микропроцессора с устройством прерывания, трех

ПЗУ, двух ЗУ с произвольной выборкой данных и двух устройств ввода-вывода. Система включает в себя некоторую БИС и связанную с ней логическую схему. Сюда входят также источники питания и генератор синхросигналов.

Стратегия проверки системы средствами сигнатурного анализа основана на потенциальном разделении ее отдельных элементов, выделении некоторого ядра. После проверки правильности функционирования ядра проводится его постепенное расширение включением в состав ядра новых проверяемых элементов.

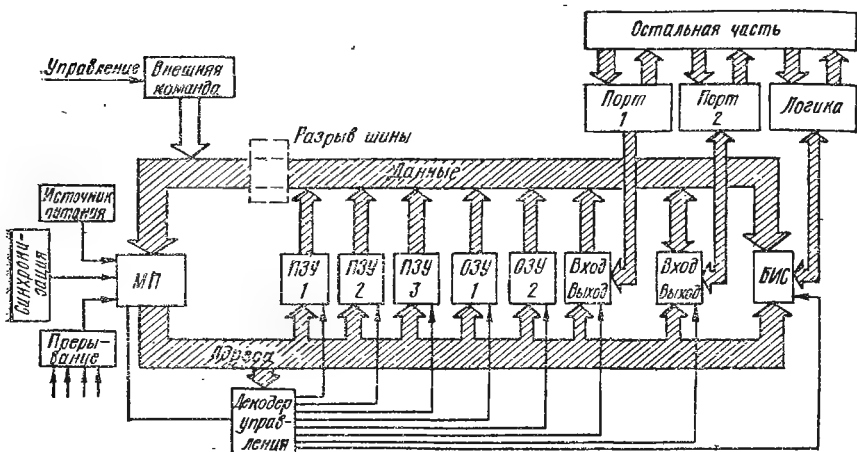


Рис. 5.21. Структурная схема микропроцессорной системы.

Предположим, что в проверяемой системе возможен разрыв шины данных между микропроцессором и другими компонентами системы. Это может быть специальный разъем, клеммная панель и т. д. Введем в микропроцессор команду, которая вызовет постоянное увеличение содержимого адресных шин. Эта команда вызовет сканирование адресных шин по всему полю адресов.

Если время одного цикла изменения адреса составляет 2 мкс, то общий период сканирования при 16-разрядных адресных шинах составит приблизительно 130 мс. Микропроцессор работает независимо от всех остальных устройств и представляет ядро системы. Система прерываний может быть предварительно заблокированной. Сигналы старт-стоп сигнатурного анализатора можно получить со старших разрядов шины адреса. Интервал времени работы анализатора определяется временем сканирования всего адресного поля. Синхронизирующие сигналы сигнатурного анализатора можно получить непосредственно с генератора тактирующих импульсов микропроцессора. При этом фронт синхронизации необходимо выбирать так, чтобы адресные сигналы были истинными. Подключе-

чая зонд сигнатурного анализатора поочередно к проводам адресных шин, получим сигнатуры, соответствующие полному перебору всех адресов. Если каждое изменение адреса на шинах происходит после поступления нескольких синхронизирующих импульсов, то логические сигналы, соответствующие одному и тому же адресу, поступят на вход сигнатурного анализатора несколько раз подряд.

Вводя зонд в контакт с каким-либо проводом, имеющим постоянный уровень логической единицы (например, шиной питания), можно получить характерную для этого случая сигнатуру. Эта сигнатура соответствует постоянному появлению логической единицы при каждом синхронизирующем импульсе в течение всего цикла проверки. Данная сигнатура подтверждает правильность подключения анализатора и характерна для дефектов вида «залипания» на уровне логической единицы. Она может впоследствии использоваться в диагностических целях.

Другой характерной сигнатурой является сигнатура постоянного логического нуля — «0000». Ее можно проверить, установив зонд анализатора на общую точку «цифровой ноль».

Предположим, что микропроцессор успешно прошел автономную проверку и все сигнатуры соответствуют эталонным. Расширим ядро проверяемой системы, подключив ПЗУ-1 к шине данных. Желательно, чтобы информационная шина между ПЗУ-1 и микропроцессором оставалась разомкнутой.

При сканировании адресов во время проверки микропроцессора на информационной шине возникают сигналы, соответствующие данным, записанным в ПЗУ-1. Эти данные и определяют значения сигнатур на информационных выходах ПЗУ-1. Аналогично подключаются ПЗУ-2 и ПЗУ-3 и проверяются сигнатуры на информационных шинах. Подключение ЗУ с произвольной выборкой, т. е. оперативного ЗУ, не дает никакой дополнительной информации, поскольку в них содержатся непредсказуемые данные, произвольно устанавливающиеся в момент включения шины питания.

Следующий этап проверки — работа микропроцессора в режиме нормального приема данных по информационной шине. Микропроцессор подключается к информационной шине. Подаваемая ранее команда автономного сканирования адресов отключается. Запуск системы обеспечивает выполнение команд, поступающих от ПЗУ. Если ПЗУ содержит дополнительную тестирующую программу, то с помощью установки некоторых перемычек или переключателей микропроцессор выводится на начало этой программы, которая циклически повторяется. Определить правильность выполнения программы можно путем проверки сигнатур на информационной шине.

Только теперь можно подключить для проверки ОЗУ, а ПЗУ вывести на выполнение тестирующей программы, осуществляющей

запись, считывание данных в ОЗУ. Выполнение этой программы вновь породит характерные сигнатуры на информационных шинах.

Устройства ввода-вывода проверяются аналогично, путем очередного включения в систему. Тестирующая программа обеспечивает этим устройствам ввод-вывод данных на информационные шины. Аналогично проверяются остальные БИС и система прерываний.

Характерной особенностью всех указанных проверок является использование самой микропроцессорной системы в качестве источника тестирующих, а также старт-стопных и синхронизирующих сигналов. Проверки не предусматривают подключения каких-либо дополнительных генераторов.

Рассмотренные примеры убеждают в эффективности использования методов сигнатурного анализа при диагностировании цифровых ПУ.

Глава 6

АППАРАТНЫЕ СРЕДСТВА АСКД

1. ПРИМЕРЫ АВТОМАТИЗИРОВАННЫХ СИСТЕМ ВНУТРИСХЕМНОГО ДИАГНОСТИРОВАНИЯ

В настоящее время существует множество различных автоматизированных систем внутрисхемного контроля и диагностирования гибридных ПУ РЭА [64; 35; 36; 39]. Рассмотрим лишь некоторые, наиболее характерные примеры таких систем отечественного и зарубежного производства.

УСТАНОВКА АВТОМАТИЧЕСКОГО КОНТРОЛЯ УКН-2

Установка предназначена для параметрического контроля монтажа несобранных ПУ по сопротивлению цепей, сопротивлению изоляции; контроля топологии собранных ПУ; контроля статических параметров собранных ПУ по карте напряжений и сопротивлений с подачей логических воздействий на уровнях ТТЛ-схем. Упрощенная структурная схема установки показана на рис. 6.1.

Центральным ядром системы является микро-ЭВМ «Электроника НЦ-04Т.01», управляющая всеми режимами работы. ЭВМ имеет стандартный интерфейс «общая шина», который укомплектована схемой ввода-вывода (СВВ). Выход СВВ образует магистраль системы. Периферийные устройства управляются от системной магистрали через контроллеры интерфейса. В число периферийных устройств входит блок программно управляемых источников питания и генераторов тестирующих сигналов (БППУ). Программи-

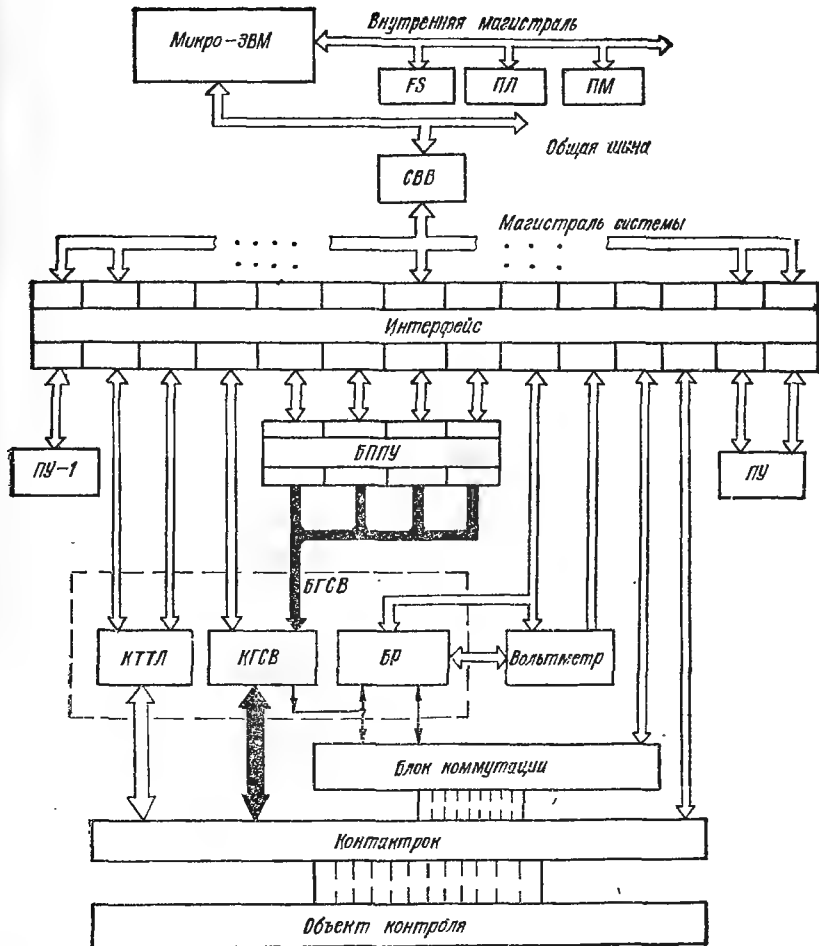


Рис. 6.1. Упрощенная структурная схема системы УКН-2.

руемые источники имеют следующие характеристики: выходные напряжения — 0,05—30 В с дискретностью 10 мВ; номинальный ток — 1,0 А; нестабильность напряжений — 0,1 %.

Тестирующие сигналы заданных уровней через коммутатор генераторов стимулирующих воздействий (КГСВ) и контактирующий адаптер (контактрон) поступают на выводы ПУ, выбранные с помощью коммутатора. Измерительные входы вольтметра коммутируются блоком реле (БР). Этот же блок предназначен для коммутации тестирующих сигналов уровней 100 В и 100, 200, 400 мВ. Коммутатор (КТТЛ) предназначен для подключения к объекту

контроля тестирующих воздействий на уровне ТТЛ-схем и имеет 32 входа-выхода. Блок коммутации (БК) подключает контролируемые точки объекта диагностирования к измерительным шинам, он рассчитан на 256 точек.

Управление системой может осуществляться либо с пишущей машинки (ПМ), либо с пульта управления (ПУ-1). Результаты контроля выводятся на печатающее устройство (ПУ). Система содержит ленточные перфоратор (ПЛ) и считыватель (FS).

Технические характеристики УКН-2 следующие:

Габаритные размеры печатной платы, мм	300×300
Уровни контролируемых напряжений, В	$\pm 0,05-100$
Погрешность контроля напряжений, % . . .	$\pm 0,5$
Уровни контролируемых сопротивлений, кОм	0,01—10 000
Погрешность контроля сопротивлений, %	± 2
Количество входов для подключения ГСВ	20
Количество выходов коммутатора логических уровней	32
Уровни тестирующих сигналов при контроле топологии, мВ	100, 200, 400
Производительность контроля изоляции, цепь/с	3
Число коммутируемых точек	256, 1024, 2048

СИСТЕМА АВТОМАТИЗИРОВАННОГО ВНУТРИСХЕМНОГО КОНТРОЛЯ 1013 [44]

Система предназначена для автоматизированного внутрисхемного контроля и диагностирования аналоговых, цифровых и гибридных ПУ. Она обеспечивает контроль топологии ПУ (коротких замыканий и обрывов печатных проводников); контроль параметров ЭРЭ; контроль ПУ на соответствие таблице напряжений; контроль токов, потребляемых ПУ по шинам питания. Структурная схема системы приведена на рис. 6.2.

Диагностируемый ПУ с помощью пневматического привода подсоединяется к «игольчатому полю» адаптера, который с помощью устройств связи подключается к входам коммутатора точек контроля. Программно управляемый коммутатор точек контроля подключает контролируемые каналы к необходимым входам ($A_1, B_1, C_1, A_2, B_2, C_2$) шестиканального матричного коммутатора, что позволяет реализовать многопроводные схемы подключения к контролируемым ПУ. С помощью коммутирующей матрицы ПУ подключается к необходимым источникам тестирующих сигналов и средствам измерения, образуя требуемую конфигурацию измерительной цепи.

Коммутатор точек контроля имеет еще 480 дополнительных каналов для подключения 240 входов и 240 выходов контролируемых цифровых интегральных схем к логическим анализаторам. Для

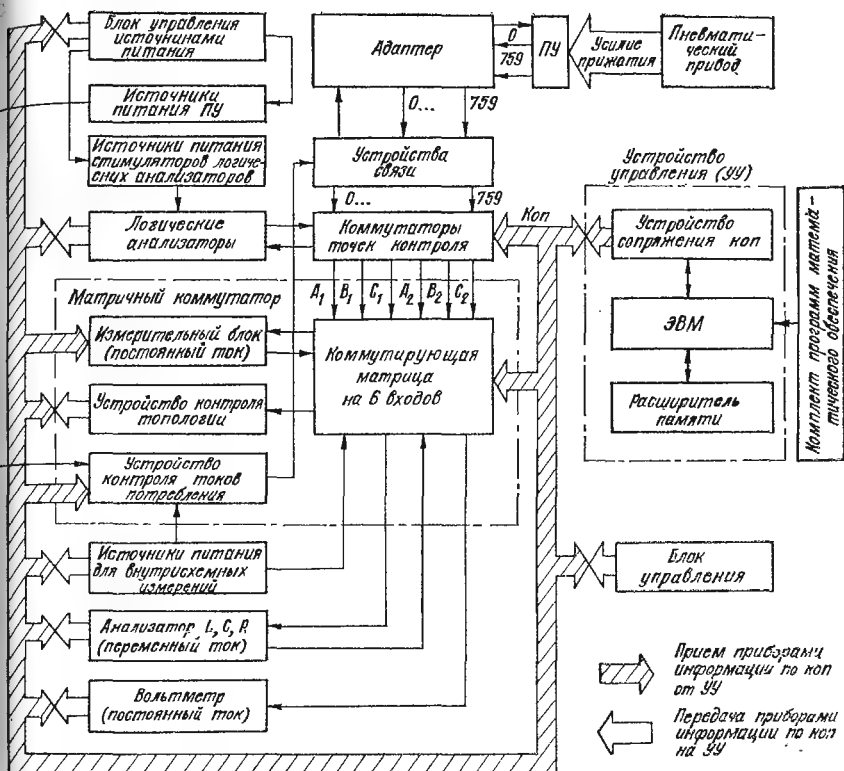


Рис. 6.2. Структурная схема системы 1013.

питания стимуляторов логических анализаторов используются специальные источники питания. Для питания ПУ также используются программируемые источники, предназначенные для внутрисхемного неповреждающего диагностирования ЭРЭ при отключенном питании.

Управление источниками стимулирующих сигналов и источниками питания ПУ осуществляется через соответствующий блок.

Для обеспечения контроля параметров ЭРЭ на постоянном токе в матричном коммутаторе имеются измерительный блок и устройство контроля топологии. Контроль на переменном токе осуществляется посредством специального R, L, C -анализатора. Большинство видов измерений проводится с использованием цифрового вольтметра.

Для контроля потребляемых токов в матричном коммутаторе предусмотрено соответствующее устройство.

Программное управление всеми режимами диагностирования проводится от устройства управления, включающего ЭВМ, устройства сопряжения с каналом общего пользования (КОП) и средствами расширения памяти. Канал общего пользования включает три основных шины: восьмиразрядную шину данных, трехразрядную шину синхронизации и пятиразрядную шину управления.

Программные средства управления обеспечивают последовательность контроля и диагностирования ПУ, приведенную ниже.

Без подачи питания на ПУ: топология (короткие замыкания и обрывы проводников); сопротивление утечки между проводниками; параметры R , L , C радиокомпонентов (резисторы, конденсаторы, дроссели, трансформаторы, реле, проводники, герконы и т. д.); диоды, стабилизаторы; транзисторы.

С подачей питания на ПУ: цифровые интегральные схемы; токи потребления ПУ; аналоговые ИС; таблицы напряжений; токи потребления аналоговой части ПУ.

Аппаратные средства позволяют контролировать параметры ЭРЭ как в стандартных, так и в нестандартных режимах. Переход к нестандартным режимам контроля осуществляется с помощью вспомогательных программных операторов.

Основные технические характеристики системы даны ниже.

Максимальное количество каналов контроля	760
аналоговых	760
цифровых	480
Максимальное количество стимулирующих входов для ЦИС	240
контролируемых выходов ЦИС	240
Диапазоны контролируемых параметров на переменном токе:	
Сопротивление R , МОм	$0,03 \cdot 10^{-6} \dots 10$
Емкость C , мкФ	$1 \cdot 10^{-6} \dots 1000$
Индуктивность L , Гн	$5 \cdot 10^{-6} \dots 100$
На постоянном токе:	
Сопротивление R , МОм	$0,003 \cdot 10^{-6} \dots 10$
Сопротивление утечки, ГОм	$0,01 \dots 10$
Напряжение, В	$0,01 \dots 100$
Ток потребления, А	$0,001 \dots 3$

Основные погрешности измерения контролируемых параметров на переменном токе R , L , C (на основных частотах измерения 1 и 10 кГц): 1—2 % (10 Ом — 100 кОм); 2—6 % (10—1 Ом, 100—1000 кОм); 6—12 % (1—10 МОм). Реактивные сопротивления $z_c = 1/2\pi fC$; $z_L = 2\pi fL$ измеряются по модулю.

На постоянном токе: сопротивление — 0,6—3 %; напряжение — 0,1—0,5 %; ток потребления — 5—10 %.

Есть возможность контроля ЦИС с установкой: ТТЛ, КМОП

0—1,6 В (логический «0»); ТТЛ 1,6—5,5 В (логическая «1»); КМОП 1,6—15 В (логическая «1»).

Анализ архитектурных особенностей системы 1013 показывает, что она удовлетворяет многим признакам АСКД третьего поколения.

АВТОМАТИЗИРОВАННАЯ СИСТЕМА ВНУТРИСХЕМНОГО КОНТРОЛЯ НА БАЗЕ МИКРО-ЭВМ УВС-01 [12]

Система относится к третьему поколению отечественных АСКД. По своим возможностям она близка к системе 1013.

Структурная схема системы представлена на рис. 6.3. В ее состав входит микро-ЭВМ УВС-01 на базе микропроцессора К580ИК80

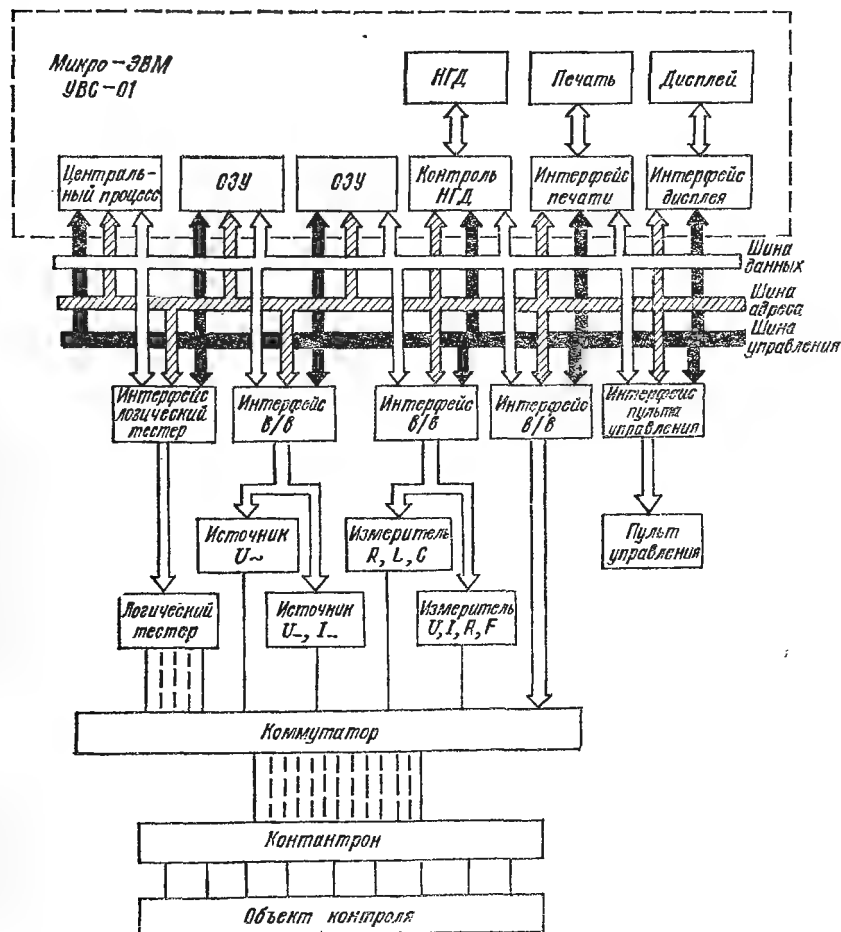


Рис. 6.3. Структурная схема АСКД на базе микро ЭВМ УВС-01.

с оперативной памятью 64 Кбайт. Система связана с периферийным и измерительным оборудованием с помощью интерфейсных плат, подключенных к внутренним шинам, состоящим из шины данных, адресной шины и шины управления. Для обращения к внешним устройствам используются 8 бит адресной шины. Это позволяет применить два уровня адресации: старшие 4 разряда — для набора интерфейсной платы, а младшие 4 разряда — для набора одной из 16 информационных шин подключенного к ней устройства.

Система обеспечивает: управление всеми устройствами; обработку, представление и документирование результатов; составление и отладку рабочих программ.

Система имеет развитое математическое обеспечение для составления и обработки программ контроля в диалоговом режиме. Программное обеспечение базируется на языке ПЛ-М. Большой объем оперативной памяти позволяет не только иметь развитое системное математическое обеспечение, но и хранить значительные программы пользователей. Ориентировочный объем системного программного обеспечения составляет 20—28 Кбайт. Оставшийся объем доступен для хранения рабочих программ пользователя. Физически такой объем памяти реализуется с помощью двух плат ОЗУ на микросхемах 565РУЗ. В системе предусмотрена возможность использования накопителей на гибких дисках (НГД). Управление системы возможно как с пульта управления (в режиме контроля и диагностирования), так и с помощью дисплея (в режиме отладки).

В состав системы входят следующие программно управляемые приборы и устройства: коммутатор, обеспечивающий подключение контролируемых точек печатной платы и формирование соответствующих измерительных схем; измеритель сопротивлений, емкостей и индуктивностей; цифровой прибор для измерения токов и частоты; программируемые источники постоянных напряжений и токов; логический тестер.

Высокие метрологические характеристики измерителя сопротивлений, индуктивностей и емкостей обеспечиваются примененными в этом устройстве методами, основанными на использовании рассмотренных ранее тестирующих периодических сигналов треугольной формы.

АВТОМАТИЗИРОВАННАЯ СИСТЕМА ВНУТРИСХЕМНОГО КОНТРОЛЯ И ДИАГНОСТИРОВАНИЯ ОЕ 1761 [3]

Эта система, разработанная фирмой «Marconi Instruments» — одна из наиболее ранних систем третьего поколения, управляемая от ЭВМ.

Упрощенная структурная схема системы представлена на рис. 6.4. Схема имеет двухшинную архитектуру и управляется посредством мини-ЭВМ PDP-11/05. Высокоскоростная шина «UNIBUS»

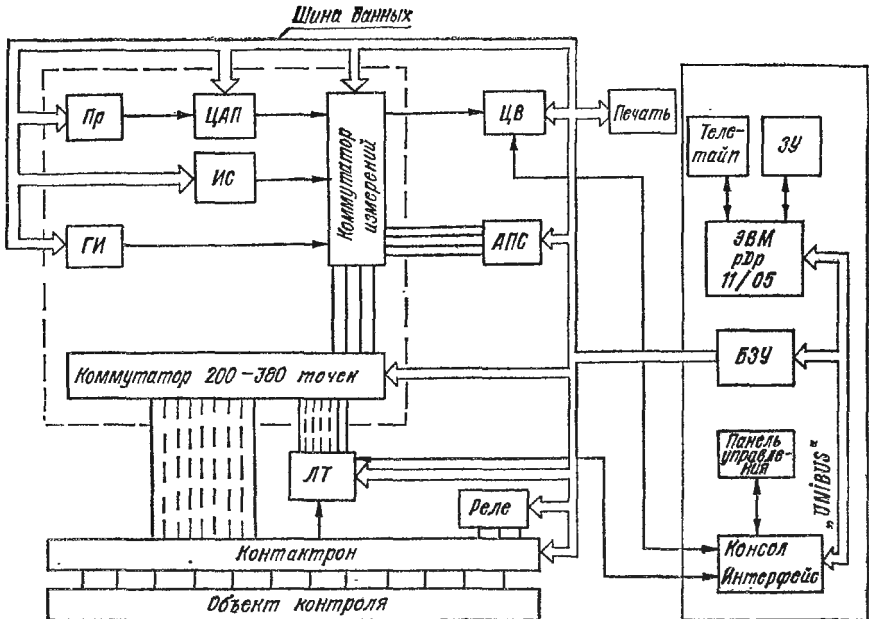


Рис. 6.4. Упрощенная структурная схема системы ОЕ 1761:

ПИ — программируемые источники; ЗУ — запоминающее устройство; ИС — измеритель сопротивления; ЦАП — цифроуправляемое сопротивление; АПС — анализатор полного сопротивления; ЛТ — логический тестер; БЗУ — буферное ЗУ; ЦВ — цифровой вольтметр; ПР — программируемые резисторы.

обеспечивает сопряжение ЭВМ с панелью управления и буферным запоминающим устройством (БЗУ). В БЗУ данные, выходящие из ЭВМ в последовательной форме, преобразуются в управляющие слова, удобные для передачи и восприятия измерительными устройствами. Панель управления позволяет оператору управлять системой с помощью всего четырех кнопок: «Загрузка», «Пуск», «Стоп», «Продолжение». Кроме того, в распоряжении программиста есть возможность управления всей системой через клавиатуру теле-тайпа.

Интерфейс обеспечивает двухстороннюю связь между вычислительным устройством и панелью управления. Она также воспринимает все сигналы, поступающие в вычислительное устройство от измерительных приборов. По команде от вычислительного устройства интерфейс вырабатывает сигнал «Отсчет», который направляется в соответствующий измерительный прибор. По окончании цикла измерений измерительные приборы посылают в интерфейс сигнал «Измерение завершено», подтверждая достоверность данных, поступающих от этого прибора. Затем вычислительное устройство может считывать эту цифровую информацию через интерфейс.

Программное управление через интерфейс по шине данных распространяется на все устройства измерения и коммутации, а также на устройство печати. Устройства измерения включают в себя цифровой вольтметр (ЦВ), анализатор полного сопротивления на переменном токе (АПС), программируемые источники напряжений (ПИ), программируемые резисторы (ПР), измерители сопротивлений (ИС). Система имеет логический тестер, предназначенный для внутрисхемной проверки ПУ, содержащих цифровые компоненты малой степени интеграции.

Система коммутации содержит два коммутатора. Один из них образует коммутационную матрицу, осуществляющую взаимное соединение всех приборов, за исключением логического тестера, в соответствующую измерительную схему. Максимальное число зажимов, подключаемых одновременно коммутационной матрицей, не превышает четырех, что обеспечивает возможность четырехпроводного измерения сопротивлений резисторов.

Второй коммутатор — коммутатор точек контроля работает независимо от первого и осуществляет подключение измерительных полюсов к любым двум точкам проверки на стенде в соответствии с командами от устройства хранения данных. Кроме того, к любой или ко всем точкам проверки могут быть подключены так называемые защитные полюсы, необходимые для обеспечения режима независимого измерения проводимостей объекта контроля.

Переключение из аналогового режима работы в цифровой также осуществляется в модуле коммутатора точек контроля. При контроле ЦИС необходимо одновременно подключать большое количество точек, поэтому все переключения, требуемые в процессе логической проверки, осуществляются либо коммутатором точек, либо самим логическим тестером.

Контролируемая печатная плата подключается к системе с помощью контактрона «игольчатое поле», управляемого пневматически.

Использование универсальной ЭВМ PDP-11/05 придает системе высокую гибкость программного управления. Система имеет развитое программное обеспечение, основанное на стандартном языке Бейсик.

Система ОЕ-1761 имеет следующие технические характеристики (измерение по двух-, трех- и четырехпроводной системе):

Измерения	Основная погрешность, %
-----------	-------------------------

Сопротивление (по постоянному току)

10 Ом — 10 МОм	±0,5
----------------	------

10 Ом — 100 кОм	±1,5
-----------------	------

1 Ом — 10 Ом; 100 кОм — 1 МОм	±3
-------------------------------	----

1 МОм — 10 МОм	±5
----------------	----

**Напряжение постоянного тока (максимальное число,
отображаемое цифровым вольтметром $\pm 19\,999$)**

10 мВ — 1000 В	
0—10 мВ	$\pm 0,01\%$ показания
	$\pm 0,005\%$ полной шкалы
0—100 мВ и выше	$\pm 0,005\%$ показания
	$\pm 0,005\%$ полной шкалы

Ток утечки

1—10 нА	$\pm 5\% \pm 1$ нА
10—100 нА	$\pm 3\% \pm 1$ нА
100—1000 нА	$\pm 2\% \pm 1$ нА

Тестирующие сигналы — программируемые напряжения постоянного тока и ток:

Число источников питания	2
Диапазон напряжений	0—30 В ступенями по 100 мВ
Диапазон токов	10—990 мА ступенями по 10 мА
Погрешность по напряжению	$\pm 1\%$
Погрешность по току	$\pm 2\% + 2$ мА

Анализатор полного сопротивления имеет следующие характеристики:

Измерения	Погрешность, %
Емкость	
10—100 пФ	$\pm 2\%$ ($-2 \dots +5$) пФ
100—0,1 мкФ	$\pm 2\%$
0,1—1 мкФ	$\pm 4\%$
1—10 мкФ	$\pm 8\%$
10—100 мкФ	$\pm 10\%$
Индуктивность	
10—100 мкГн	$\pm 10\% \pm 10$ мкГн
0,1—1 мГн	$\pm 7\%$
1—1 Гн	$\pm 5\% \pm 0,3\%$ полной шкалы
1—10 Гн	$\pm 10\%$

Скорость измерения для аналоговых компонентов составляет 12 измерений в секунду, для логических компонентов — 1000 тестов в секунду.

Дальнейшим развитием рассматриваемой системы явилась АСКД «Система 80» той же фирмы. По сравнению с ОЕ-1761 в новой системе расширены возможности контроля ЦИС, повышена гибкость коммутации, увеличено быстродействие.

АВТОМАТИЗИРОВАННЫЕ СИСТЕМЫ СЕРИИ МВ7700 [33]

Фирма «Membrain» (Англия) является одной из ведущих зарубежных фирм, специализирующихся на производстве автоматизированных средств контроля и диагностирования печатных узлов РЭА.

Новая серия автоматизированных систем MB7700S этой фирмы обладает повышенной производительностью и развитым программным обеспечением. Модели серии MB7700S ориентированы на функциональные испытания ПУ, но допускают и внутрисхемное диагностирование. В отличие от них, модели серии MB3300S ориентированы на внутрисхемный контроль и диагностирование аналоговых и цифровых микросхем, однако предусматривают и функциональную проверку. Возможности автоматизированных систем, выпускаемых фирмой «Membrain», представлены в табл. 6.1 [66].

Особенности структуры и некоторые характеристики серии MB7700S покажем на примере системы MB7706S, структурная схема которой изображена на рис. 6.5 [66].

Центральным ядром системы является специализированная ЭВМ, процессор которой выполнен на базе микросхем серии INTEL-3000. Архитектура процессора имеет период цикла, не превышающий 200 нс. Идентичный процессор применяется во многих устройствах серии MB7700. Это обеспечивает совместимость различных систем и узлов в процессе их эксплуатации. Запоминающее устройство использует микросхемы динамической памяти с произвольным доступом по 64 Кбит, которые могут обеспечить объем памяти до 256 Кбайт на одну плату. Предусмотрена возможность установки двух таких плат. Расширитель шины ЗУ обеспечивает адресацию коммутаторов через соответствующие схемы интерфейса.

Периферийное оборудование включает пульт управления с клавиатурой, дисплей, накопители на стационарных и гибких магнитных дисках, а также устройство печати, перфоратор и считыватель. Все периферийные устройства снабжены соответствующим интерфейсным оборудованием. Емкость ЗУ на стационарных магнитных дисках составляет 8,2 Мбайт. Емкость ЗУ на гибких дисках — 1,0 Мбайт. Объект контроля подключается с помощью контактрона с пневматическим управлением. Кроссировочное поле на выходе контактрона обеспечивает системе гибкость коммутации контролируемых точек. Система имеет два коммутатора, подключающих контролируемые точки к измерительным приборам.

Система MB7760 является универсальной и предусматривает как функциональную, так и внутрисхемную проверку аналоговых и цифровых узлов РЭА. Функциональная проверка обеспечивается приборами с интерфейсом IEEE-488. Для проведения внутрисхемной проверки имеются специальный модуль, набор программируемых источников тестирующих сигналов и измерительных преобразователей параметров аналоговых компонентов. Технические характеристики преобразователей приведены ниже.

Тестирование цифровых интегральных микросхем осуществляется дискретным испытательным блоком. Этот блок имеет возможность одновременного подключения до 256 проверяемых контактов

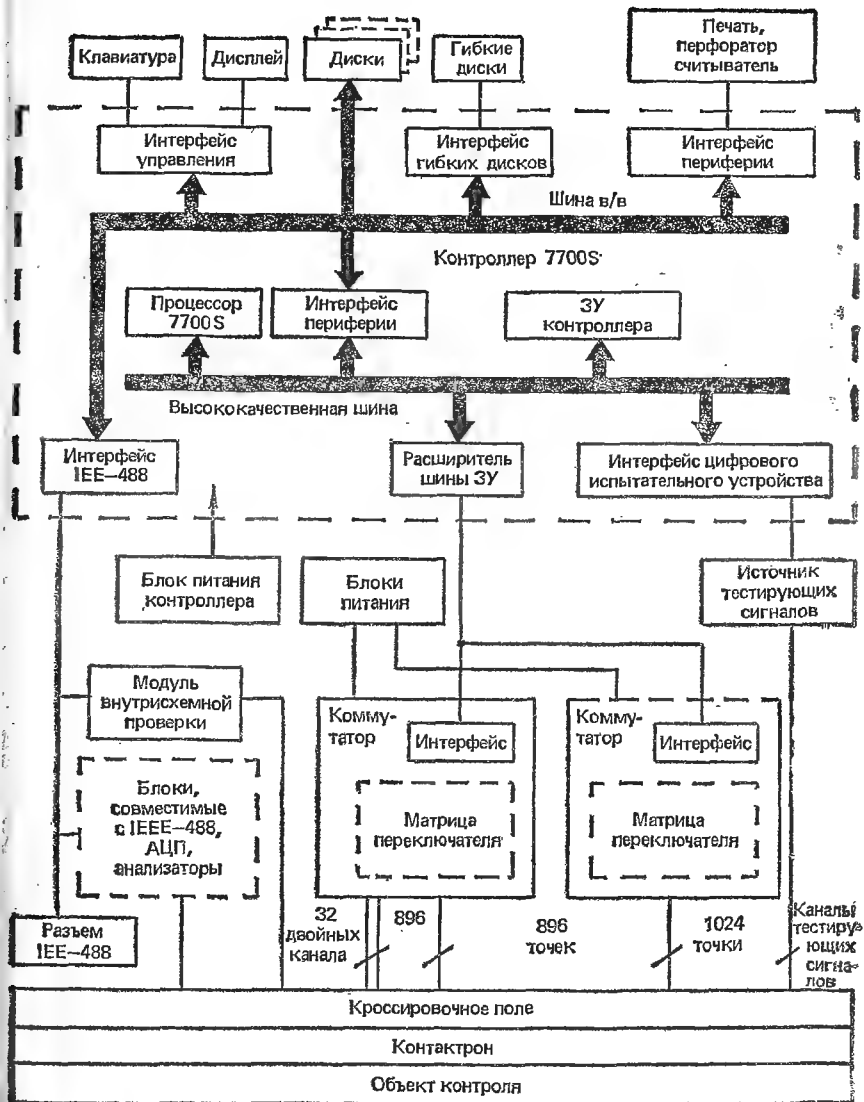


Рис. 6.5. Функциональная схема системы MB7760S.

цифровых компонентов. Контакты разбиты в группы по 16. Уровни напряжений логических сигналов программируются от -12 до $+24$ В. Контакты могут подключаться как последовательно, так и параллельно. Предельные частоты тестирующих сигналов соответствуют данным табл. 6.1. Блок цифровых испытаний содержит модуль

6.1. Характеристики автоматизированных систем серии MB7700S и MB3300S

Тип системы	Назначение	Цифровые точки	Аналоговые точки	Наличие интерфейса IEEE488	Возможность тестирования ВИС	Предельная частота	Язык программирования	Язык внутрисхемного тестирования	Программы функционального контроля	Моделирование ЦИС
MB7720S	Функциональный тестер	256	×	+	+	500 кГц	MEDIATOR	×	HIPOINT MENTOR	ASSET
MB7730S	Цифровой функциональный тестер	512	512	+	+	5 мГц	MEDIATOR	×	»	»
MB7760S	Гибридный тестер	256	1920	+	+	5 мГц	MEDIATOR	INTACT	»	»
MB7770S	Универсальный тестер	512	224	+	+	5 мГц	MEDIATOR	INTACT	»	«
MB3303S	Гибридный тестер	1199	927	+	+	500 кГц	BASIC	FAULTS	×	×
MB3330S	Гибридный тестер	640	640	+	+	500 кГц	BASIC	FAULTS	×	×
MB3333S	Многофункциональный тестер	2207	959	+	+	2 мГц	BASIC	HFAULTS	×	×

синхронизации и адресации для обеспечения точной синхронизации передаваемого ПУ и системы испытаний. Блок содержит модули генерации тестирующих сигналов, которые обеспечивают получение вполне определенных программируемых серий импульсов для испытания микросхем с высоким уровнем интеграции. Наконец, блок цифровых испытаний содержит полный набор различных зондов, включая бесконтактный токовый зонд для локализации дефектов на печатных платах, содержащих БИС с шинной структурой. Модули проверки ЦИС широко используют встроенную микропроцессорную технику, микросхемы «канальной электроники», элементы памяти и другие компоненты с шинной структурой, поэтому системы серии MB7700 следует отнести к АСКД четвертого поколения.

2. ПРИНЦИПЫ ПОСТРОЕНИЯ КОММУТАТОРОВ АСКД

Коммутаторы АСКД предназначены для организации измерительных цепей и цепей тестирующих сигналов. В процессе коммутации сигнальные входы в определенном порядке подключаются к аппаратуре, выполняющей раздельное во времени преобразование контролируемых параметров в унифицированные сигналы.

Основными техническими характеристиками коммутаторов, определяющими возможность контроля и диагностирования, являются быстродействие; количество контролируемых точек; количество выходных каналов; гибкость, определяющая способы управления каналами в любой последовательности и в любых комбинациях; возможность наращивания.

СТРУКТУРА КОММУТАТОРОВ

Из рассмотренных примеров АСКД следует, что структура коммутирующих устройств существенным образом определяет структуру всей системы в целом.

Большинство рассмотренных систем имеет структуру коммутаторов, состоящую из двух частей, каждая из которых имеет самостоятельное назначение: организация схемы управления, выбор характера и способа формирования сигналов, управляющих переключающими элементами; организация исполнительной части коммутатора и ее взаимодействия с системой соединения аппаратуры.

Организация схемы управления с применением ЭВМ сводится к формированию ряда адресуемых регистров, каждый разряд которых управляет работой переключающих элементов. В настоящее время существуют электромеханические переключатели с малым потреблением энергии. Управляющие катушки таких переключающих элементов могут непосредственно подключаться к выходу цифро-

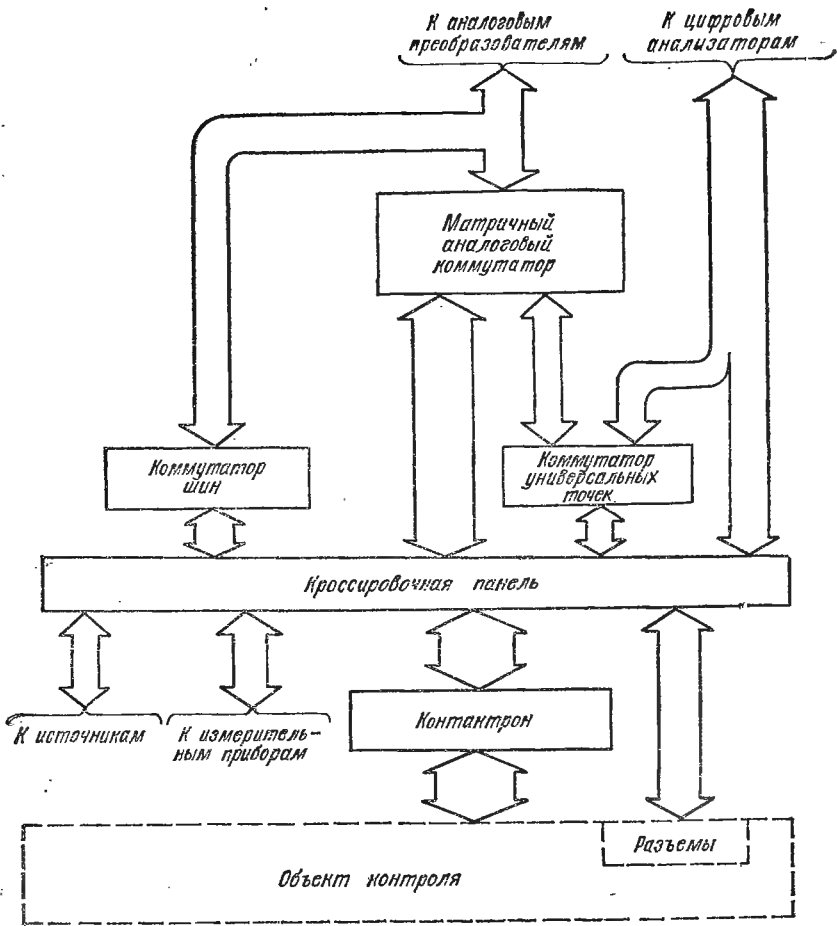


Рис. 6.6. Структура исполнительной части коммутатора АСКД.

вых интегральных схем (например, по схеме с «открытым» коллектором).

Наибольшее влияние методы контроля и диагностирования оказывают на вторую, исполнительную часть коммутатора.

Рассмотрим обобщенную структурную схему исполнительной части коммутатора универсальной АСКД (рис. 6.6).

Объект контроля (узел на печатной плате) может подключаться к системе двумя различными способами: посредством внешних разъемов; посредством дополнительных контактирующих адаптеров (контактрон).

Контактроны обычно выполняются в виде поля «игольчатых контакторов», соединяемых с контактными площадками и проводниками печатной платы [16].

Другим способом группового контактирования является способ подключения к контактному выводу интегральных схем. Контактующее устройство подобного типа носит название «клипса». Оно надевается непосредственно на интегральную схему и с помощью пружинных зажимов обеспечивает надежное подключение контактов интегральной схемы к коммутатору АСКД.

Внешние измерительные приборы и источники тестирующих сигналов так же, как и контактирующие устройства объекта контроля, соединяются с коммутатором через кроссировочную панель. Панель имеет две группы разъемов: внешние и внутренние.

Внешние разъемы обеспечивают подключение измерительных приборов, источников тестирующих сигналов и объекта контроля.

Внутренние разъемы соединяют кроссировочную панель с коммутатором. С помощью кроссировочного поля любая клемма внешних разъемов соединяется с любой клеммой внутренних разъемов.

Коммутируемые точки могут принадлежать аналоговым либо цифровым элементам ПУ. Имеется также группа «универсальных» точек, принадлежащих как аналоговым, так и цифровым элементам. Аналоговые и универсальные точки объекта контроля через матричный аналоговый коммутатор подключаются к шинам аналоговых измерительных преобразователей. Эти же точки через коммутатор аналоговых шин могут быть соединены с внешними измерительными приборами тестирующих сигналов.

Коммутатор универсальных точек осуществляет их переключение от матричного аналогового коммутатора к цифровым анализаторам.

Рассмотренная структура коммутации (рис. 6.6) отражает все основные направления взаимодействия объекта контроля с различными устройствами АСКД. В отдельных конкретных системах те или иные цепи коммутации могут отсутствовать.

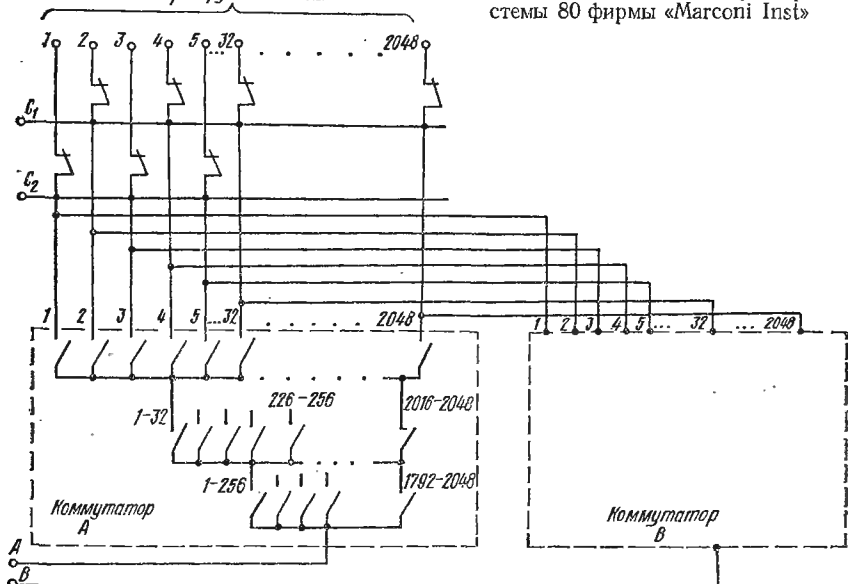
РЕАЛИЗАЦИЯ КОММУТАТОРОВ В АСКД

Аналоговый коммутатор системы «80» на 2048 точек (рис. 6.7) имеет четыре измерительных шины, из которых A и B — основные, а C_1 и C_2 — вспомогательные. Основные шины подключаются к любой из контролируемых точек двумя однополюсными трехступенчатыми коммутаторами A и B . Первая ступень содержит 64 группы по 32 переключающих элемента, вторая — 8 групп по 8 переключающих элементов. Третья ступень содержит одну группу с 8 коммутирующими элементами.

Вспомогательная шина C_1 посредством простейшего коммутатора на 1024 точки может подключаться к одной или нескольким

Рис. 6.7. Аналоговый коммутатор системы 80 фирмы «Marconi Inst»

Контролируемые точки



контролируемым точкам с четными номерами. Вспомогательная шина C_2 соединяется с нечетными контролируемыми точками. С помощью дополнительного реле (на схеме не показано) шины C_1 и C_2 могут объединяться, обеспечивая защитное заземление любого числа контролируемых точек. Наличие двух шин C_1 и C_2 облегчает операции проверки на отсутствие обрывов и коротких замыканий проводников контролируемого печатного узла. В качестве коммутирующих элементов используются ртутные реле, установленные на специальных платах. Каждый из проводников, относящихся к контролируемым точкам, по всей длине окружается предохранительным каналом, соединенным с землей. Это существенно уменьшает влияние паразитных емкостей коммутатора.

Коммутатор MB7773 фирмы «Membrain» [45] (рис. 6.8) имеет структуру, соответствующую изображенной на рис. 6.6. Всего коммутируется 448 точек объекта контроля. Из них 192 канала аналоговых и 256 универсальных. Универсальные каналы подключаются к трехканальному матричному коммутатору через группу переключателей (переключатели находятся в исходном состоянии). При возбуждении какого-либо из переключателей соответствующая универсальная точка подсоединяется к выходам цифровых каналов. Аналоговые 192 канала выведены непосредственно к тестовой панели и также соединяются с шинами А, В и С матричного коммутатора. Характерной особенностью коммутатора MB7773

является наличие модуля подсоединения дополнительных приборов, который подключает внешние приборы и источники питания к шести информационным шинам матричного коммутатора (матрица 32×6).

Вся монтажная проводка выполнена симметричной двухполюсной для обеспечения высокой помехозащищенности сигналов. Модуль подсоединения приборов защищен с помощью разъединительных реле, так что матричный коммутатор может быть полностью отключен от приборов. Все каналы модуля подключения допол-

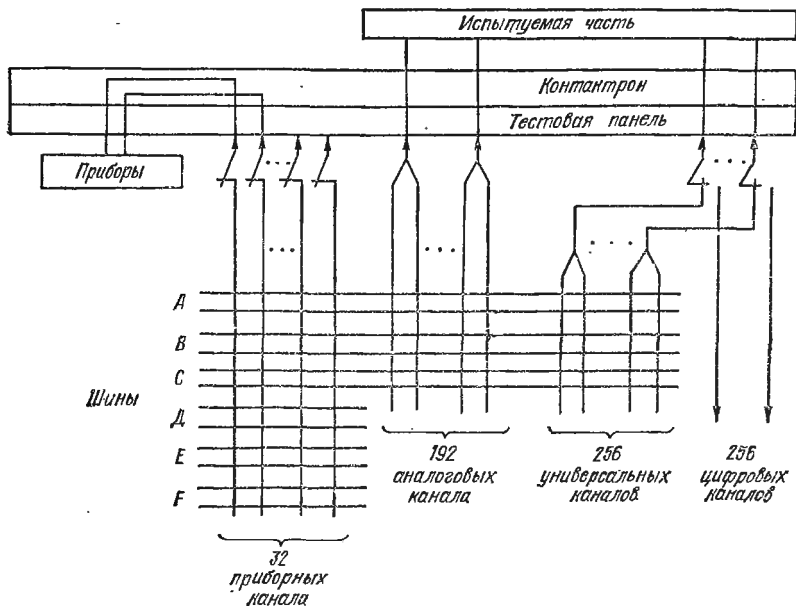


Рис. 6.8. Коммутатор сигналов MB7773.

нительных приборов выведены на тестовую панель, поэтому незадействованные каналы могут использоваться для подключения контролируемых точек. Контролируемые точки при этом заводятся на шестишинный матричный коммутатор (имеются дополнительные шины Д, Е и F). Это существенно расширяет возможности измерительных преобразователей, допуская использование шестипроводных измерительных шин.

Коммутатор сигналов MB7776 той же фирмы представлен на рис. 6.9 и предназначен в основном для систем, ориентированных на функциональные испытания. Он имеет модуль подключения дополнительных приборов, аналогичный рассмотренному ранее. Первая секция контролируемых точек, как и для блока MB7773, предусматривает 192 канала, подсоединенных непосредственно к

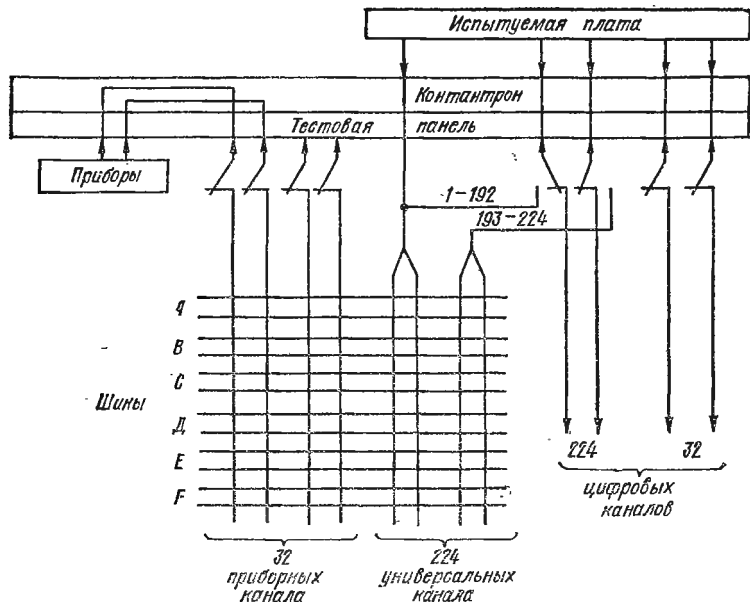


Рис. 6.9. Коммутатор сигналов МР7776.

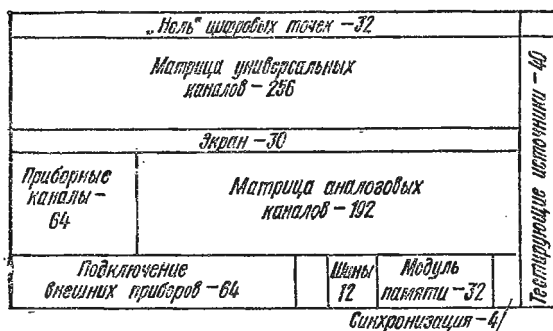


Рис. 6.10. Поле кроссировочной памяти МВ7773.

тестовой панели, и содержит в данном случае матрицу с шестью информационными шинами, вместо трех. Остальные 224 канала выполнены в виде универсальных посредством использования переключающих элементов. Однако в данном случае имеется 192 канала аналоговой матрицы, которые могут одновременно использоваться вместе с 224 цифровыми каналами, т. е. можно использовать один и тот же канал как аналоговый и как цифровой. Предусмотрена также секция из 32 независимых цифровых каналов.

Из рис. 6.8 и 6.9 следует, что каждая точка объекта контроля соединяется с одним из входных каналов коммутатора через тестовую панель. Кроссировочное поле тестовой панели обеспечивает соединение любой точки объекта контроля с любым каналом коммутатора. Обозначим множество из n точек объекта контроля через $T = \{t_i\}$; $i = 1, 2, \dots, n$, а множество из q каналов через $K = k_j$; $j = 1, 2, \dots, q$. Посредством кроссировочной панели точка с номером t_i может соединяться с каналом k_j коммутатора.

На рис. 6.10 показана компоновка кроссировочной панели для коммутатора MB7773. Секции подключения внешних измерительных приборов так же, как и секции каналов, коммутирующих внешние приборы (рис. 6.8), включают по 64 контакта. Матрица универсальных каналов имеет 256 точек подключения, а матрица аналоговых каналов — 192 точки. На панели предусмотрен вывод 12 точек, соединенных с измерительными шинами, предусмотрено подключение модуля памяти (32 точки) и четырех каналов синхронизации. Источники тестирующих сигналов могут подключаться к 40 точкам. Имеется также 30 точек для подключения экранирующих проводов и 32 точки для подключения «цифрового нуля». Панель является в высшей степени гибким устройством и не налагает каких-либо ограничений на способ подключения приборов, источников питания, измерительных устройств и т. д. Фактически все устройства могут подключаться в любую точку коммутатора.

Глава 7

ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ АСКД

Стоимость программного обеспечения АСКД составляет все большую часть от общих затрат на проектирование и изготовление и превышает 70—80 % их общей стоимости. Большая трудоемкость подготовки программ диагностирования может сделать применение АСКД неэффективным. Поэтому главной задачей является создание условий, обеспечивающих минимум трудозатрат пользователя по разработке программ при подготовке испытаний каждого нового типа узлов на печатных платах [53; 69].

1. СТРУКТУРА ПРОГРАММНОГО ОБЕСПЕЧЕНИЯ

Проблемная ориентация АСКД определяет структуру программного обеспечения. Однако существуют характеристики программного обеспечения АСКД, независимые от класса объектов диагностирования [47]. Независимость структуры программного обеспечения обусловлена тем, что при всем разнообразии конкретных проверок и объектов диагностирования решаемые задачи аналогичны.

Весь комплекс программ образует систему программного обеспечения АСКД. Программное обеспечение включает операционную систему и рабочие программы.

ОПЕРАЦИОННАЯ СИСТЕМА

В операционную систему входят управляющие программы и система программирования.

Основным назначением операционной системы (ОС) АСКД является обеспечение простого способа оформления задания на про-

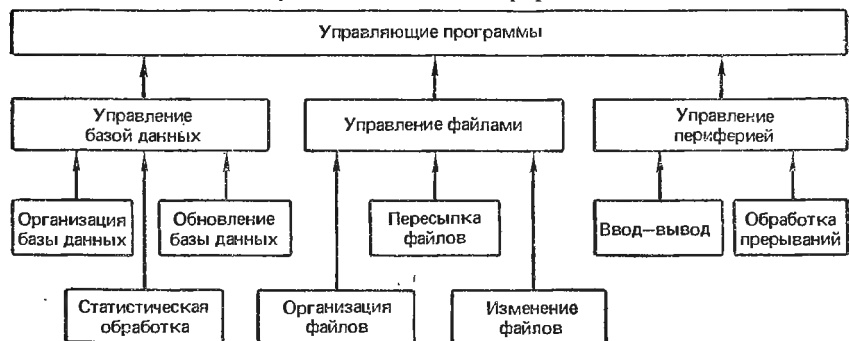


Рис. 7.1. Управляющие программы операционной системы.

цесс диагностирования; обеспечение равномерной загрузки оборудования; оптимальное использование всех ресурсов АСКД.

Основу ОС составляют управляющие программы (рис. 7.1), осуществляющие управление базой данных; файлами; периферийными устройствами; рабочими программами.

Программы управления базой данных осуществляют организацию базы данных; обновление базы данных; статистическую обработку.

Программы управления файлами осуществляют организацию файлов и их перемещение. Под файлом понимается некоторый набор данных, хранящихся под одним именем. Файлы могут содержать тестовые программы, перечни данных, сведения о дефектах и т. д. Обращение к каждому файлу организуется по имени файла, затем файл целиком переходит в оперативную память ЭВМ. Файл может быть создан, стерт, переслан, скопирован по усмотрению пользователя.

В ОС предусмотрены специальные средства, освобождающие центральный процессор от непосредственной связи с медленно действующими устройствами ввода-вывода. Сообщения между этими устройствами и центральным процессором передаются через диски, управляемые независимо от выполняемой текущей программы. Такие действия, как распечатка данных, вывод на перфолен-

ту или магнитную ленту могут выполняться одновременно с решением основных задач.

Все блоки связи и управления периферийными устройствами выполняются в виде отдельных сегментов ОС. Специфические особенности, присущие каждому периферийному устройству, учитываются автоматически, позволяя программисту обращаться к файлам и устройствам одинаковым способом.

СИСТЕМА ПРОГРАММИРОВАНИЯ

Система программирования (рис. 7.2) включает средства подготовки программ; средства отладки и контроля.

Средства подготовки диагностических программ содержат языки программирования и трансляторы; программы моделирования; программы «обучения» системы по исправному ПУ.

Для подготовки диагностических программ в современных АСКД используются специализированные языки программирования высокого и низкого уровней, а также многоуровневые. Языки высокого уровня ориентированы на функциональный контроль, языки низкого уровня — на внутрисхемный поэлементный контроль и диагностирование. Многоуровневые языки программирования являются универсальными и обеспечивают как функциональную, так и поэлементную проверку.

При трансляции диагностических программ производится их синтаксический контроль, и в случае обнаружения ошибок исходные тексты программ подвергаются редактированию.

Программы моделирования (рис. 7.3) осуществляют моделирование узлов РЭА, а также моделирование тестирующих воздействий.

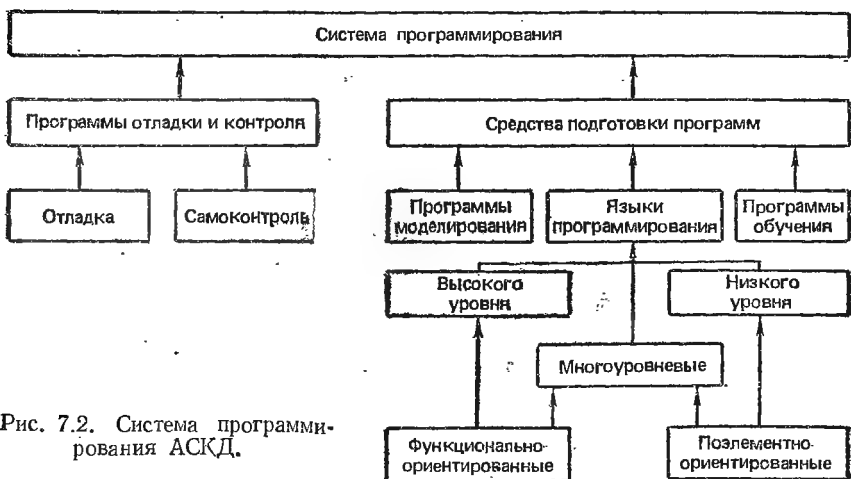


Рис. 7.2. Система программирования АСКД.

В программах моделирования узлов РЭА используются модели ЭРЭ и описания соединений между компонентами. Модели ЭРЭ либо хранятся в библиотеке стандартных ЭРЭ, либо подготавливаются пользователем в виде описания на одном из специализированных языков. Как правило, библиотека моделей ЭРЭ может пополняться в процессе эксплуатации системы. Программы моделирования ПУ РЭА содержат специальные подпрограммы, осуществляющие ранжирование моделей ЭРЭ, т. е. определение порядка их запуска в моделирующей программе.

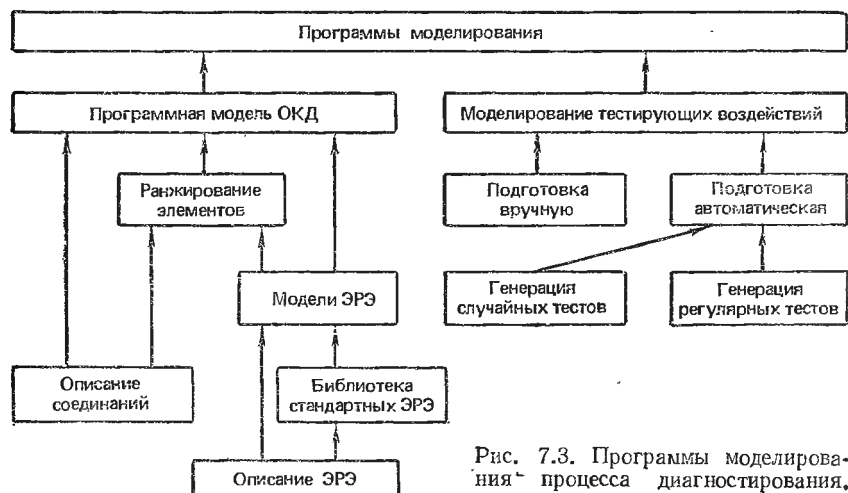


Рис. 7.3. Программы моделирования процесса диагностирования.

Подготовка программ генерации тестирующих воздействий может осуществляться либо вручную, либо автоматически путем моделирования случайных или регулярных последовательностей тестовых сигналов.

Программы отладки и контроля (рис. 7.2) служат для окончательной отладки подготовленных диагностических программ. В процессе отладки определяются ошибки, которые не были обнаружены при трансляции. К таким ошибкам можно отнести ошибки программирования: неправильно указан номинал измеряемого параметра, не учтено время задержки измерения, а также методические ошибки: не учтена последовательность проверки ЭРЭ, неправильно задана последовательность входных и выходных сигналов для интегральной схемы. Отлаживается программа на эталонном узле РЭА. Отлаженная программа заносится в библиотеку рабочих программ, откуда она может быть загружена в оперативную память АСКД для непосредственного выполнения.

Рабочие программы контроля и диагностирования являются наиболее специфической частью программного обеспечения АСКД (рис. 7.4). Они обеспечивают функциональную и внутрисхемную проверку ПУ РЭА. Программы функционального контроля ориентированы на обнаружение дефектного ПУ, а программы функционального диагностирования — на локализацию обнаруженного дефекта. Программы внутрисхемного контроля и диагностирования



Рис. 7.4. Программы контроля и диагностирования.

обеспечивают контроль правильности соединений иazoleментное диагностирование аналоговых и цифровых ЭРЭ в статическом и динамическом режимах.

Генерирование тестирующих воздействий при внутрисхемном контроле и диагностировании происходит в два этапа.

На первом этапе устанавливаются начальные условия, обеспечивающие разделение аналоговых ЭРЭ. Установка начальных условий для цифровых ЭРЭ заключается в формировании постоянных логических уровней на некоторых управляющих входах, а также в начальной установке всех элементов памяти.

При необходимости постоянные логические уровни устанавливаются с целью блокирования действий обратных связей.

На втором этапе происходит активизация моделируемых ЭРЭ программой, формирующей тестирующие воздействия. Для аналоговых ЭРЭ генерируются изменяющиеся во времени аналоговые

сигналы соответствующей формы. Для цифровых ЭРЭ генерируются требуемые временные последовательности логических уровней.

Следует подчеркнуть, что в отличие от программ функционального контроля, ориентированных на проверку всего ПУ в целом, программы внутрисхемного поэлементного контроля и диагностирования ориентированы на независимую проверку каждого из компонентов. Поэтому они оказываются, как правило, намного проще соответствующих программ функционального контроля и диагностирования.

2. ЯЗЫКИ ПРОГРАММИРОВАНИЯ ДЛЯ ВНУТРИСХЕМНОГО КОНТРОЛЯ И ДИАГНОСТИРОВАНИЯ

Для эффективной организации процесса внутрисхемного диагностирования необходимо иметь формализованное представление элементов гибридного печатного узла. Однако существующие языки высокого уровня не приспособлены для формализации описания ЭРЭ.

В настоящее время наиболее разработаны языки формального описания цифровых схем. Большинство из них имеют сложные правила синтаксиса, вследствие чего процесс описания схем доступен лишь специалистам, имеющим определенную квалификацию в области программирования. Некоторые языки требуют знания логических характеристик описываемых элементов или знания функционального описания схемы [61]. Для разработчиков были созданы специализированные языки описания дискретных устройств [11; 15].

Язык описания логических схем «ЯЗ — М» [15] не требует какой-либо доработки готовой схемы и использует только сведения, содержащиеся в графическом описании ее элементов. Однако описание межсоединений элементов является громоздким и трудно формализуемым. Для применения языка [11] необходимо контролируемое дискретное устройство представлять в простом базисе (на уровне элементов И, ИЛИ, И — НЕ, ИЛИ — НЕ). Однако для дискретных устройств, построенных на ЦИС повышенной степени интеграции, указанные требования приводят к громоздкому описанию схемы. Кроме того, требуется все нелогические элементы схемы представлять их логическими эквивалентами, что исключает возможность установления конкретных дефектов нелогических и аналоговых компонентов. Разработан язык символьного кодирования испытаний микросхем «СКИМ-1», предназначенный для составления рабочих программ контроля статических и динамических характеристик ЦИС [22].

В последние годы в нашей стране и за рубежом создан ряд специализированных языков, ориентированных на поэлементный контроль и диагностирование гибридных ПУ РЭА: ЯПД-1 [55],

ЯПД-2 [9], СТ-13 [41], ВТЛ [46], МЕМТЕСТ [45], ИНСАЙТ [59], ИНТАКТ [66], MPS [5] и др.

Все перечисленные языки поэлементного внутрисхемного диагностирования удовлетворяют следующим требованиям: близость к существующим стандартам технической документации; возможность описания нелогических и логических компонентов малой и повышенной степени интеграции без замены компонентов эквивалентной схемой; простота описания межкомпонентных соединений; возможность описания алгоритмов диагностирования гибридных печатных узлов; независимость от типа диагностируемого печатного узла; возможность расширения списка диагностируемых ЭРЭ и изменения значений параметров тестовых воздействий.

В качестве примера рассмотрим структурные особенности некоторых языков, ориентированных на внутрисхемное диагностирование гибридных узлов РЭА.

ЯЗЫК ИНСАЙТ [3]

Главным критерием его создания было стремление иметь язык, который был бы независимым от типа проверяемой схемы. В отличие от языков функционального контроля ИНСАЙТ позволяет привязывать большинство команд к проверяемому элементу, вместо того чтобы задавать точные режимы и конфигурацию измерительной цепи.

Программа на ИНСАЙТ записывается в виде отдельных нумеруемых строчек, называемых командными предписаниями. Например, командное предписание для проверки сопротивления резистора $R\ 25$, имеет структуру, приведенную ниже:

⟨№ строки⟩	⟨Глагол⟩	⟨Идентификатор⟩	⟨Пределы⟩	⟨Точки⟩	⟨Терминатор⟩
120	RES	'R25'	120K,%5	(12,15,G8)	:

Из этой записи виден основной формат строки. Строка означает, что необходимо измерить значения параметров резистора $R25$ с номинальным значением сопротивления 120 кОм и допуском 5 %. Двоеточие означает признак окончания строки. Номер строки используется для указания каждой строки программы. Каждое предписание содержит командный глагол — определенную операцию, которую должна выполнять система. Глаголы разделяются на две категории: для измерения параметров элементов и для управления системой. Глагол RES в рассмотренном примере указывает на необходимость измерения резистора. Глаголы управления системой могут управлять включением различных устройств.

Особенностью глаголов первой категории является то, что они определяют не только тип измерительной цепи, но и устанавливают некоторый стандартный режим измерения элементов. Например, по стандартным условиям для проверки диода требуется прямой ток 10 мА, а для проверки некоторого конкретного диода $D25$

необходим ток 0,5 А. Изменение стандартного режима программируется введением в данной строке после двоеточия дополнительного командного предписания с глаголом управления системой. Например, запись 150DIODE 'D25' S, ON, (36, 37) : SET 'PSU1' 0,5 A: означает, что проверяется кремниевый (S) диод во включенном (ON) состоянии. Глагол SET устанавливает источник PSU1 на рабочий ток 0,5 А, отменяя установленный ранее стандартный режим. В конце строки следует терминатор перевода каретки на новую строку, который переводит систему в режим измерения. Для однозначного определения элементов служит их идентификатор. D25 и R25 являются идентификаторами диода и резистора, имеющих по принципиальной схеме номер 25.

Пример фрагмента программы хорошо иллюстрирует возможности языка ИНСАЙТ [3]:

Порядковый №	Глагол	Идентификатор	Значения и допуски	Точки подключения
110	IND	'L3'	100UH, %3	(49, 136, G98, 97, 103)
120	CAP	'C56'	50UF, 100UF	(29, 54)
130	DIODE	'D963'	S, ON	(20, 90)
140	TRANSIST	'TR34'	G, N, OFF	(36, 43, 54)
150	ZENER	'ZD1'	3,9V, %6	(22, 45)
160	TRACK			(1:150, —36)

Программа предусматривает проверку индуктивности L3 с номинальным значением 100 мкГн и допуском 3 %; емкости C56 в пределах 50—100 мкФ; кремниевого диода D963 в открытом состоянии; германиевого транзистора типа N в закрытом состоянии и кремниевого диода ZD1.

Предписание с глаголом TRACK предусматривает проверку всех точек от 1 до 150, за исключением точки 36, на отсутствие коротких замыканий.

Язык ИНСАЙТ содержит также возможность проверки логических схем комбинационного типа посредством применения командного глагола TRUTH (истинность). Так, например, предписание 210 TRUTH H (1—12, 23) L (17—21, 26) # H (41, 31—33) L (43, 44) означает, что логическая схема проверяется подачей на точки 1—12 и 23 высокого (H) логического уровня, а на точки 17—21 и 26 — низкого (L) логического уровня. После знака # следует указание выходных точек, на которых ожидаются, соответственно, высокий и низкий логические уровни напряжений. Имеется команда АНАЛИЗ (A), посредством которой значения логических уровней выводятся на печатающее устройство.

Рассмотрим программу проверки простейшего транзистора каскада, схема которого представлена на рис. 7.5, а.

10	REF	101 \$	BOARD	TYPEA
1010	RES	'R1'	10 K, % 3	(5, 6, G7,
1020	RES	'R2'	15 K, % 3	(6, 7, G5)
1030	RES	'R3'	1 K, % 3	(5, 6)
1040	RES	'R4'	5 K, % 11	(7, 9)
2010	TRAN	'TR1'	S, N, ON	(8, 6, 9)
2020	TRAN	OFF:		
3010	END			

Оператор с номером 10 означает, что необходимо контролировать схему типа А. Схема содержит транзистор *TR1*, кремниевый (S) типа (N), подключенный, соответственно, коллектором, базой и эмиттером к точкам 8, 6 и 9. Оператор 2010 указывает на необходи-

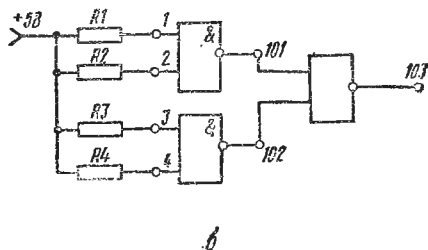
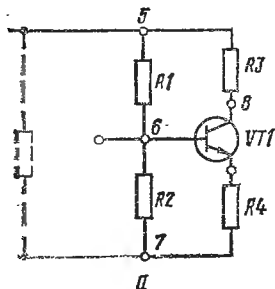


Рис. 7.5. Примеры проверяемых схем:

а — типового транзисторного каскада; б — простой логической схемы.

мость проверки этого транзистора в открытом состоянии (ON). Следующий оператор указывает на необходимость проверки этого же транзистора в закрытом состоянии (OFF). Такая возможность сокращенной записи облегчает программирование.

На рис. 7.5, б показана простейшая логическая комбинационная схема. Программа ее проверки содержит логические операторы TRUTH. Оператор с номером 1 указывает, что следует произвести проверку № 123 схемы типа 4567 по программе 1—5/75. Оператор с номером 3 устанавливает значение напряжения источника питания PSUV 5 В и ограничивает ток до 0,3 А. Оператор с номером 5 задает напряжение 5 В с погрешностью 2 % между точками питания 17 и 10 интегральных микросхем и устанавливает логический вид проверки.

```

1 REF 123 $ BOARD TYPE 4567 PROG ISS 1—5/75
3 SET 'PSU.V' 5V', 0,3 A
5 DC 5V % 2 (17,10): SET 'MEA. TYPE' LOGIC
7 IF NO GO THEN OUTPUT 'POWER SUPPLY FAULT
  ABOUT PROG': END
10 TRUTH H (1, 2, 3, 4) # H (103) L (101, 102)
20 TRUTH H (1, 2, 3, 4) # H (101, 102) L (103)
30 TRUTH H (1) # H (101)

```

```

40 TRUTH H (3) # H (103)
50 TRUTH H (3) L (2) # H (102)
60 TRUTH H (4) L (3) # H (102)
70 TRUTH L (1) H (2) # H (101)
80 TRUTH H (1, 2) L (3, 4) # H (103)
90 END

```

Программа содержит условный оператор с номером 7, который указывает на необходимость окончания проверки в случае отказа источника питания. Дальнейшие операторы не требуют пояснений.

Транслятор ИНСАЙТ имеет средства синтаксического контроля, немедленно выдающие сведения об ошибочно записанных операторах. Сообщения об ошибках выдаются в виде числовых кодов. Например: 0 — Переполнение запоминающего устройства — слишком длинная программа; 1 — Незнакомый командный глагол и т. д. Всего имеется 55 сообщений о различных ошибках.

ЯЗЫКИ ВНУТРИСХЕМНОГО ДИАГНОСТИРОВАНИЯ НА БАЗЕ БЕЙСИК-333

Дальнейшее развитие идеи внутрисхемного диагностирования получили в специализированных языках, разработанных фирмой «Membrain» для управления системами серии MB3330. Они базируются

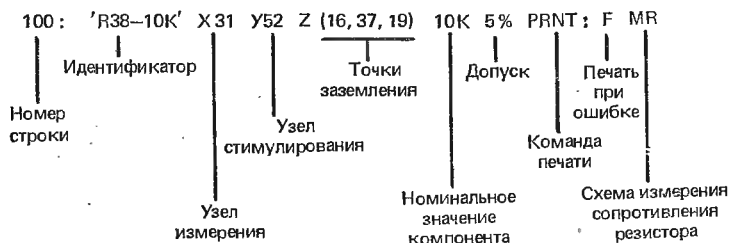


Рис. 7.6. Структура оператора языка аналогового диагностирования на базе «БЕЙСИК-333».

ются на языке БЕЙСИК-333. Один из них предназначен для описания аналоговых компонентов, другой — цифровых, включая микропроцессоры и интегральные запоминающие устройства. Структура операторов языка описания аналоговых компонентов представлена на рис. 7.6 и аналогична структуре языка ИНСАЙТ. В рассмотренном примере проверки резистора R38 отведена строка программы с номером 100. В отличие от ИНСАЙТ в идентификаторе проверяемого компонента указывается номинальное значение его параметра. Если обнаружена неисправность, то на устройстве печати будет отпечатано сообщение «R38-10K». Контрольные точки 31 и 52 присвоены выводам резистора. Точки заземления 16, 37 и 19 исключают параллельные соединения, изолируя измеряемый

компонент от примыкающих цепей. Резистор будет отнесен к неисправным, если значение сопротивления выходит за пределы 5 % допуска.

Язык диагностирования цифровых компонентов обеспечивает большую гибкость применения аппаратуры, по сравнению с языками ИНСАЙТ и «С-13».

Программа проверки для каждого типа микросхем может подготавливаться отдельно, а затем многократно использоваться в процессе испытаний интегральных схем данного типа. Соответствие между номерами узлов печатной платы и номерами контактов контролируемой ИС устанавливается с помощью специальных таблиц.

Программирование предусматривает два основных вида измерений цифровых микросхем. Первый — измерения импульсных последовательностей высокого и низкого логического уровней (MPH/MPL). Этот вид ориентирован на измерение результатов воздействий входных импульсов, синхронизированных во времени тактирующими импульсами. Наибольшее применение получил этот вид при диагностировании комбинационных логических схем. Второй вид измерений ориентирован на диагностирование логических элементов с памятью и учитывает необходимость установки начальных условий в виде ряда постоянных логических уровней.

Язык диагностирования цифровых компонентов содержит несколько видов команд:

1. Команды определения

TH (значение)	Установка высокого уровня (—10 до 10 В)
TL (значение)	Установка низкого уровня (—10 до 10 В)
IN (значение)	Установка уровней стимулирующих воздействий:
IL (значение)	верхнего (—1,0 до +6,4 В)
PW (N)	нижнего (—2,5 до +2,0 В)
TABLE (P1, ..., PN)	Установка длительности импульсов в микросекундах (1 до 255 мкс)
	Информация транслятору о соответствии выводов P1...PN контактам с номерами 1...N данной интегральной микросхемы. Это позволяет осуществлять тестирование однотипных интегральных схем посредством общих подпрограмм, перед выполнением которых указывается наименование таблицы
TABLE (PN+1, ..., PM)	Продолжение таблицы
INJ1 (N — M, ...)	Определение точек, предназначенных для совместного тестирования
INJ2 (N — M, ...)	

2. Команды логического стимулирования

PH (P1, ..., PN)	Установить импульс высокого (низкого)
PL (P1, ..., PN)	логического уровня на точках P1...PN

PH (P1)	Подать форсированный импульсный сигнал высокого (низкого) уровня; после окончания сигнала устанавливается низкий (высокий) логический уровень
PL (P1)	
RPH (P1)	Подать форсированный импульс высокого (низкого) уровня. Импульс принимает исходное значение лишь после того, как форсируемый сигнал станет активным
RPL (P1)	
OEH (P1)	Форсировать сигнал на P1 до тех пор, пока происходит процесс измерения
OEL (P1)	Форсировать высокий (низкий) уровень сигналов во всех точках в течение всего времени тестирования
FH (P1, ..., PN)	Форсировать высокий (низкий) уровень сигнала в точке перед тестированием. Установить импульсный или синхронизирующий сигнал высокого (низкого) логического уровня
FL (P1, ..., PN)	Установить N выводов в положение логической единицы (нуля), а затем сбросить после того, как будет определен импульсный сигнал
CH (P1)	Полный сброс всех установок, объявленных GH и GL
CL (P1)	Сброс установок всех N выводов, отмеченных в спецификации
DH (P1, ..., PN)	Установить все специфицированные точки в состояние высокого (низкого) уровня и поддерживать его в процессе тестирования интегральной схемы
DL (P1, ..., PN)	Установить все специфицированные точки в высокое (низкое) логическое состояние
GC	Отменить стимулирующие сигналы на всех точках
GD (P1, ..., PN)	Отменить стимулирующие сигналы на всех специфицированных точках
GH (P1, ..., PN)	
GL (P1, ..., PN)	
LH (P1, ..., PN)	
LL (P1, ..., PN)	
LC	
LD (P1, ..., PN)	

3. Команды установки изменений

EH (P1, ..., PN)	Ожидать установку высокого (низкого) уровня на выводах P1...PN
EL (P1, ..., PN)	Ожидать установку высокого (низкого) импульса на выводах P1...PN
EPH (P1, ..., PN)	
EPL (P1, ..., PN)	

4. Команды выполнения измерений

MRH (P1)	Измерить ожидаемый высокий (низкий) уровень импульсного сигнала
MPL (P1)	Осуществить цифровое тестирование, сравнить результаты по командам установки измерений.
M	

5. Смешанные команды

T (N)	Используется для указания номера теста в подпрограмме
P	Вызывает действия запрограммированного числа импульсов

IGNORE (T1, ..., TN)	Используется для игнорирования указанных в команде тестовых установок
COUNT (N)	Указывает количество импульсов, ожидаемых в следующей команде
DWAIT (N)	Ожидать N секунд перед проведением измерений, указанных в EH и EL
CYCLE (N)	Повторить тест N раз Например : CYCLE (16) PL (100) EL(1, 2, 3, 4) BP : 100 M

Рассмотрим более подробно особенности применения некоторых из указанных команд.

1. *Установка тестирующих напряжений.* Команды устанавливают заданные в спецификации выводы в высокое или низкое логическое состояния, которые остаются до тех пор, пока установки не будут отменены. Все эти команды могут быть отменены командой отмены установки LC. Частичная отмена производится командой LD. Все перечисленные команды выполняются немедленно, сразу же при их появлении в программе. Например:

: LH (4, 5, 6) LL (7)

: LD (6).

2. *Импульсные тестирующие сигналы.* Любой вывод может быть использован для подачи импульсного сигнала в течение заданной тестовой последовательности. Импульсы могут иметь активный высокий или низкий уровни логического сигнала и программируются шириной 1—255 мкс с дискретностью 1 мкс.

Команда измерения (M) активизирует все запрограммированные импульсы PL и PH перед проведением замера. Синхронизирующие импульсы активизируются без подачи команды измерения. Импульсы синхронизации (высокие или низкие) или установки (высокие или низкие) не могут измеряться одновременно.

3. *Установка данных.* Каждый цифровой вывод системы может быть запрограммирован командами (DH) и (DL). Команды устанавливают данные перед тем, как генерируются импульсные и синхронизирующие сигналы. После завершения последнего импульса и окончания переходного процесса система производит все измерения. Данные устанавливаются командами P и M минимум за 5—8 мкс до появления первого тестирующего или синхронизирующего импульса и сбрасываются спустя приблизительно такое же время после окончания последнего синхроимпульса.

Типичная конструкция программы:

: DH (1, 2) DL (3) CH (4) P

4. *Сброс данных.* Имеются две команды, которые обеспечивают сброс ранее установленного сигнала после окончания некоторой

тестирующей последовательности. Команда RH устанавливает данный контакт в высокий логический уровень, а затем программно переводит в низкий. Высокий уровень поддерживается в течение всей тестовой последовательности. Аналогичными свойствами обладает команда RL. Каждая команда может программировать лишь по одной точке. Типичная конструкция использования команды:

DH (1, 2) RL (5) CH (6) P

5. *Сброс импульсных сигналов.* Любой из цифровых выводов может быть запрограммирован для подачи импульсных сигналов высокого или низкого уровней, после того как активизируются команды RL и RH. Команды RPH и RPL выдают сигналы приблизительно через 4 мкс после активизации RL и RH. Импульсные сигналы заканчиваются до того, как сигналы команд RL и RH примут пассивное состояние. Команда обеспечивает подачу сигнала только на один вывод, независимо от того, какие сигналы установлены на остальных выводах.

Пример использования команды:

RH (6) RPL (3) CL (8) P

6. *Форсирование сигналов.* Имеются две команды, которые форсируют установку вывода ЦИС в высокое или низкое логическое состояние. Эти команды используются для предотвращения логических ошибок, вызванных асинхронными гонками импульсов.

После активизации информационных линий происходит форсированная установка сигнала до того, как появится синхронизирующий импульс. Команда допускает одновременное программирование нескольких точек.

7. *Команды синхронизации.* Команда синхронизации COUNT(N) определяет число синхроимпульсов, подаваемых на контакт, указанный в команде CH или команде CL. Совместно с командой CH она формирует серию из N импульсов выбранной частоты со скважностью 50 %, а затем переводит точку в низкий логический уровень до окончания процесса измерения. Аналогично действует команда COUNT(N) совместно с командой CL. Уровни импульсов меняются при этом на обратные. Уровень, который установится на выводе после окончания действия команды, может быть разблокирован командами форсирования или сброса. Пример:

COUNT (5) CH (7) P

Пять синхронизирующих импульсов высокого уровня будет подано на вывод 7.

8. *Форсирование выходных сигналов.* Имеются две команды OEN'и OEL, предназначенные для форсированной активизации выходных сигналов (микросхемы двунаправленного действия, микросхемы с тремя состояниями). Эти команды указывают по одному независимому выводу для подачи на него форсированного сигнала.

Форсированный сигнал остается активным до окончания измерения.

Типичный пример:

: DH (1, 2, 3) CL (6) OEL (13) EH (12, 11, 10) M

9. *Сигналы глобальной установки.* Команды глобальной установки GH и GL, а также глобального сброса GC и GD предназначены для установки выводов в соответствующие логические состояния на весь период тестовых последовательностей. Они выполняются немедленно после появления, опережая первый же появляющийся сигнал тестовых последовательностей. После того как сделаны все замеры в данном тесте, сигналы глобальной установки стираются, однако при появлении следующей тестовой последовательности они возникают вновь. Это относится также и к подпрограммам, содержащим циклы.

Все команды глобальной установки отменяются командой GC, а отмена установок в некоторых точках — командой GD.

Например:

```
MSG ('U9')
TABLE (....)
DIG (7, 9, 20, 70, 75)
GH (7, 9, 20) GL (70, 75)
GOSUB 9010
```

```
⋮
T (1)
T (2)
```

GD (20, 70) — очистка от установок на точках 20, 70; GC — полная очистка от глобальных установок.

10. *Виды цифровых измерений.* Как уже отмечалось, цифровые измерения разделяются на импульсные (для комбинационных ЦИС) и измерения с предварительной установкой начальных условий (для ЦИС с памятью).

Например, для измерения импульсного выхода применяются команды MPL и MRH.

: MRH (37) — измерить высокий уровень импульса

или

: MPL (36) — измерить низкий уровень импульса.

При измерении элементов с памятью входные импульсы устанавливают на выходе некоторые логические уровни. Измерения установленных логических уровней производится командами (EH) и (EL).

: EH (14, 23) — проверить высокий логический уровень на точках

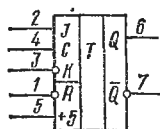
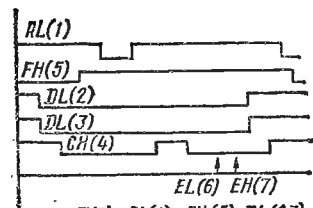
14 и 23;

: EL (3, 44) — проверить низкий логический уровень на точках 44 и 3.

Логические уровни, определенные операторами ЕН и ЕL, а также импульсные сигналы, определяемые операторами EPL и EPH, измеряются посредством указания оператора M:

: PH (1, 2, 3, 4) EPH (5, 6, 7, 8, 10) EPL (9, 11) M

Ветвление программы для испытаний этого класса производится с помощью двух условных операторов: BP — переход, если все результаты проверок соответствуют предполагаемому; BF — переход, если хотя бы одна из проверок оказалась не соответствующей предполагаемому результату.



: T(3) RL(1) FH(5) DL(2,3) CH(4) EL(6) EH(7) M

Рис 7.7. Временные диаграммы и команды тестирования К-Триггера.

ки J $\bar{K}$ -триггера. Из временных диаграмм следует, что импульс установки RL (1) предшествует появлению синхронизирующего импульса по команде CH (4). Команды DL (2) и DL (3) активизируются первыми, а завершаются после выполнения команд EL (6) и EH (7) проверки логических уровней на выходах Q и $\bar{Q}$ триггера.

Различные периоды активности тестирующих сигналов, инициируемых командами различного вида, обеспечивают четкую проверку и синхронизацию логических элементов с учетом их реальных временных задержек.

3. ПОДГОТОВКА РАБОЧИХ ПРОГРАММ

ПОДГОТОВКА И ВВОД ИСХОДНЫХ ДАННЫХ

Источником информации для подготовки исходных данных служат: принципиальная схема, спецификация и монтажная схема печатного узла.

Исходный набор данных подготавливается обслуживающим персоналом, не имеющим практики программирования. Обычно он включает три различных перечня: перечень проводников с указанием принадлежащих к ним контактов; перечень аналоговых компонентов с указанием их номиналов, допусков и точек подклю-

чения; перечень цифровых компонентов с указанием их типа, идентификатора и контактов подключения.

В некоторых системах первые два перечня объединяются в один общий.

Перечни содержат большое число различных цифровых данных и при их подготовке возможны ошибки. Для облегчения генерации исходного набора данных в некоторых системах, например, в системах 30/333 пользователю предоставляются различные способы подготовки данных посредством специального программного обеспечения. Такие программы называются генераторами исходных данных.

Для использования генераторов исходных данных необходимо, помимо принципиальной схемы и спецификации, иметь готовый проверенный и правильно смонтированный печатный узел. В каждую генерирующую исходные данные программу вводятся номинальные значения, допуски, тип и идентификатор аналоговых компонентов, а также тип, идентификатор и число контактных выводов цифровых компонентов. Пользователь подключается к установленному ПУ пробником для аналоговых компонентов или клипсой для цифровых компонентов. Система затем определяет контактные выводы, которые соединены с зондовым устройством и автоматически записывает строку исходного набора данных в установленном формате. Цифровой набор исходных данных генерируется по мере перехода от компонента к компоненту.

При работе с генераторами исходных данных пользователь записывает непосредственно через устройство подготовки данных лишь минимальную необходимую информацию. Например, для резистора R38, записывается строка:

Резистор	Номинал	Допуск
R38	10K	5 %

В результате обучения пробником и клипсой аналоговый и цифровой генераторы сформируют исходные наборы данных в скорректированной форме, с указанием проводников и номеров контактов, соединенных с компонентами. Для рассматриваемого примера резистора R38 сформируется следующая строка:

Резистор	Номинал	Допуск	Вывод 1	Вывод 2
R38	10K	5 %	31	52

Аналогично сформируется перечень проводников с указанием номеров подключенных к ним каналов (точек) контактрона.

Проводники	Номера контактов
P1	1 2 11
P2	3 8

Аналоговые и цифровые генераторы увеличивают надежность, исключая ошибки в подготовке исходного набора данных при работе со схемой, ошибки неправильного соответствия узлов схемы контактами контактрона, ошибки при перфорировании. Генераторы позволяют идентифицировать неконтакчащие, нераспаянные и пропущенные каналы контактрона.

ГЕНЕРАЦИЯ ДИАГНОСТИЧЕСКИХ ПРОГРАММ

Второй этап разработки диагностических программ заключается в их автоматической генерации с использованием соответствующего программного обеспечения. Входная информация для этого этапа находится в исходном наборе данных, подготовленном на первом этапе.

Исходные данные сначала контролируются на отсутствие синтаксических ошибок. При отсутствии синтаксических ошибок генератор рабочих программ готовит диагностическую программу, используя библиотеку проверяемых аналоговых и цифровых компонентов. Алгоритмы, аналогичные рассмотренным нами ранее, используются для формирования программ проверки на отсутствие обрывов и коротких замыканий проводников, автоматически генерируются номера заземленных точек при проверке аналоговых компонентов, выбирается соответствующая схема измерений и режимы проверки, указывается команда вывода на печать и формируется полная строка оператора в соответствии с рис. 7.6. Для цифровых схем генерируются начальные условия их установки, а также коды записывания устройств на шинах и в контурах обратной связи. Любые тесты проверки, которые не могут быть выполнены для данных ЦИС, автоматически игнорируются. Например, если два входа какого-либо вентиля объединены, программа автоматически игнорирует тесты, переводящие эти входы в различные состояния.

Выходом генератора рабочих программ является на 80—90 % завершенная диагностическая программа, сформированная для конкретного исходного набора данных. Окончательная готовность диагностической программы достигается лишь после ее оптимизации.

ДИАГНОСТИРОВАНИЕ

Завершение подготовки и оптимизации рабочих программ происходит на стадии диагностирования. Типовая последовательность процедур диагностирования показана на рис. 7.8.

Контроль контактрона обычно осуществляется специальной программой, которая опрашивает все иголки контактрона и устанавливает наличие контакта с выводами ПУ. В случае отсутствия контакта с каким-либо узлом программа информирует об этом

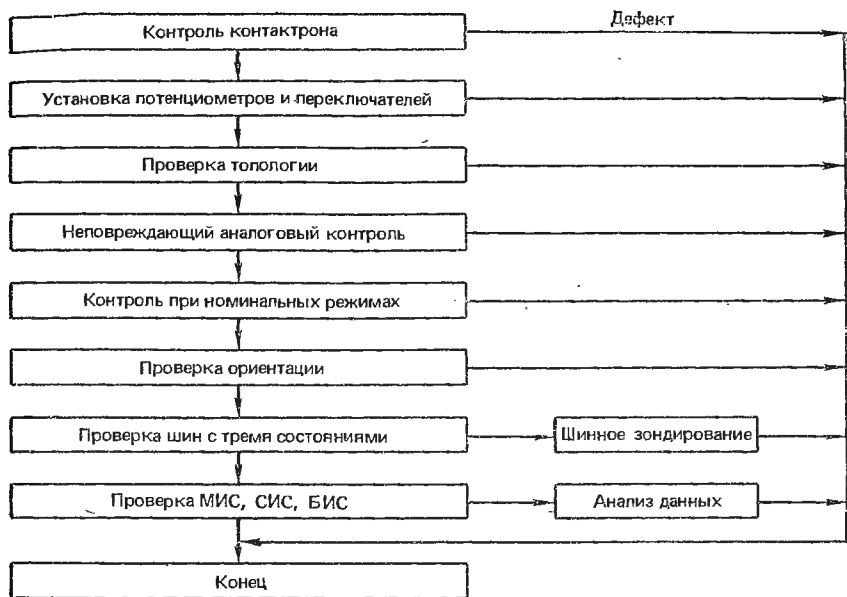


Рис. 7.8. Процедуры диагностирования.

пользователя и прекращает дальнейшую проверку. Система переходит к проверке топологии и неповреждающему внутрисхемному контролю аналоговых компонентов при условии 100 %-ной гарантии контакта между контактронами и узлами печатной платы. В процессе проверки аналоговых компонентов, содержащих реактивные элементы, часто возникает необходимость в ожидании установления значения выходного сигнала после завершения переходного процесса. Программное обеспечение рассматриваемых систем имеет возможность автоматической установки требуемого времени задержки. При включении процедуры «задержка» выходной сигнал анализируется на предмет завершения переходного процесса. Применение процедуры «задержка» исключает ручное программирование времени задержки и сокращает общее время контроля, повышая производительность системы.

Ориентация цифровых микросхем проверяется посредством процедуры «ориентация». На основе информации и типа проверяемой ИС и таблицы соответствия номеров ее выводов номерами контактов контактрона генерируется последовательность простейших импульсных сигналов с целью проверки правильности ориентации. При обнаружении неправильно ориентированных ИС программа информирует об этом, печатая сообщение о вероятном дефекте. Это существенно облегчает диагностику ЦИС.

1. Автоматизация измерений / Под ред. К. П. Балашова — М. : Сов. радио, 1966. — 527 с.
2. Автоматический контроль качества // Экспресс-информ. Надежность и контроль качества (ВИНИТИ). — 1976. — № 3. — С. 7—9.
3. Автоматический контроль электрических параметров печатных плат / ВЦП. — № 99273. — М. : 1977. — 276 с. — (Пер. материала фирмы Marconi Inst.)
4. Автоматическое оборудование для проверки печатных плат // Электроника. — 1979. — № 6. — С. 102—105.
5. Автоматическое устройство для испытания печатных плат LPA — 101 / ВЦП. — 1980. — 12 с. — (Пер. проспекты фирмы ROBOTRON).
6. Алексеев А. Г. Основы микросхемотехники — М. : Сов. радио, 1977. — 408 с.
7. Анисимов В. В., Белов Б. И., Норенков И. П. Машинный расчет элементов ЭВМ. — М. : Высш. шк., 1976. — 336 с.
8. Байда Н. П. Диагностирование печатных плат ЭВМ на этапе их производства: (предварительная публикация) / Научн. Совет АН УССР по комплексной пробл. «Кибернетика» — М. 1981. — 38 с.
9. Байда Н. П., Шпиловой В. Т. Организация программного обеспечения в автоматизированной системе диагностирования гибридных печатных узлов РЭА // Техническая диагностика электронных систем: Сб. науч. тр. — К. : Наук. думка, 1982. — С. 33—37.
10. Байда Н. П., Лихтциндер Б. Я., Шпиловой В. Т. Принципы построения и основные характеристики систем производственного контроля печатных узлов РЭА // Агрегатирование, контроль и диагностика вычислительных систем: Сб. науч. тр. — К. : Наук. думка, 1978. — С. 118—123.
11. Бернштейн А. С., Воклер И. Э. Способ описания дискретных устройств для ввода в ЭВМ // Электрон. моделирование. — 1981. — № 4. — С. 62—65.
12. Буриштейн А. С., Химерик Ю. Ф. Автоматическая система на базе микро-ЭВМ УВС—01 для внутрисхемного контроля печатных плат // Средства связи: Науч.-техн. сб. — 1981. — № 1. — С. 57—60.
13. Бэндлер Дж. У., Салама А. Э. Диагностика неисправностей в аналоговых цепях // ТИИЭР. — 1985. — Т. 73, № 8. — С. 35—87.
14. Вальков В. М. Автоматизированные системы тестового контроля и испытаний средств микропроцессорной техники // Экспресс-информ. Сер. 8 / ЦНИИ «Электроника». — 1982. — Вып. 3. — С. 23—31.
15. Гальченко О. Н. Описание логических систем при проектировании цифровых устройств // Управляющие системы и машины. — 1979. — № 3. — С. 86—92.
16. Гроссман С. Е. Автоматизация испытаний электронных схем // Электроника. — 1974. — № 19. — С. 25—47.
17. Губанова Т. Н., Новиков А. Г., Алтухов Н. Л. Современные методы и средства автоматизированного контроля аналого-цифровой аппаратуры в условиях производства // Обзор, информ. ЦНИИТЭИ приборостроения. — 1984. — С. 58.
18. Дегтяренко П. И. Синхронное детектирование в измерительной технике и автоматике. — К. : Техніка, 1965. — 314 с.
19. Додонов А. Г., Мельников А. П. Применение графов для контроля печатных плат // Электрон. моделирование. — 1975. — Вып. 8. — С. 71—82.
20. Зелях Э. В., Кисель В. А. Об измерении параметров 2-п-полюсников и 2п + 1 полюсников // Автометрия. — 1965. — № 5. — С. 17—23.
21. Измерение параметров цифровых интегральных микросхем / Под ред. Д. Ю. Эйдукаса, Б. В. Орлова — М. : Радио и связь, 1982. — 368 с.
22. Коидратьев В. В., Решетов М. В. СКИМ-1 язык символьного кодирования испытаний микросхем // Управляющие системы и машины. — 1977. — № 4. — С. 94—99.
23. Крейг П. Внутрисхемные испытания с применением сигнатурного анализа // Электроника. — 1979. — № 11. — С. 64—70.

24. Лестер Р. Автоматическая контрольно-измерительная аппаратура для автоматической диагностики неисправностей: Материалы VIII конгресса ИМЕКО.— М. 1979.— 35 с.— (Препринт) ЦНИИТЭИ приборостроения.

25. Лихтциндер Б. Я. Автоматизация поэлементного контроля многополюсных электрических цепей // Измерение, контроль, автоматизация., 1983.— Вып. 3.— С. 14—24.

26. Лихтциндер Б. Я. Многомерные компенсационные устройства // Проблемы гибридной вычислительной техники: Сб. науч. тр.— К.,— 1979.— С. 139—143.

27. Лихтциндер Б. Я. Многомерные мостовые электроизмерительные цепи // Изв. вузов СССР. Сер. Приборостроение.— 1969.— № 5.— С. 19—23.

28. Лихтциндер Б. Я., Ткаченко А. Н. Сетевые модели при диагностике цифровых схем РЭА «ИИС-85» // Тез. докл. Всесоюз. науч.-техн. конф.— Винница, 1985.— С. 37—38.

29. Лихтциндер Б. Я., Грицун Л. В. Машинный алгоритм кроссировки коммутаторов автоматизированных систем контроля узлов радиоэлектронной аппаратуры // Применение ЭВМ в коммутационной технике: Всесоюз. научн.-техн. симп. тез. докл.— Пенза, 1980.— С. 16—17.

30. Лихтциндер Б. Я., Широков С. М. Многомерные измерительные устройства — М.: Энергия, 1978.— 312 с.

31. Малышенко Ю. В., Чипулис В. П., Шаркунов С. Г. Автоматизация диагностирования электронных устройств.— М.: Энергоатомиздат, 1986.— 216 с.

32. Мартышкин А. И. Принципы построения автоматических систем контроля параметров электрических цепей: Автореф. дис. ... д-ра техн. наук.— Куйбышев, 1973 — 53 с.

33. Новые системы фирмы Membrain Сер. MB — 7700: проспект на выставке Бритнауцприбор, 1982.— 4 с.

34. Операционная система реального времени для микро и мини-ЭВМ./ В. И. Зурахинский, В. А. Левченко, С. В. Суярко и др.// Программирование.— 1982.— № 6.— С. 81—84.

35. Основные направления развития средств контроля современной РЭА // Радиоэлектроника: Состояние и тенденции развития /НИИ экономики и информ. по радиоэлектронике.— М., 1983.— С. 39—46.

36. Основные направления развития техники контроля РЭА // Радиоэлектроника за рубежом.— 1981.— № 10.— С. 15—19.

37. Основы технической диагностики: Оптимизация алгоритмов диагностирования, аппаратур. средства / Под ред. П. П. Пархоменко — М.: Энергия, 1981.— 320 с.

38. Основы технической диагностики / Под ред. П. П. Пархоменко.— М.: Энергия, 1976.— 464 с.

39. Перспективные направления развития контроля качества РЭА // Радиоэлектроника за рубежом.— 1981.— № 14.— С. 10—23.

40. Питерсон Дж. Теория сетей Петри и моделирование систем — М.: Мир, 1983.— 384 с.

41. Ильищев А. И. Система автоматизированного внутрисхемного контроля печатных узлов / Плющев А. И., Туровский В. И. ... // Радиоизмер. техника.— «ЭКОС».— 1984.— 26 с.

42. Программное обеспечение автоматизированных систем диагностирования узлов радиоэлектронной аппаратуры / Б. Я. Лихтциндер, Н. П. Байда, В. Т. Шпилевой // Измерение, контроль, автоматизация.— 1986.— Вып. 4.— С. 33—34.

43. Сигорский В. П. Методы анализа электрических схем с многополюсными элементами.— К.: Изд-во АН УССР, 1958.— 398 с.

44. Система автоматизированного внутрисхемного контроля печатных узлов / Проспект.— М.: Горький, 1984.— 26 с.

45. Система автоматических испытаний. Серия MB 7700 — М.: ВЦП.— № 18520.— 1984.— 183 с.— (Пер. материала фирмы Membrain).

46. Система для проверки печатных плат // Электроника.— 1978.— № 16.— С. 78—79.

47. Тамм Б. Г., Тыгуэ Э. Х. О создании проблемно-ориентированного программного обеспечения // Кибернетика. — 1975. — № 4. — С. 76—85.
48. Тоценко В. Г. Алгоритмы технического диагностирования дискретных устройств. — М.: Радио и связь, 1985. — 240 с.
49. Функциональные и аппаратные автоматические тест-системы: Проспект фирмы «Membrain Schlumberger Ltd» на выставке «Бритнаучприбор». — 1982. — 20 с.
50. Чахмахсазян Е. А., Бармаков Ю. И., Гольденберг А. Э. Машинный анализ интегральных схем: Вопр. теории и программирования. — М.: Сов. радио, 1974. — 272 с.
51. Чжен Г., Мэннинг Е., Метц Г. Диагностика отказов цифровых вычислительных систем. — М.: Мир, 1972. — 232 с.
52. Чикликчи В. В. Архитектурный анализ автоматизированных систем контроля // Техника средств связи. Сер. Технология пр-ва и оборуд. — 1982. — Вып. 3. — С. 104—115.
53. Чученко В. В. Основные принципы построения программного обеспечения автоматизированных систем контроля и диагностирования РЭА // Средства связи. — 1983. — Вып. 1. — С. 45—47.
54. Шведнер Ф. А., Гроссман С. Е. Проверка печатных плат после сборки // Электроника. — 1975. — № 18. — С. 37—43.
55. Шпилевой В. Т. Программирование процесса поэлементного диагностирования гибридных узлов РЭА // Идентификация и диагностика электронных устройств и систем. — К.: Наук. думка, 1981. — С. 124—128.
56. Экономическая эффективность применения автоматизированного контрольно-испытательного оборудования: (опыт РЭП США) // Радиоэлектроника за рубежом. — 1981. — № 6. — С. 28—42.
57. A Designer's Guide to Signature Analysis. Application Note // Hewlett-Packard, 1977. April. — N 222. — p. 50.
58. A Universal Approach to the problems of testing electronic printed circuit board assemblies. Membrain Limited, 23. Cobhaw Road, Ferndown Industrial Estate, Wimborne, 1980. — P. 70.
59. Blyth G., Knight D. ATE for automatic Fault diagnosis. — Electronic Engineering. — 1979. — N 8. — p. 61—63, 68.
60. Board testers rise to VLSI challenge. // Electronic Engineering. — 1983. — № 12. — p. 12.
61. Crook D. T. Analog in circuit component measurements: problems and solutions // Hewlett-Packard Journal, 1977. March. — p. 19—21.
62. Diagnosing beyond the node with Membrain's FLO—TRACER. Application Report — 1. // Membrain—Schlumberger. 1981. — p. 6.
63. Durgavich I. I., Granili M. N., Woodfine. ATE system Architecture alternatives. // Transactions on Instrumentation and Measurement. — 1978. — N 7. — p. 199—209.
64. Hammond P. H. A prospect for industrial Control // Electronics Production. — 1980. — N 1. — p. 9—21.
65. Jackson P. C. Digital ATE — a look at the Future // Electronic Packaging and Production. — 1980. — N 7. — p. 12—17.
66. Membrain automatic Test Equipment. Membrain Limited, Ferndown Industrial Estate, Wimborne, Dorset, 1982, p. 30.
67. Petri C. A. Concepts of Net Theory. — In: Proc. of the Symp. on Math. Found. of Comp. Sci., High Jatra (CSSR), 1973. — p. 137—146.
68. Series 30. Model 333. Technical Product Description // Membrain—Schlumberger, 1982. — p. 116.
69. Structured Test Programming ATE Using Membrain's Mediator Language // Application Report-4. Membrain — Schlumberger, Ferndown Industrial Estate, Wimborne, 1981. — p. 8.
70. Scilling J. K. The effects of backdriving Stress on digital Ic's // Automatic Testing conference proceedings, 1978. — p. 71.

Предисловие	3
Глава 1. Автоматизация контроля и диагностирования узлов РЭА	4
1. Производственный контроль узлов РЭА	4
Виды дефектов и качество продукции	4
Виды контроля	6
2. Архитектура АСКД	11
Глава 2. Модели объектов диагностирования	16
1. Объекты диагностирования	16
Описание диагностируемых ПУ	17
Математические модели ЭРЭ	17
Математические модели соединений	18
Математические модели аналоговых устройств	21
Математические модели цифровых устройств	24
2. Сетевые модели гибридных ПУ	25
Физические основы моделирования	25
Интерпретация СП гибридных узлов РЭА	28
Глава 3. Проверка параметров аналоговых ЭРЭ и соединений в режиме постоянного тока	32
1. Режимы и способы измерения параметров ЭРЭ	32
2. Преобразование сопротивлений и проводимостей резисторов	36
Преобразование значений проводимости G_x в напряжение	37
Преобразование значений сопротивления R_x в напряжение	43
3. Преобразование параметров полупроводниковых двухполюсных ЭРЭ	48
Преобразование параметров диодов	48
Преобразование параметров кремниевых стабилитронов	51
4. Преобразование параметров полупроводниковых транзисторов	54
5. Проверка правильности соединений	59
Элементарные проверки	59
Алгоритмы диагностирования соединений	61
Алгоритмы контроля правильности соединений	64
Алгоритм контроля диагностирования правильности соединений	66
Глава 4. Проверка параметров аналоговых ЭРЭ в режиме переменного тока	71
1. Структуры преобразователей переменного тока	71
2. Преобразование емкостей конденсаторов	72
Преобразование емкости в режиме заданного напряжения	72
Преобразование емкости в режиме заданного тока	74
Параллельное соединение элементов	76
Определение правильности ориентации электролитического конденсатора	81
3. Преобразование параметров катушек индуктивностей	82
Преобразование индуктивности в режиме заданного тока	82
Преобразование индуктивности в режиме заданного напряжения	84
4. Преобразование параметров ЭРЭ в цепях с периодическими импульсными сигналами	86
Периодические сигналы прямоугольной и треугольной формы	87
Компенсационные преобразователи с периодическими импульсными сигналами	88
Глава 5. Диагностирование цифровых узлов РЭА	92
1. Проблемы диагностирования	92
2. Принципы диагностирования цифровых узлов на печатных платах	94
Диагностирование ошибок монтажа и катастрофических отказов ЦИС	94
Функциональная проверка ПУ, содержащих БИС	99
3. Аппаратура высокоскоростного тестирования БИС	101

4. Токоее зондирование	111
Виды дефектов	111
Бесконтактное измерение импульсных токов	113
Обнаружение дефектов с помощью токового зонда	114
5. Сигнатурный анализ	117
Принцип действия сигнатурного анализатора	118
Пример диагностирования асинхронного счетчика	121
Пример проверки микропроцессорной системы	123
Глава 6. Аппаратные средства АСКД	126
1. Примеры автоматизированных систем внутрисхемного диагностирования	126
Установка автоматического контроля УКН-2	126
Система автоматизированного внутрисхемного контроля 1013	128
Автоматизированная система внутрисхемного контроля на базе микро-ЭВМ УВС-01	131
Автоматизированная система внутрисхемного контроля и диагностирования ОЕ 1761	132
Автоматизированные системы серии МВ7700	135
2. Принципы построения коммутаторов АСКД	139
Структура коммутаторов	139
Реализация коммутаторов в АСКД	141
Глава 7. Программное обеспечение АСКД	145
1. Структура программного обеспечения	145
Операционная система	146
Система программирования	147
Рабочие программы	149
2. Языки программирования для внутрисхемного контроля и диагностирования	150
Язык ИНСАЙТ	151
Языки внутрисхемного диагностирования на базе БЕЙСИК-333	154
3. Подготовка рабочих программ	160
Подготовка и ввод исходных данных	160
Генерация диагностических программ	162
Диагностирование	162
Список литературы	164
Оглавление	168

Производственное издание

ЛИХТЦИНДЕР Борис Яковлевич

**ВНУТРИСХЕМНОЕ ДИАГНОСТИРОВАНИЕ УЗЛОВ
РАДИОЭЛЕКТРОННОЙ АППАРАТУРЫ**

Редактор *Е. К. Доброхотова*
 Оформление художника *А. В. Посохова*
 Художественный редактор *Ю. Я. Чертова*
 Технический редактор *Н. А. Бондарчук*
 Корректоры *Е. В. Зинченко, С. А. Снегур*

ИБ № 3999

Сдано в набор 24.01.89. Подписано в печать 16.05.89. БФ 01587. Формат 60×84/16.
 Бумага типографская № 2. Гарнитура литературная. Печать высокая. Усл. печ. л. 9,76.
 Усл. кр.-отт. 10,11. Уч.-изд. л. 11,02. Тираж 8000 экз. Зак. № 8—382. Цена 70 к.

Издательство «Тэхніка». 252601 Киев 1, ул. Крещатик, 5.

Отпечатано с матриц Головного предприятия республиканского производственного объединения «Полиграфкинг». 252057, Киев, Довженко, 3 в Харьковской городской типографии № 16, Харьков-3, ул. Университетская, 16, Зак. 1188.